

電気二重層キャパシタ(EDLC)の充放電特性

田中 克典 金 春峰 石原 好之

Examination of Charge Circuit of Electric Double Layer Capacitor

Katsunori Tanaka, Jin Chun-Feng and Yoshiyuki Ishihara

In this thesis, the charge with EDLC and the electrical discharge characteristic were measured, and the circuit constant of the equivalent circuit of EDLC was obtained. Efficiency of the fixed current electrical charge and discharge from this equivalent circuit was calculated. The efficiency when EDLC of 2.3V and 2000F was charged by 5A it constant, and it was discharged that it was 3A constant became 88.5%.

Key Words: Electric Double Layer Capacitor, Charge Characteristic, Discharge Characteristic

1. 緒 論

近年地球の温暖化などの環境問題の指摘により、火力発電や原子力発電よりも太陽光発電・風力発電などのクリーンなエネルギーが求められている^[1]。しかし、これらのエネルギーは気象や周囲の環境などに大きく影響を受けるため、発電電力が不安定であり、安定したエネルギーを供給するシステムには電力を貯蓄する素子が必要になる。

電力貯蓄素子には、鉛蓄電池などの二次電池を用いたものが一般的に用いられている。しかし、充放電回数に制限があり、電池の交換など定期的なメンテナンスが必要となるなどの問題がある。これに対して、パソコン等のメモリバックアップに用いられている電気二重層コンデンサ(EDLC: Electric Double Layer Capacitor)は、単位体積あたりの電力量では二次電池に及ばないものの、瞬時大電流充放電が可能、充放電回数に関係なく寿命が長い、電解液の補充などの保守の必要がない、重金属を使用しておらず環境にやさしい材料構成であるなどの特徴をもっている。これらの特徴を考慮し、最近では鉛蓄電池などにかわって、EDLCを電力貯蓄素子として利用することが検討されている。しかし、EDLCはエネルギー密度が低い、耐圧が低い、電圧変動が激しい等の問題点がある^[2]。

バッテリーとは違い、充放電で EDLC の電圧が大きく変動してしまうため、EDLC を貯蓄用素子として用いるには、この問題点を克服するための回路が必要となる。

本研究では、EDLC の各種条件での充放電特性を測定するとともに、EDLC の等価回路の回路定数を求め、効率算定結果を報告する。

2. EDLC とは

キャパシタとは、電極に挟まれた薄い絶縁体の層に電気エネルギーを貯めることができる蓄電素子のことである。一般的には、2枚の電極によって薄い絶縁体を挟んだ構造をとる。電気エネルギーの蓄積は電極に電圧をかけることによって行われる。このとき、蓄積される電気エネルギーの容量は、絶縁体の材質が同じであるならば、電極の面積 s に比例し、絶縁体の厚さ d に反比例する。従って、蓄電容量の大きなキャパシタを開発するには、電極面積を広くし、絶縁体の厚さを薄くすることが必要になる。

EDLC は Fig.1 に示すような構造となっており、集電極に電圧が加えられたとき、活性炭素表面の無数の孔に正および負の電荷が蓄積され、その電荷と性質の相反する電荷の層がイオンを含む電解液内の活性炭素表面付近で形成される。この電荷で形成された層を電気二重層と呼ぶ。この層は絶縁層となっており、一般のキャパシタの二枚の平板の代わりに果たしているため、キャパシタとしての機能を持つ。電気二重層をキャパシタとして用いているものが、電気二重層キャパシタ(EDLC)と呼ばれる。

EDLC の絶縁層は数十ナノメートルまで薄くなり、また活性炭素の表面積が非常に大きいため、数千ファラッドという大きな静電容量をもつキャパシタとなる^[3]。

原稿受付 2004年6月20日。
同志社大学 工学部 電気工学科 (〒610-0394) 京都府京田辺市多々羅都谷 1-3

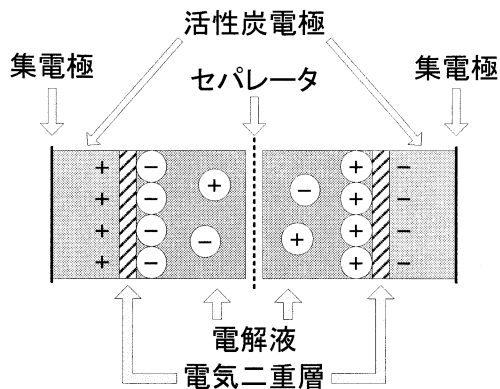


Fig.1 EDLCの内部構造

3. 実験方法

3.1 実験条件

Fig.2 に実験回路を示す. Fig.2(a)では 6 直列の EDLC の定電圧充電特性を測定した. 次に, Fig.2 (b)では 3 直列, 6 直列および 3 直列 2 並列の EDLC で, 定電流充放電特性の測定を行った. EDLC1 個の定格は, 静電容量 2000F, 定格電圧 2.3V である.

Fig.2 (b)では EDLC の満充電が完了すると, 少しの間定電圧充電した後, 定電流放電させ充放電特性を測定した.

正確な測定を行うため, 測定に使った EDLC は, 電圧が零になるまで放電したあと, 短絡し 3~4 日放置し電荷をできるだけ抜き, 測定を行った.

3.2 EDLCの静電容量について

仕様書に示されていた静電容量の算出式を, (1) 式に示す.

$$C = \frac{1.5 - 1}{T_1 - T_{1.5}} * I \quad (1)$$

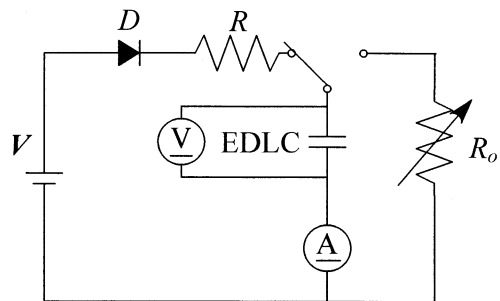
ここで, T_1 : 1V に達した時間, I : 放電電流

$T_{1.5}$: 1.5V に達した時間

実測から(1)式を用いて, EDLC 一個の静電容量を算出すると, 定格値と 6.9%のずれがあった. 仕様書には静電容量差 $\pm 20\%$ と示されており, 範囲内である.

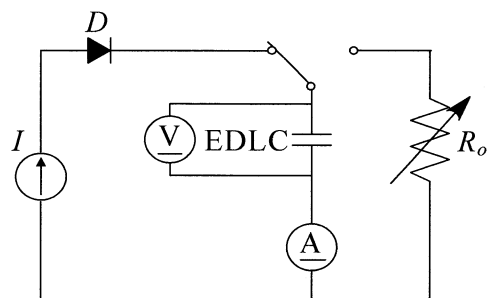
今回用いた EDLC の 6 直列では静電容量が, 定格値から計算した値と 12.5%ずれており, EDLC の静電容量にはバラツキがあることがわかる. このように容量に違いのある EDLC を, 直列にして充電すると, 個々の充電電圧が異なり, 満充電付近では定格電圧を越える EDLC が出てくる^[4]. そのため, バ

ランサー回路を各 EDLC に並列に取り付けて実験を行った.



$R=5\Omega$

(a) 定電圧充電回路



(b) 定電流充電回路

Fig.2 充放電回路

3.3 バランサー回路について

バランサー回路は, 直列接続した EDLC を充電するとき, 各電圧の不均一を抑えるための回路である. 並列モニタと呼ばれている. 基本回路を Fig.3 に示す.

原理としては, ツェナーダイオードと同じである. R_1, R_2 の値で正確に電圧設定が可能なアクティブなツェナー X_1 を用い EDLC の電圧を抑制し, 用途に応じて電流容量を増えるよう電流ブーストとして Q_1 を用いたものである^[5].

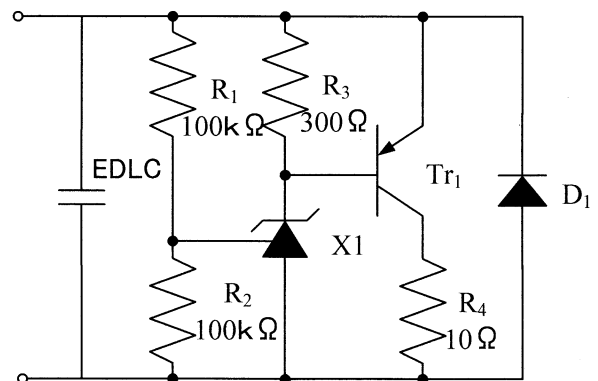


Fig.3 簡易バランサー回路

4. 実験結果

Fig.4 に定電圧充電特性, Fig.5 に定電流充電特性, Fig.6 に定電流放電特性, Fig.7 に充電速度特性を示す.

4.1 定電圧充電特性

Fig.4 を見ると, RC の積分回路に定電圧をかけた際の, C の両端電圧特性と同じ特性を示した. 時定数を実測から出すと 1470, 理論値は 1760 となった. 時定数が実測値と理論値では異なっており, EDLC は単純な C ではないことが考えられる.

4.2 定電流充電

Fig.5 (a) は 2A の定電流で充電した特性を示している. EDLC を定電流で充電したが, 電圧上昇は一定とはならず, 時間とともに若干減少した.

Fig.5 (b) は 6 直列と 3 直列 2 並列の比較を示している. 満充電に達する時間は, 6 直列では 2250 秒, 3 直列 2 並列では 4212 秒であった. EDLC の個数が同じであるが, 充電時間が異なったのは, 並列にすると充電電流が分流されるためである. それを考慮すると, 3 直列 2 並列の充電時間は, 約 4500 秒付近になるはずである. しかし, 3 直列 2 並列の充電時間は予測より早かった.

4.3 定電流放電特性

Fig.6 (a) は 3A で定電流放電したときの特性を示している. 定電流放電では, 電圧はほぼ直線的に減少した.

Fig.6 (b) は, 2A で放電したときの 6 直列と 3 直列 2 並列の比較を示している. 電位が零になるまでの時間は, 6 直列では 5995 秒, 3 直列 2 並列では 9755 秒であった. 4.2 節と同様に考えると, 3 直列 2 並列は放電時間が予定時間よりも早いことがわかる.

4.4 内部抵抗について

Fig.6 (a) の放電開始時付近の拡大図を Fig.6 (c) に示す. 放電開始直後 0.1V だけ急に下がった. これは, 内部抵抗 0.033Ω であることを示している. 5A で放電した特性と, 1A で充放電した特性からも内部抵抗を算出すると, 5A 放電では 0.027Ω , 1A 放電だと 0.027Ω が算定された. これは EDLC を接続するために用いた, 銅線の抵抗を含んでいる. 銅線の抵抗は一本あたり 0.0027Ω で 6 本用いたので, 各条件での EDLC の内部抵抗を算出すると 0.0028Ω , 0.0018Ω , 0.0018Ω となった. また, EDLC 単体の

特性からは, 0.0017Ω が算出されており, 内部抵抗 0.0028 オームは測定ミスと考えられる.

4.4 充電速度特性

Fig.7 を見ると, 電流が一番小さい 0.5A ときに, 充電速度の変化があった. 3 直列の 1A の満充電時間 4273 秒から, 0.5A の満充電時間を 8546 秒と予測すると, 予測より早くなっていることがわかる. 同様に 6 直列では, 予測時間 8502 秒, 測定時間 8884 秒となっており, 予測よりも遅れていることがわかる. EDLC の電圧が不均一のとき, バランサー回路が動作し, 各 EDLC に流れる電流が調整される. このとき, バランサー回路内の抵抗で損失が発生してしまうため, 満充電までの時間に変化が生じたと考えられる. 予測した充電時間より, 遅くなったり, 早くなったりするのは, EDLC の個数でバランサー回路の個数も変化するからだと考えられる.

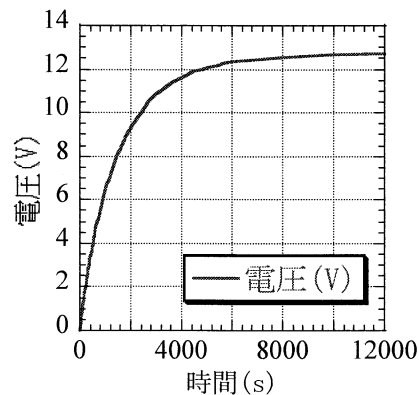
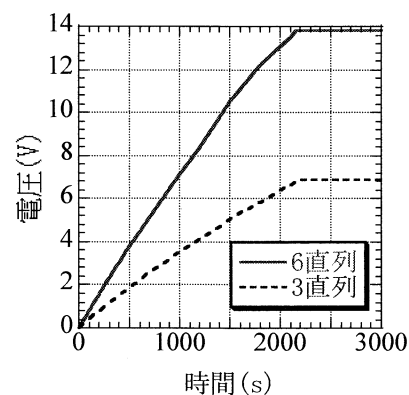
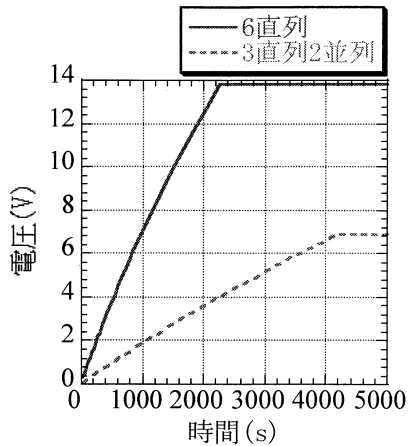


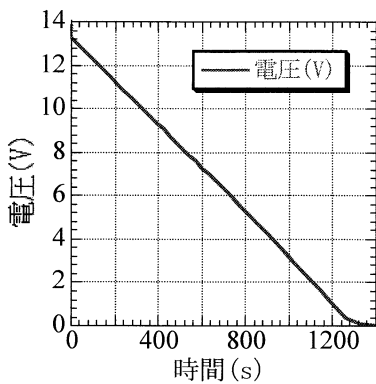
Fig.4 定電圧充電特性 (充電電圧 13.8V)



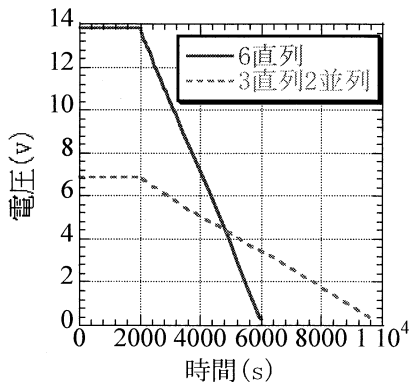
(a) 直列比較



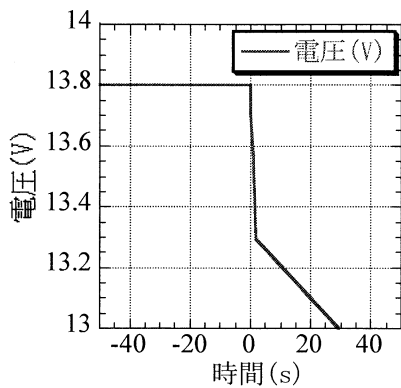
(b) 6直列と3直列2並列の比較
Fig.5 定電流充電特性 (充電電流 2A)



(a) 定電流放電特性 (放電電流 3A)



(b) 6直列と3直列2並列の比較 (放電電流 2A)



(c) 放電直後の拡大図
Fig.6 定電流放電特性

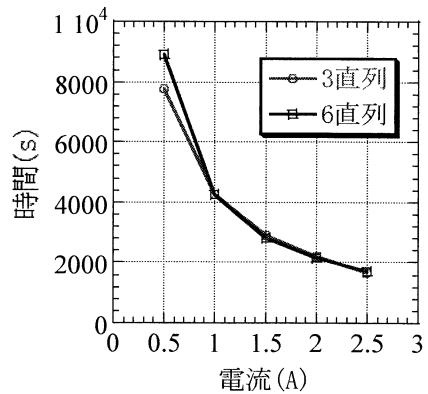


Fig.7 充電速度特性

5. EDLCの等価回路

5.1 EDLCの等価回路

EDLCの等価回路を、Fig.8としたときの、等価回路の定数を、定電流充放電特性より算出した。この結果、各定数は $R_1=0.029\ \Omega$ 、 $C_1=288.8\text{F}$ 、 $R_2=13.98\ \Omega$ 、 $C_2=41.11\text{F}$ となった。

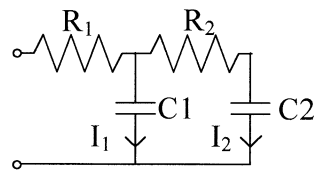
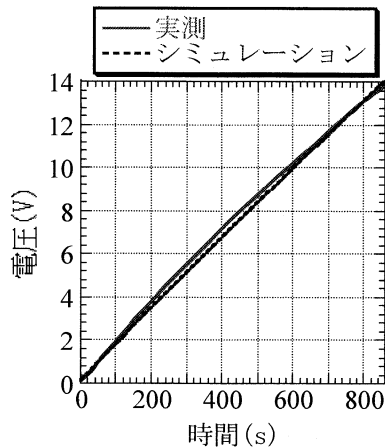


Fig.8 EDLCの等価回路

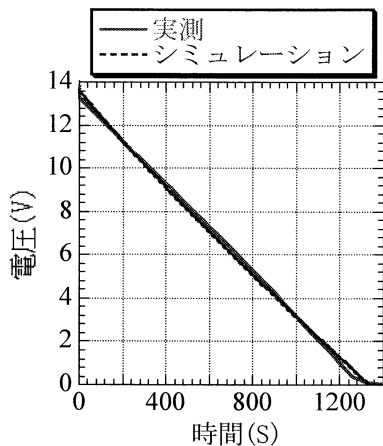
Fig.9には、これらの定数を用いて5A定電流充電特性と3A定電流放電特性の実測とシミュレーションとの比較を示す。

実測の充電電力量は、実測が32000[J]、シミュレーションが31000[J]となった。充電電力量の誤差は3.1%となった。

実測の放電電力量は、実測が26400[J]で、シミュレーションが26000[J]となった。放電電力量の誤差は1.4%となった。



(a)定電流充電特性 (充電電流 5A)



(b)定電流放電特性 (放電電流 3A)

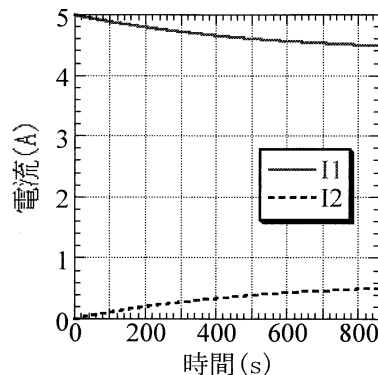
Fig.9 シミュレーションの比較

5.2 シミュレーションによる実験結果の検討

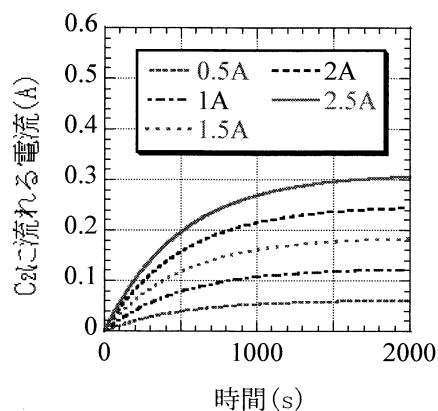
Fig.10 (a)に定電流放電したときの、 C_1 と C_2 に流れる電流特性を示す。実験結果 4.2 節の定電流充電特性では、EDLC の電圧上昇が変化した。これは、等価回路内の R_2 、 C_2 が影響していることが、Fig.10 (a)よりわかる。 C_1 は優先的に充電されるが、 C_1 と C_2 の電位差の関係により、充電電流が分流される。そのため、 C_1 の充電電流が変化し、EDLC の電圧上昇が変化したと考えられる。

Fig.10 (b)に各充電電流における、 C_2 に流れる電流を示す。実験結果 4.2 節では、6 直列と 3 直列 2 並列を比較して、充電時間が予測より早かった。これは EDLC を並列にし、電流を分流させたため C_2 に流れる電流が小さくなり、内部抵抗での損失が少なく充電できるため、満充電までの電荷量が予測よりも早く貯まったと考えられる。

実験結果 4.3 節では、放電特性が充電特性とは違い、ほぼ直線的に電圧が減少した。シミュレーションを行うと、5A 充電 3A 放電のとき、 C_2 の電圧は 6.6V まで充電し、4.5V まで放電した。よって、 C_1 の電荷が優先して放電し、 C_2 があまり放電していないため、EDLC の両端電圧がほぼ一定で減少したのだと考えられる。また、6 直列と 3 直列 2 並列を比較したとき、放電時間が予測より早かった。シミュレーションより C_2 の電圧は、充電電流が 2A のとき 1.75V、1A のとき 0.88V となった。放電開始直後、 C_1 と C_2 の電位差の関係より、 C_1 から C_2 に電流が流れている。1A 放電では、 C_1 と C_2 の電位差が大きくなり、放電時には C_1 に蓄えられたエネルギーを、 R_2 で消費してしまう。そのため、放電時間が予測より早まったのだと考えられる。



(a) C_1 と C_2 に流れる電流(放電電流 5A)



(b) 各充電電流での C_2 に流れる電流

Fig.10 C_2 に流れる電流

5.3 効率

等価回路を用い、充放電効率を検討する。等価回路より効率 η は、下式であらわされる。

$$\eta = \frac{\left(\int V I dt - R_1 I^2 T - \int R_2 I_2^2 dt \right)}{\int V I dt} \quad (2)$$

$$I = I_1 + I_2$$

ここで、 V : EDLC の電圧、

I_1 : C_1 に流れる電流、

I_2 : C_2 に流れる電流

I : 充電または放電電流

T : 充電または放電時間

を示す。

この計算式を用いて計算すると充電電流 5A、放電電流 3A の条件で、充電効率 93.3%、放電効率 94.8%、充放電効率 88.5%となった。

6. ま と め

EDLC の充放電特性の実測及び、導出した等価回路の定数を用いた、充放電特性のシミュレーション結果より、以下の点が明らかになった。

EDLC の定電流充電特性は、等価回路における R_2 , C_2 で充電電流が分流されるため、EDLC の電圧上昇は一定ではない。

EDLC の定電流放電特性は、 C_1 の電荷が優先して放電するため、電圧はほぼ一定で減少する。

EDLC の充電速度は、電流が小さいときバルンサー回路の影響により、3直列と6直列では充電時間が変化する。

シミュレーションより、EDLC は大きな電流で充電することは、充電電荷量の減少を招くことわかる。また、充電電流が小さいと、バルンサー回路が影響し、充電時間が長くなる。従って、EDLC は充電時間と効率を考慮して、最適な充電電流を選ぶ必要がある。

文 献

- [1] 金城達人,千住智信,上里勝実,藤田秀紀 : EDLC 蓄電装置による風力発電機の出力行準化,電学論 B,124 卷,8 号,PP.1059-1065 (2004)
 - [2] 篠原勝次,山本吉朗,飯盛憲一,柳田洋平,五所嘉宏 : 電気二重層コンデンサを用いた無停電電源装置の動特性と補償可能な最大負荷,電学論 D,124 卷,8 号,PP.799-806 (2004)
 - [3] 松田好晴,高須芳雄,森田昌行 : 大容量電気二重層キャパシタの最前線,PP217-221(2001)
 - [4] 岡村廸夫 : 電力用蓄電装置の基礎的研究,電学論 B,115 卷,5 号,PP.504-510(1995)
 - [5] 岡村廸夫 : 電気二重層キャパシタと蓄電システム,刊工業新聞社,PP.146-148 (2001)
-