

# 半導体製造プロセス開発と工程アーキテクチャ論

——装置を購入すれば半導体は製造できるか——

鈴木 良 始  
湯之上 隆\*

はじめに

## I 半導体集積回路とスケーリング則

1. 半導体集積回路とは何か
2. ムーアの法則とスケーリング則

## II 半導体集積回路の製造技術と微細加工技術

1. 半導体集積回路の製造技術
2. 半導体集積回路の微細加工技術

## III 開発センターでは何をしているのか

1. 開発センターの組織
2. 256 M-DRAM の開発例

## IV 量産工場では何をしているのか

1. 量産工場の組織
2. 256 M-DRAM の量産立ち上げ

## V 半導体の工程開発とインテグレーション-ヒアリングによる実証-

1. 開発センターにおけるインテグレーション技術者 (DRAM の場合)
2. 量産工場におけるインテグレーション技術者 (SoC の場合)

## VI 装置を購入すれば半導体は製造できるか-先行研究はどう見てきたか-

1. インテグレーションの無視
2. インテグレーションに言及した先行研究

## VII 工程アーキテクチャ概念からの半導体産業論

1. 製品アーキテクチャ論
2. 工程アーキテクチャ論
3. 工程アーキテクチャ概念の混乱と生産現場の組織能力
4. 半導体産業の工程アーキテクチャー-アーキテクチャ論の限界-

むすび

---

\*1987年より16年半にわたり、(株)日立製作所の中央研究所、半導体事業部、デバイス開発センター、エルピーダメモリ(出向)、半導体先端テクノロジーズ(出向)にて、半導体の微細加工技術開発に従事。2000年、学位論文「プラズマエッチングによる半導体素子の微細化の課題に関する研究開発」にて工学博士(京都大学)。2003年4月より、長岡技術科学大学「極限エネルギー密度工学研究センター」客員教授。2003年10月~2008年3月、同志社大学「技術・企業・国際競争力研究センター」にて、半導体産業に関する社会科学的研究に従事。2008年11月より、(株)エフエーサービス、半導体事業部、技術主幹。

## はじめに

今日、半導体集積回路は、コンピュータ・通信機器は言うに及ばず、家電、携帯電話、自動車・航空機など輸送機器、建設機械・工作機械など産業機械、工場内の制御機器、金融システム、各種の自動料金徴収システム等々、現代経済の不可欠の構成要素となっている。その重要性は今後いっそう増大することはあっても、減少することはない。

このような重要性にもかかわらず、半導体集積回路は、その製品としての基本的な仕組み、またそれがどのような製造プロセスを経て生産されているのかについて、ほとんど正確な理解がなされていない。本稿が明らかにするように、それは社会科学研究者においても例外ではない。たんに知られていない、というだけではない。半導体について発言する多くの研究者が、半導体産業の開発・生産現場の営みの実態から大きく掛け離れた誤った言説を堂々と主張し、それが繰り返されることで他の研究者にもそのまま信じられ、再生産されている。

半導体産業に対する誤った認識の中でも際立つものは、「半導体産業の製造技術は各種製造装置に体化されているため、世界の主要装置メーカーから最先端装置を購入して据え付ければ、容易に最先端の半導体集積回路が製造できる。したがって、資本力と迅速で断固たる経営判断、政府支援などがあれば、半導体製造でキャッチアップすることは容易である」という類のものである。本稿の主要な課題は、半導体産業に対するこの認識が、当該産業の現実から信じがたく掛け離れたものであることを実証し、産業の現実の姿を多くの人々に理解して貰うことである。

この主要課題を通して、本稿はまた、わが国の現代「ものづくり」論のメインストリームの一つとなっているアーキテクチャ論が、半導体産業について、この同じ誤りに陥っていることを確認する。その上で、アーキテクチャ論がなぜ誤った認識に至るのか、その論理的経路を示す。

以下のⅠ、Ⅱ章は、以上の課題のための予備知識を提示するものである。Ⅰ、Ⅱ章についてほとんど理解のないままにⅢ章以降に進めば、本稿の重要な議論の理解に困難をきたすであろう。半導体産業がよく理解されない理由の一つは、その製品技術、製造技術の見えにくさ、難解さにある。それゆえ、Ⅰ、Ⅱ章をとばさず目を通されることを勧めたい。

Ⅲ、Ⅳ章では、半導体の工程開発（＝プロセス開発<sup>1</sup>）の過程を詳細に明らかにする。

1 本稿で用いる「工程開発」とは「製品開発」に對置される用語法であり、文字通り、製品設計を製品に実現するための、生産工程の流れから要素技術の開発まで生産過程全体の開発を含む。半導体技術者の間では、要素技術開発とインテグレーションを包括する用語として「プロセス開発」が使用されるが、「工程開発」はこの「プロセス開発」とおおよそ同じ意味である。

これによって、「最先端装置を購入して据え付ければ、容易に最先端の半導体集積回路が製造できる」という言説が誤りであることが明瞭になる。V章は、長く半導体の工程開発に関わってきた日本の半導体技術者に対するヒアリングである。ここでは、Ⅲ、Ⅳ章で述べた内容が、現場の生の声を通して再度確認される。

Ⅵ章では、半導体産業に対する日本の社会科学者の認識がどのようなものであるかを示し、Ⅶ章は、日本の「ものづくり」論の主流となっているアーキテクチャ論の半導体産業についての認識を紹介し、批判的検討を行う。最後に、むすびにおいて本稿の総括を行う。

## I 半導体集積回路とスケーリング則

本章では、まず、初めに半導体集積回路とは何かを定義する。次に、スケーリング則に基づいて半導体集積回路を微細化すると、高速化、低消費電力化、高集積化、および、低コスト化が一挙に実現できることを示す。以上から、トランジスタの集積度が3年で4倍になるムーアの法則を推進しているのは、スケーリング則に基づいた微細加工であることを示す。

### 1. 半導体集積回路とは何か

#### (1) 半導体の定義とシリコンの性質

“半導体”とは、文字通り、その電気抵抗が、金属などの“導体”と“絶縁体”の中間に位置する物質を指す。この半導体には、様々な物質があるが、地球上に最も多く存在するのはシリコン (Si) である。シリコンは、周期律表のⅣ族に属し、最外殻の電子が4個あるため、シリコン同士は共有結合を作り、極めて安定な構造を持つ。したがって、ピュアなシリコン結晶は、半導体とは言っても、電気抵抗が高く絶縁体に近い半導体である。

このようなシリコンに、不純物として、リン (P) またはボロン (B) を注入すると、電気抵抗が下がり、導体になる。一方、シリコンを、高温に加熱して酸素ガスと接触させると、その表面にシリコン酸化膜  $\text{SiO}_2$  が形成される。このシリコン酸化膜  $\text{SiO}_2$

- 2 正確には、半導体とは、室温における電気抵抗率が、金属と絶縁体の中間の  $10^4 \sim 10^7 \Omega \cdot \text{cm}$  程度である物質のことである (菊池正典 (1998) 『半導体のすべて』日本実業出版社, 13 ページ)。
- 3 その他、単体元素からなる元素半導体として、ゲルマニウム (Ge)、スズ ( $\text{Sn}$ )、セレン (Se)、テルル (Te)、化合物半導体として、GaAs, AlN, InP, 酸化物半導体として、 $\text{SuO}_2$ , ZnO,  $\text{Fe}_2\text{O}_3$ ,  $\text{TiO}_2$  などがある (同上書, 13 ページ)。
- 4 周期律表のⅢ族のリン (P) は、電子が余分にある。一方、周期律表のⅤ属のボロン (B) は電子が足りない。電子が足りない状態は、あたかも正電荷のように振る舞う。これを正孔と呼ぶ。このようなことから、リン (P) およびボロン (B) の注入量を増大させるに従って、シリコンの電気抵抗率が小さくなり、導体となるのである。

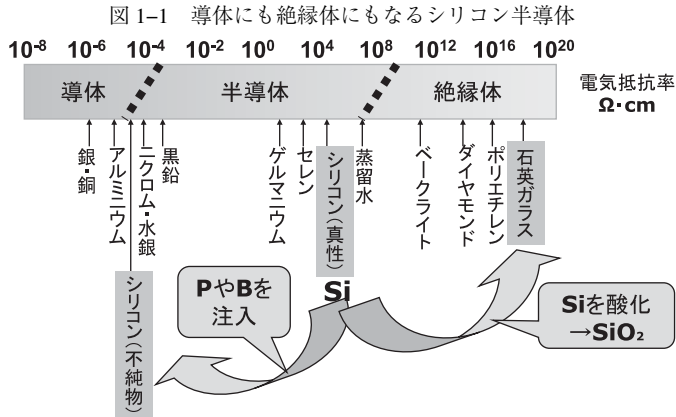
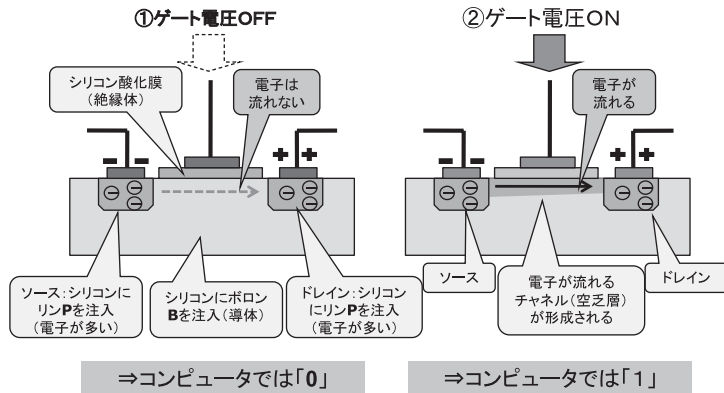


図 1-2 トランジスタの動作原理



は、極めて安定な絶縁体となる。つまり、図 1-1 に示すように、シリコンは、不純物を注入すると導体になり、酸化させれば絶縁体になる。

(2) トランジスタ

上記シリコンの性質を利用すると、シリコンウエハ上に、電気的なスイッチまたは増幅素子を作ることができる。これをトランジスタと呼ぶ。図 1-2 を用いて、トランジスタの動作原理を説明する。シリコンウエハにはボロン (B) が注入されており、導体となっている。ゲートと呼ばれる電極の下部には、薄いシリコン酸化膜 (絶縁体) を形成する。ソースおよびドレインと呼ばれる電極の下部には、リン (P) を注入しておく。この結果、ソースおよびドレインには、電子が多数存在する。

①ソースとドレインの間に電圧を印加した状態で、ゲート電極に電圧を印加しないと、ソース・ドレイン間には電流が流れない。この状態を「0」と定義する。

②ところが、ソースとドレインの間に電圧を印加した状態で、ゲート電極に電圧を印加すると、ゲート電極下部に空乏層と呼ばれる電子が流れやすいチャンネルが形成され、ソース・ドレイン間に電流が流れる。この状態を「1」と定義する。

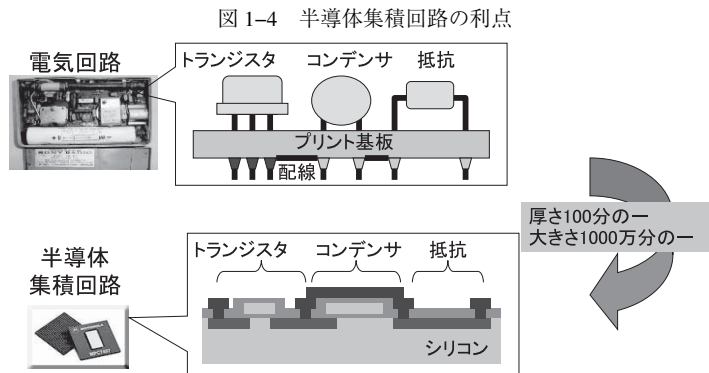
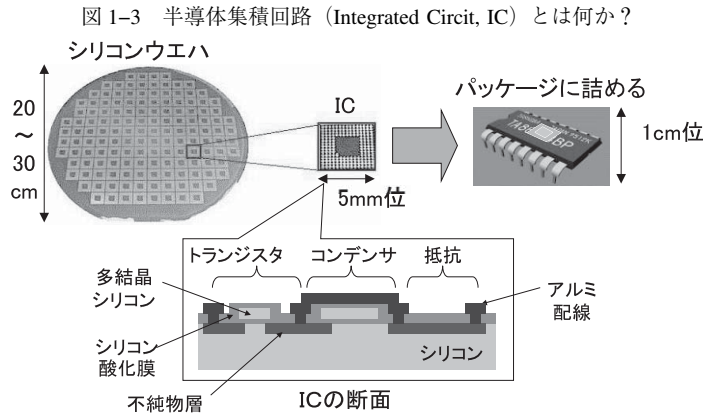
このように、ゲートにかける電圧を ON/OFF することにより、「1」と「0」の二つの状態、すなわちコンピュータの言語となる2進数を表現できるのである。

(3) 半導体集積回路

2進数として使えるトランジスタを複数形成して電気的につなぐことができれば、論理回路が形成できる。論理回路を組み合わせれば、様々な機能が実現できる。これが、すなわち、コンピュータである。

コンピュータの中核部品となる半導体集積回路 (Integrated Circuit, IC) とは、シリコンウエハ上に、複数のトランジスタ、コンデンサ、抵抗などの素子を直接形成し、ある機能を実現した電子回路のことである (図1-3)。IC は、直径20~30 cmのシリコンウエハ上に、数百~千個程度、同時に作りこまれ、一つずつ切り出されて、チップとなり、プラスチックなどの樹脂にパッケージされる。

ICの最大の利点は、電子回路を、極めて小さな領域に形成できる事にある。例えば、ラジオの電子回路を形成する場合を考えてみよう (図1-4)。ラジオを、トランジ



5 現在、使用されているシリコンウエハは、直径4インチ、5インチ、6インチ、8インチ、および12インチのものがある。もっとも生産量が多いのは8インチ (20 cm) ウエハであるが、今後、12インチ (30 cm) ウエハが主流になると予測されている。

スタ、コンデンサ、抵抗などの個別素子から作る場合は、これらの素子をプリント基板に挿入しはんだ付けをして回路を形成する。その結果、電子回路の大きさは、一辺 10 cm、厚み 2 cm 程度になる。

一方、全く同じ機能を持つ電子回路を、シリコンウエハ上に形成すれば、厚さ 100 分の 1 (0.1 mm) 程度、大きさは 1000 万分の 1 ( $1 \mu\text{m}=0.001 \text{ mm}$ ) 程度にできる。すなわち、圧倒的に小さな領域に、ある機能をもった電子回路を形成できる。すると、このように圧倒的に小さな領域に、もっと数多くトランジスタなどの素子を集積することによって、ラジオより遥かに高度な機能を実現することが可能になる。ここに IC の最大の利点がある。

漠然と“半導体産業”と言うと、IC 産業、撮像素子産業、発光ダイオード (Light Emitting Diode, LED) 産業などが含まれる。本研究では、主として、シリコンを用いた半導体集積回路産業を対象とする。以下、“半導体”と記載した場合は、シリコン半導体集積回路を指すものとする。

シリコン半導体集積回路だけを対象とするのは、半導体産業の殆ど (恐らく 99% 以上) がシリコンウエハを用いていることによる。これほど広範囲にシリコンが使われている理由は、地球上に豊富にあるため他の半導体材料に比して安価であり大量生産に向いていること、不純物を注入すれば導体になり酸化すれば安定な絶縁体になることが半導体集積回路の形成に極めて有効なこと、高速動作と大量生産を両立するための高純度の単結晶シリコンの形成が可能であること、に集約される。

## 2. ムーアの法則とスケーリング則

### (1) IC の誕生とムーアの法則

集積回路の概念は、1952 年に、英国ローヤルレーダー社のジェフリー・ダマー (G. W. Dummar) が提唱した。その内容は、「配線をしなくても良い固体の形をした電子部品、つまりブロックができるだろう。このブロックは、絶縁、導電、整流、および増幅材料の層からなり、電気的接合はそれぞれの領域に適合した状態で直接つなげられるようになるだろう」というものである。ダマーが提唱した“ブロック”が後の集積回路と

6 トランジスタ数を集積度の基準として、トランジスタ 1000 個以上を LSI (Large Scale Integration)、トランジスタ 10 万個以上を VLSI (Very Large Scale Integration)、トランジスタ 1000 万個以上を ULSI (Ultra Large Scale Integration) と呼ぶこともある。

7 正確には、固体撮像素子と呼ぶ。CCD (Charge Coupled Device) イメージセンサ、および、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサの 2 種類がよく知られている。

8 窒化ガリウム (GaN) を用いた青色 LED については、中村修二氏と日亜化学の特許紛争にも発展し、特によく知られている。

9 詳細は、高田清司、小松崎靖男 (2000) 『21 世紀の半導体シリコン産業』工業調査会、10 ページ以下を参照のこと。

10 フレデリック・サイト、ノーマン・アインシュプラッハ著、堂山昌男、北田正弘訳 (2000) 『シリコンの物語』、213 ページ。

なるのである。

この予言を実現し、初めて集積回路を作成したのは、テキサスインスツルメント社のジャック・キルビーである。1958年、キルビーは、ゲルマニウム (Ge) 上にトランジスタなどの素子を作り、各素子を配線でつなぐことにより、電子回路を作成した。<sup>11</sup>

しかし、今日の LSI の原型となる集積回路を作成したのは、フェアチャイルドセミコンダクター社のロバート・ノイスであろう。1961年、ノイスは、トランジスタなどの素子だけでなく素子間の配線をも、シリコン上に形成し、電子回路を形成した。<sup>12</sup>

1965年には、インテル社のゴードン・ムーアが、トランジスタの集積度は、18～24ヶ月ごとに倍になる、という経験則を論文発表した。<sup>13</sup>これが後に「ムーアの法則」と呼ばれるようになる。ムーアの法則は、1970年、LSI 時代が幕を明けた以降、現実となった。インテル社が、まず、1970年に半導体メモリ 1 キロビット DRAM (Dynamic Random Access Memory) 1103 を発売した。次いで、1971年に、コンピュータの中央処理装置 (Central Processing Unit; CPU) である 4004 プロセッサを発売した。<sup>14</sup>その後、プロセッサのトランジスタ集積度および DRAM 集積度は、3年で4倍の速度で、増大し続けた。

## (2) ムーアの法則と微細化

プロセッサや DRAM など半導体の集積度を増大させる際に、トランジスタなど素子の大きさが一定のままであったら、チップサイズも巨大化していく。前節で述べたように、IC の最大の特徴は、圧倒的に小さな領域に、電子回路を形成できる事にある。したがって、チップサイズを巨大化することなく、集積度を増大させるためには、トランジスタなどの素子を微細化する必要がある。

このような事情から、半導体の集積度が4年で3倍の速度で増大するとともに、トランジスタなどの素子の大きさは4年で0.7倍の速度で微細化され続けてきた (図1-5)。その結果、1970年以降、38年以上が経過して、LSI のトランジスタの集積度は、数億個以上になり、トランジスタの大きさは、数百分の一以下に微細化された。

## (3) スケーリング則

半導体産業は、ひたすら集積化と微細化の道を突き進んできた。その背景には、「スケーリング則」という指導原理が存在する。半導体の微細化は、集積化のためだけに行われたのではない。スケーリング則に従って、微細化を行えば、集積度が向上するのは

11 キルビーは、2000年に、ノーベル物理学賞を受賞した。

12 キルビーとノイスの特許に関する問題は、法廷に持ち込まれ、キルビーが所属するテキサスインスツルメント社が勝訴した。しかし、筆者 (湯之上) は、ノイスの着想および功績の方が、その後の半導体産業への貢献が大きかったと考えている。

13 Gordon Moore, "Cramming more components onto integrated circuits", *Electronics Magazine*, 19 April 1965.

14 4004 プロセッサは、10  $\mu\text{m}$  のプロセス技術で製造され、搭載されたトランジスタ数は2,300、4ビット、クロック周波数 108 KHz で動作した。チップサイズは、幅約 3 mm、長さ約 4 mm であった。

図 1-5 ムーアの法則と微細化の関係

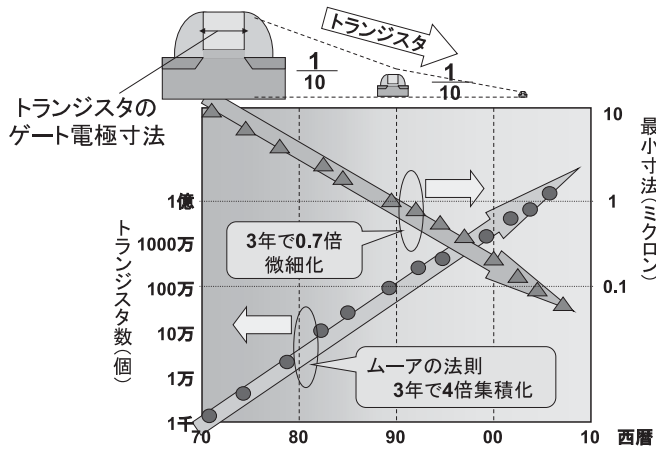
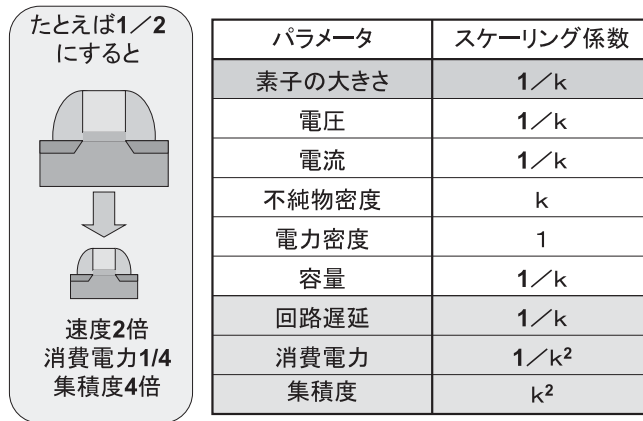


図 1-6 スケーリング則—微細化するだけで高性能—



もちろんのこと、半導体の動作速度が向上し、消費電力が低下する。すなわち、回路の工夫などはしなくても、微細化するだけで、高速かつ低消費電力の半導体が生産できるのである。更に、微細化によりチップサイズを小さくすることができれば、同一面積のシリコンウエハから、より多くの半導体チップを生産することができる。したがって、低コスト化も同時に実現できる。

このスケーリング則は、1974年に、IBM社のロバート・デナードら<sup>15</sup>が発表した。図1-6に示したように、例えば、トランジスタのサイズを縦、横、高さ方向をそれぞれ2分の1にし、電圧を2分の1にすれば、トランジスタの動作速度は2倍になり、消費電力は4分の1になり、集積度は4倍になる。

このスケーリング則は、トランジスタの微細化の方法に、科学的に裏付けられた方向

15 R. H. Dennard et al. (1974), "Design of ion-implanted MOS-FET's with very small physical dimensions", *IEEE, J. of SSC*, v 9, n 5, pp. 256-268.



性を指し示した。1970年以降、今日まで、ムーアの法則が破綻せずに存続しているのも、スケーリング則と言う強力な指導原理があったからである。

## Ⅱ 半導体集積回路の製造技術と微細加工技術

スケーリング則に従って微細化と集積化を推進し続けた半導体集積回路は、どのように製造されているのだろうか？ 本章では、半導体の製造に関する技術を定義し、その全体像を概観する。特に、半導体のキーテクノロジーである微細加工技術については、その原理を詳述する。

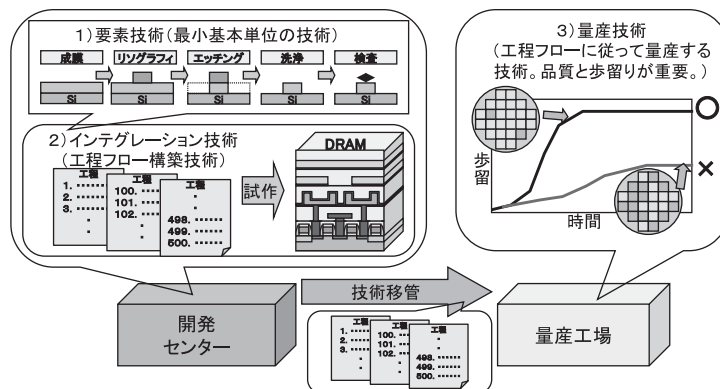
### 1. 半導体集積回路の製造技術

半導体を製造するための技術には三段階の階層がある。<sup>16</sup> その内容を簡潔に述べる。図2-1に示したように、半導体製造に関する技術は、①要素技術、②インテグレーション技術、および、③量産技術の三段階に分けられる。それぞれの技術について以下に説明する。

#### (1) 要素技術

半導体製造工程を構成する最小基本単位のプロセス技術を要素技術と呼ぶ。具体的には、シリコンウエハ上に薄膜を形成する成膜技術、その薄膜上にレジストマスクを形成するリソグラフィ技術、レジストマスクに従って加工するエッチング技術、加工後に残渣やパーティクルなどを除去する洗浄技術、加工したパターンサイズ測定およびパーティクルや欠陥などを検出する検査技術などがある。また、リソグラフィ技術とエッチング技術をまとめて、微細加工技術と呼ぶ。微細加工技術についてはその原理などを次節

図2-1 半導体製造に関する技術の定義



16 湯之上隆「技術力から見た日本半導体産業の国際競争力」技術革新型企業創世プロジェクト, Discussion Paper Series, #04-11, 2004年, [http://www.nedo.go.jp/cisrep/p\\_05\\_0411.html](http://www.nedo.go.jp/cisrep/p_05_0411.html).

で詳述する。その他にも、CMP（Chemical Mechanical Polishing, 化学機械研磨）技術、イオン注入技術、熱処理技術などの要素技術がある。

## （2）インテグレーション技術

上記要素技術を組み合わせて、半導体集積回路をシリコンウエハ上に形成するための工程フローを構築する技術を、インテグレーション技術と呼ぶ<sup>17</sup>。例えば、DRAM では、500 工程以上におよぶフローを構築する。この工程フローは、まずはじめに、開発センターで構築される。その際、半導体の電流電圧特性、動作速度、消費電力性など性能の目標スペックを満足し、完全動作する DRAM が（ウエハ上に最低でも 1 個）製造可能な工程フローでなくてはならない。

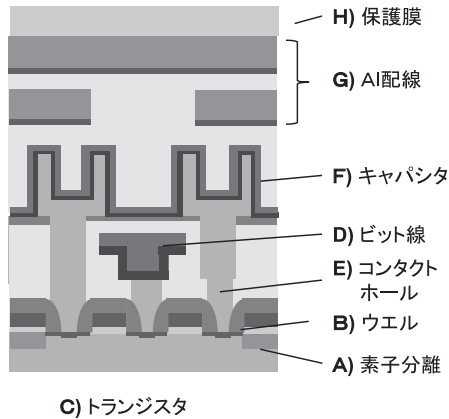
このような工程フローは、DRAM を例にとると、図 2-2 に示すように、半導体の機能ごとに分類される。大分類として、拡散工程と配線工程<sup>19</sup>の二つに分けられる。これらは、1) 素子分離形成工程<sup>20</sup>、2) トランジスタ形成工程、3) キャパシタ形成工程<sup>21</sup>、4) 配線工程の中分類に分けられる。この 4 種類の中分類は、更に、8 種類の小分類に分けられる。小分類の機能単位が、DRAM 構造のどこに対応しているかを図 2-3 に示す。このような中分類、または、小分類の機能単位を、「機能モジュール」または単に「モジュール」と呼ぶことがある。

図 2-2 DRAM 工程フローの分類（機能モジュール）

大分類	中分類	小分類
拡散工程	1) 素子分離形成工程	A) 素子分離形成工程
		B) 不純物イオン注入工程
	2) トランジスタ形成工程	C) トランジスタ形成工程
		D) ビット線形成工程
		E) コンタクトホール形成工程
	3) キャパシタ形成工程	F) キャパシタ形成工程
配線工程	4) 配線工程	G) Al 配線工程
		H) 保護膜形成工程

- 17 “インテグレーション技術”は、半導体技術者にとって、日々、見聞きする良く知られた単語である。しかし、“インテグレーション技術”を解説した書籍は意外と少ない。管見の限りでは、以下の書籍ぐらいしか見当たらない。前田和夫（2000）『はじめての半導体プロセス』、工業調査会、第 6 章「複合プロセス—プロセスインテグレーション—」。
- 18 “完全動作”とは、①1 チップ内の全ビットが動作する、②全ビットが電流電圧特性、動作速度、消費電力などのスペックを満たしている、③長期動作保証などの信頼性のスペックを満たしている、DRAM のことである。筆者（湯之上）の経験では、通常、①を満たす DRAM は 2 度目～3 度目の一貫試作で、②および③を満たす DRAM は 3 度目～5 度目の一貫試作で、取得できるという状況であった。
- 19 トランジスタを形成する際、ボロンやリンなどの不純物を注入し、“拡散”させることから、半導体集積回路の前半を、拡散工程と呼んでいる。一方、トランジスタ形成後、トランジスタとトランジスタの間を繋ぐアルミニウムなどの金属配線を形成する工程を、配線工程と呼んでいる。
- 20 隣接するメモリセルを区画して分離する工程を、素子分離工程と呼んでいる。
- 21 メモリ信号としての電荷を蓄える機能を持つモジュールを、キャパシタと呼んでいる。

図 2-3 DRAM の構成図



DRAM を製造するために、要素技術を組み合わせて 500 工程以上のフローを構築する。その要素技術の組み合わせ方は、無限といってもいい。同じ集積度、同じ回路線幅の DRAM を製造するとしても、半導体メーカーごとに方式が異なる。また、インテグレーション技術者によっても工程フローの作り方は異なる<sup>22</sup>。

インテグレーション技術の難しさは、無限とも言える要素技術の組み合わせから、目標スペックを満足し、完全動作する DRAM の工程フローを、短期間で、低コストで、構築することにある。

半導体メーカーにおけるインテグレーション技術者の役割は、オーケストラの指揮者に例えられるであろう。チャイコフスキーが作曲した白鳥の湖を、ある管弦楽団が演奏する場合を想定してみよう。まず、編曲者は、その管弦楽団が、どのような公演会で、どのように演奏するかを想定して、原曲を元に編曲する。オーケストラの指揮者は、それを元に、管弦楽団のバイオリン、フルート、トロンボーンなど、各楽器演奏者を指揮することにより、シンフォニーを奏でる。

同様に、インテルがその基本原理を発明した DRAM については、半導体メーカーの設計部が、例えば、PC 用を想定して 256 M-DRAM を設計する。インテグレーション技術者は、その設計結果を元に、工程フローを構築する。更に、インテグレーション技術者は、その工程フローに従って、リソグラフィ、エッチング、成膜、洗浄、検査などの要素技術者達を指揮し、目標スペックを満足しかつ完全動作する DRAM を製造するのである。

工程フローの構築方法、および、要素技術者の指揮の仕方は、半導体メーカーによっ

22 例えば、電荷を蓄えるキャパシタ構造だけでも、スタック方式、マルチフィン方式、シリンダ方式、シリンダ+粗面方式、トレンチ方式、基板プレート方式、基板プレート+粗面方式などがある（角南英夫（2008）『半導体メモリ』コロナ社、83 ページ、図 3.22 参照）。

て、あるいはインテグレーション技術者によって、大きく異なる。一流のオーケストラの指揮者もいれば、そうでない指揮者もいる。同様に、インテグレーション技術者においても、一流と、そうでない者がいる。

### （3）量産技術

インテグレーション技術によって構築した工程フローに従って、シリコンウエハ上に、目標とする品質の半導体を作りこみ大量生産する技術を量産技術と呼ぶ。量産技術においては、歩留りが重要な意味を持つ。歩留りとは、シリコンウエハ上に作りこんだ半導体デバイスの完成品に占める良品の割合のことである。普通、開発センターから量産工場へ、工程フローが移管された段階では、量産工場の歩留まりは0%に近い。この歩留まりを、なるべく早く100%に近づける技術、更には、100%近い歩留まりを長期間に渡って維持する技術こそが、量産技術であると言える。

開発センターのインテグレーション技術者は、（最低一個は）完全動作するDRAMを製造することができる工程フローを構築する。量産工場のインテグレーション技術者は、開発センターで構築された工程フローを元に、高歩留まりが得られる工程フローを構築する。その際、量産工場のインテグレーション技術者は、量産工場の要素技術者達を指揮することは言うまでもない。更に、量産工場のインテグレーション技術者は、量産工場の作業員達との協力も必要不可欠となる。これについては、第IV章で詳述する。

## 2. 半導体集積回路の微細加工技術

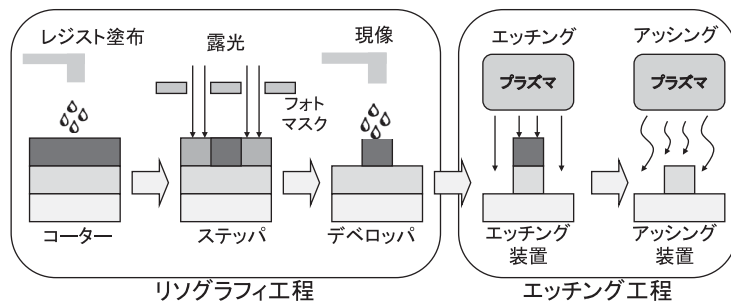
ここで、図2-4を用いて、要素技術のうちの微細加工技術の原理を説明する。上述したように、微細加工技術は、加工したい膜の上にマスクを形成するリソグラフィ工程と、リソグラフィによって形成したマスクに従って実際に膜を加工するエッチング工程の二つからなる。

### （1）リソグラフィ技術

#### i) リソグラフィの原理

リソグラフィとは、フィルム写真の原理を応用した技術である。リソグラフィ技術に

図2-4 微細加工技術の原理



においては、加工したい膜上に、いかに微細な回路パターンを形成できるかが重要なポイントとなる。まず、加工したい膜の上にレジストと呼ばれる感光性材料を、コータと呼ばれる装置を用いて塗布する。次に、露光装置により、フォトマスクを通してレジストに光を照射（露光）する。フォトマスクとは、半導体集積回路の回路パターンを、素子層ごとに石英ガラス上に描画したものである。フォトマスクを通して露光すると、光が照射されたレジストが反応を起こし、有機溶剤に溶ける性質に変化する。その後、デベロッパ（現像機）と呼ばれる装置を用いて、現像液によりレジストの可溶性部分を溶解させる。このようにして、レジストにフォトマスク上の回路パターンが転写される。<sup>23</sup>このレジストをマスクとして、次のエッチング工程により、実際に、金属薄膜、多結晶シリコン薄膜、絶縁膜などを加工するのである。これについては、後述する。

## ii) リソグラフィ技術開発の経緯

より微細なレジストマスクを形成するために、すなわち、スケーリング則に従ってムーアの法則を実現するために、レジスト材料、コータ・デベロッパ装置、そして、露光装置の開発が、1960年代から現在に至るまで続けられてきた。ここでは、現在人類史上もっとも精密で最も高価になった露光装置が、どのような思想で開発されてきたかを、以下に簡単に述べる。<sup>25</sup>

当初、シリコンウエハと同じ寸法を持つフォトマスクを作成し、これをシリコンウエハに密着させて、水銀ランプの光を照射する「コンタクト露光」装置が作られた。コンタクト露光により<sup>26</sup>10~5 $\mu\text{m}$ のレジストパターンが形成でき、実際に<sup>27</sup>1K DRAM, 4K-DRAM, 16K-DRAMの製造に使用された。ところが、フォトマスクとシリコンウエハを密着させることから、フォトマスク上のゴミが欠陥を作ってしまうなどの問題が顕著になった。

そこで、フォトマスクとシリコンウエハを密着させずに露光する「近接転写露光」や「当倍投影露光」などの装置が開発された。これらの装置により、3~2 $\mu\text{m}$ のレジストパターンが形成でき、64K-DRAM, 256K-DRAMの製造に使われた。しかし、1 $\mu\text{m}$ レベルの微細化に困難を生じた。

23 これは、ネガレジストを使った場合の方式である。ポジレジストの場合は、露光したレジストが、現像後パターンとして残る。

24 2008年夏時点で、“ArF液浸露光装置”と呼ばれる最先端の露光装置の価格は、世界シェア1位のオランダASML社製のもので55億円と言われていた。

25 リソグラフィ技術の詳細については、例えば、岡崎信次他(2003)『はじめての半導体リソグラフィ技術』工業調査会、等を参照されたい。

26 マイクロメートル、または、ミクロンと呼ぶ。1 $\mu\text{m}$ は、1mmの千分の一の単位である。また、後で出てくる1nmは、1ナノメートル、または1ナノと呼ぶ。1nmは、1 $\mu\text{m}$ の千分の一の単位である。

27 1K-bit DRAMの略。1キロビットDRAMと読む。1キロビットとは、1個のメモリに集積されている素子の数が千個であることを意味する。同様に、1M-bit DRAMを1M-DRAMと略す。これは1メガビットDRAMと呼ぶ。1Mは、1Kの千倍。因みに、1Mの千倍は1G(ギガ)。2008年時点での最先端DRAMは、1G-DRAMである。

この問題を解決し、今日に至るまでの露光装置の主流技術となっているのが、「縮小投影露光」である。密着露光，近接転写露光，当倍投影露光の各方式が，一枚のシリコンウエハ全面を一度に露光していたのに対し，縮小投影露光法では，フォトマスクのパターンを4分の一または5分の一に縮小して，シリコンウエハの一部に転写する。この転写を繰り返して，ウエハ全体を露光する<sup>28</sup>。このようにすると，フォトマスクを，実際のパターンより4倍または5倍大きく作成できる。この方式により， $1\ \mu\text{m}$ 以下のレジストマスク作成が可能になった。

ところが，フォトマスクのパターンが微細になるに従って，光の干渉が生じるため，微細なレジストパターンの解像が困難になった。そこで，光の干渉を防ぐため，露光に用いる光の波長を短くするように，露光装置が開発されてきた。具体的には，水銀ランプから出るg線（436 nm），i線（365 nm），KrFエキシマレーザー（248 nm），ArFエキシマレーザー（193 nm）を用いた露光装置が開発された。これらの露光装置によって， $1\ \mu\text{m}$ はもちろん， $0.1\ \mu\text{m}$ 以下のレジストパターン形成も可能になった。1 M, 4 M, 16 M, 64 M, 128 M, 256 M, 512 M, 1 G-DRAMは，このような縮小投影露光装置を用いて製造された。更に，現在は，波長13.5 nmの極端紫外光（Extra Ultra Violet, EUV）を用いた露光装置の研究開発が世界中で行われている。EUV露光装置が完成すれば，10 nmレベルの微細加工が可能になると言われている<sup>29</sup>。

## （2）エッチング技術

### i) エッチング技術の原理

リソグラフィ技術で形成したレジストマスクを用いて，実際に膜を加工するのがエッチング技術である。リソグラフィ技術においてはいかに微細なレジストマスクを形成するかがポイントであったが，エッチング技術においてはいかに真っ直ぐに膜を加工するかがポイントとなる。このような加工を「異方性加工」と言う。この反対語は，あらゆる方向にエッチングが進む「等方性加工」である。

現在は，プラズマを用いたエッチングによって異方性加工が実現されている。異方性加工の実現が，現在の微細な半導体集積回路の形成に大きく貢献している。エッチング後，不要となったレジストマスクを，酸素プラズマによる灰化処理（アッシング）によって除去する。このようにして所望の微細パターンが形成されている。

28 “転写を繰り返す”，つまり，“ステップアンドリピート”することから，露光装置を“ステッパー”と呼ぶようになった。

29 EUV露光装置の開発があまりに難しいため，2007年春までは，半導体の微細化が止まると噂されていた。ところが，オランダASML社のEUV露光装置の試作機が稼働し，これを用いて米国AMD社がプロセッサの試作に成功した。また，ニコンが半導体先端テクノロジーズに導入したEUV試作機により，20 nmレベルの微細加工が実現した。これらを契機として，2007年秋頃から，EUV実現可能性の機運が一気に高まった。その結果，半導体の微細化は今後もしばらく続くと言う見通しが定着しつつある。詳細は，湯之上隆（2008）「半導体の微細化の行方，LSIの微細化は果たして何nmまで，EUVL&ギガファブの時代へ突入」，電子ジャーナル2008年8月号，50～54ページ。

ii) エッチング技術開発の経緯

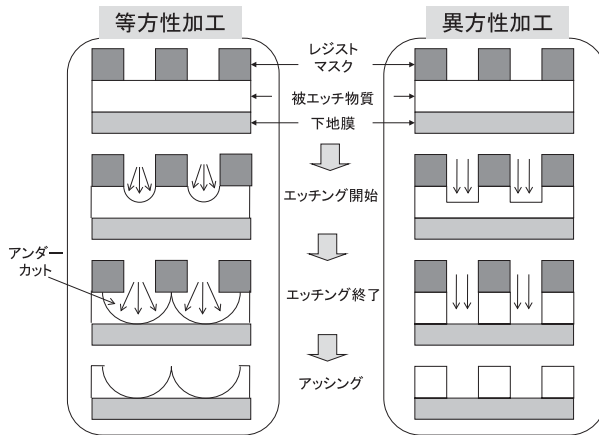
異方性のエッチング技術がどのように開発されてきたかを以下に述べる。<sup>30</sup> 10~7 μmの微細加工が必要な 1 K-DRAM, 4 K-DRAM においては、薬液と膜との化学反応によって加工するウエットエッチングが用いられた。ところが、ウエットエッチングでは、図 2-5 に示すように、等方的にエッチングが進行する。その結果、パターンのサイドが大きくなれるアンダーカットが生じる。したがって、微細化が進むにつれて、等方性のウエットエッチングでは、パターンの形成が困難になった。

アンダーカットの低減のために、プラズマを用いたドライエッチングが、4 K-DRAMの一部、および、16 K-DRAM に適用された。この段階では、シリコンウエハにプラズマを照射するだけであったため、完全な異方性エッチングは実現できなかった。

異方性のドライエッチングは、反応性イオンエッチング (Reactive Ion Etching, RIE) の開発によって実現した。<sup>31</sup> 図 2-6 に示すように、RIE 方式では、

- ①まず、プラズマ中の反応種が、加工すべき膜表面に吸着する。
- ②次に、シリコンウエハに高周波電圧を印加することにより、プラズマ中のイオンをシリコンウエハ方向に引き込む。このようなイオンがシリコンウエハに照射される。するとイオンの運動エネルギーが熱エネルギーに変換され、この熱エネルギーにより反応種と膜との化学反応が一気に進む。
- ③この化学反応により揮発性の反応生成物が生成される。その反応生成物が揮発する

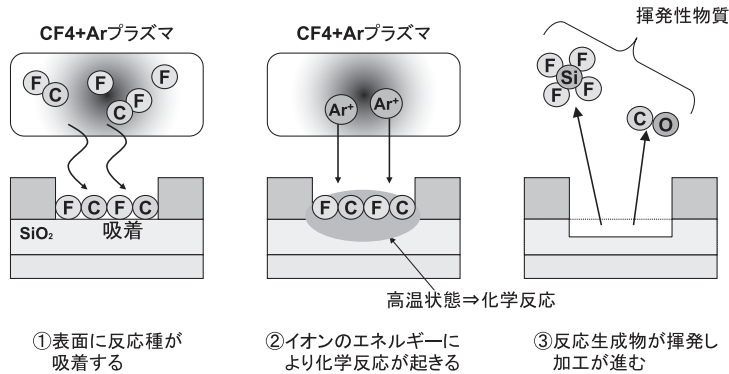
図 2-5 等方性加工と異方性加工



30 エッチング技術の詳細については、例えば、徳山巍編 (1992) 『半導体ドライエッチング技術』産業図書、等を参照されたい。

31 反応性イオンエッチングの原理は、1979年に、H. F. Winters と J. W. Coburn が発見した。彼らは、イオンアシストエッチング、またはプラズマアシストエッチングと呼んだ。これを実用化したのは、米国 IBM と日本の日電アネルパである。IBM の研究グループは RIE と呼び、日電アネルパの細川直吉氏は RIS (Reactive Ion Superterring) と呼んだ。開発時期および実用性の点からいえば、RIS の方が勝っていた。しかし、呼び名としては RIE が普及した。

図 2-6 反応性イオンエッチング（RIE）の原理



ことによって加工が進む。その際、イオンの運動エネルギーの方向にのみ、加工が進む。

このようにしてプラズマによる異方的なエッチング技術が確立した。

RIE 方式のドライエッチング技術は、64 K-DRAM 以降の主力技術となった。その後、加工したい膜に応じて、最適なプラズマ密度を形成するために、プラズマ源が多様化する方向に装置開発が進んだ。代表的な装置として、平行平板型 RIE 装置、マグネトロン RIE 装置、マイクロ波プラズマ装置、誘導結合型プラズマ装置などが開発された。

### (3) 現在の最先端微細加工の例

リソグラフィ技術で微細なレジストマスクを形成し、そのレジストマスク通りに、エッチング技術により異方性加工を行って、所望の微細パターンを形成する。これが微細加工技術の基本である。いつ頃、どのくらいの微細加工が必要になるかということは、スケーリング則を元にして、毎年、国際半導体技術ロードマップ委員会（International Technology Roadmap for Semiconductors, ITRS）<sup>32</sup>によって決定される。半導体メーカーや製造装置メーカーは、そのロードマップを参考にして、最先端技術を開発する。

この ITRS のロードマップによれば、1990 年代の後半から、トランジスタのゲート電極の長さ（ゲート長と呼ぶ）が、リソグラフィの解像限界以下を要求するようになってきた。すなわち、リソグラフィ技術で形成できるレジストマスクよりも微細なゲート長のトランジスタを形成しなくてはならなくなったのである。このリソグラフィ技術の解像限界とトランジスタのゲート長の寸法差は、次第に拡大してきている。現在、量産している 65 nm レベルの微細加工においては（つまり、リソグラフィ技術で解像できるレジストマスクが 45 nm の状態では）、ゲート長 25 nm のトランジスタを形成しなく

32 ITRS のロードマップ日本語版は、電子技術産業協会 JEITA の中の半導体技術ロードマップ専門委員会 STRJ の HP からダウンロードすることができる。http://strj-jeita.elisasp.net/strj/



てはならない。一体、どのようにして、このような微細加工を実現しているのだろうか？

### i) エッチング時にレジストマスクがやせる現象

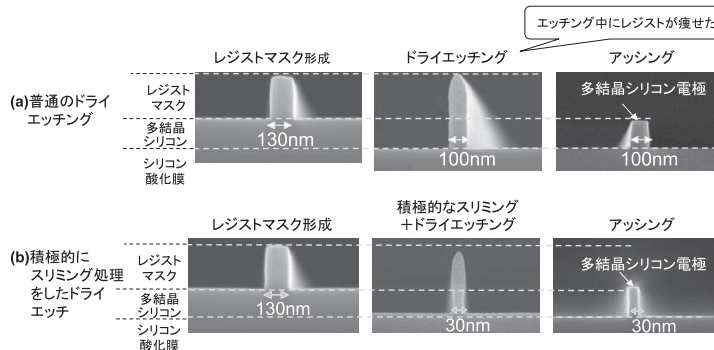
例えば、130 nm のレジストマスクからは、異方性のドライエッチングによって 130 nm のパターンが形成できなくてはならない。ところが、そうならない場合がある。その例を示そう。図 2-7 (a) は、130 nm のレジストマスクを用いて、多結晶シリコンのドライエッチングを行った結果である<sup>33</sup>。多結晶シリコンは、トランジスタのゲート電極に使う。本来ならば、130 nm の多結晶シリコンが形成されなくてはならない。ところが、形成された多結晶シリコンの寸法は 100 nm であった。この現象は、次のように説明できる。ドライエッチングを行っている最中に、プラズマに叩かれてレジストマスクが痩せた。すなわちレジストマスクが横方向にエッチングされた。レジストマスクが痩せた分だけ、微細な多結晶シリコンが形成されたのである。

### ii) レジストスリミング

このような現象をレジストスリミングと呼ぶ。本来ならば、寸法シフトが起きてしまうのであるから、加工不良の事例に当たる。しかし、半導体メーカーは、この現象を積極的に利用した。つまり、形成されたレジストマスクに対して、積極的なレジストスリミングを行う。そのスリミングされたレジストをマスクにして、より微細な多結晶シリコンパターンを形成するのである。

その際、次の三つのパラメータを微妙に調整しなくてはならない。まず、リソグラフィで何 nm のレジストマスクができたのか（レジスト寸法を  $\alpha$  nm とする）。次に、積極的なレジストスリミングにより、どれだけレジストを痩せさせれば良いのか（スリミング量を  $\beta$  nm とする）。最後に、ドライエッチングの際、やむを得ずスリミングされ

図 2-7 多結晶シリコンの微細加工例



33 この実験結果は、以下の論文から引用した。湯之上隆・早矢仕学・野田周一・西森浩友・有門経敏「300 nm ウエハに対応した最小線幅 30 nm の微細加工技術」『電子材料』2003 年 12 月号別冊『超 LSI 製造・試験装置ガイドブック 2004 年版』, 1~11 ページ。

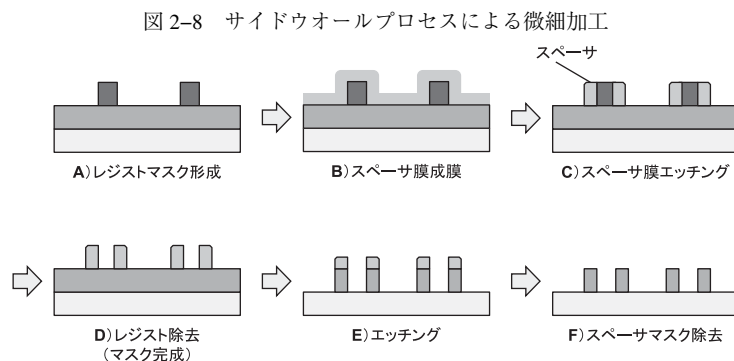
る量はどれだけか（スリミング量を  $\gamma$  nm とする）。以上の結果から、完成寸法は、 $(\alpha - \beta - \gamma)$  nm になる。これが所望の寸法になるように、三つのプロセス条件を微妙に調整しなくてはならない。この調整は、リソグラフィグループとエッチンググループが相互に協力しなくては成功しない。この相互調整の采配を振るうのが、インテグレーション技術者である。

実際に、積極的なレジストスリミングを行って、130 nm のレジストマスクから、30 nm の多結晶シリコンのゲート電極を形成した結果を図 2-7 (b) に示す。<sup>34</sup> 1990 年代後半以降～現在に至るまで、PC などに用いられるプロセッサ内部のトランジスタは、ほとんど全て、このようなレジストスリミングの技術を用いて形成されている。

### iii) さらに微細化への試み

2008 年から 45 nm レベルの微細加工が始まる。その際、トランジスタのゲート長は 18 nm～13 nm になると予想されている。このレベルになると、レジストスリミング技術ですら、寸法制御が難しいため、適用が困難と考えられている。その代替案として、以下に示す「サイドウォールプロセス」が実用化されつつある。<sup>35</sup> 図 2-8 を用いて、その原理を以下に示す。

- A) 加工したい膜の上にレジストマスクを形成する。
- B) レジストマスク上に膜を堆積させる。
- C) ドライエッチングを行う。すると、レジストマスクの側壁にエッチング残りが生じる。これがスペーサと呼ばれるものである。
- D) レジストを除去する。すると、エッチング残りによって形成されたスペーサだけが残る。
- E) 形成されたスペーサをマスクに下地膜をエッチングする。



34 同上書。

35 2008 年後半以降の NAND フラッシュメモリの製造に、東芝およびサムスン電子がサイドウォールプロセスの採用を決定していると言われている。今後、他のメモリやプロセッサなどにも使用され始めるものと思われる。

F) 余分なスペーサマスクを除去すると、非常に微細なパターンが完成する。

上記プロセスにおいては、レジストマスクの寸法、膜厚、間隔、堆積する膜厚、スペーサ膜のエッチング条件、スペーサマスクによるエッチング条件、これら全てを微妙に調整する必要がある。この調整の中心的役割を果たすのがインテグレーション技術者である。インテグレーション技術者は、リーダーシップを発揮して、リソグラフィグループ、成膜グループ、エッチンググループの技術をうまく結集させることにより、最適解を得るのである。

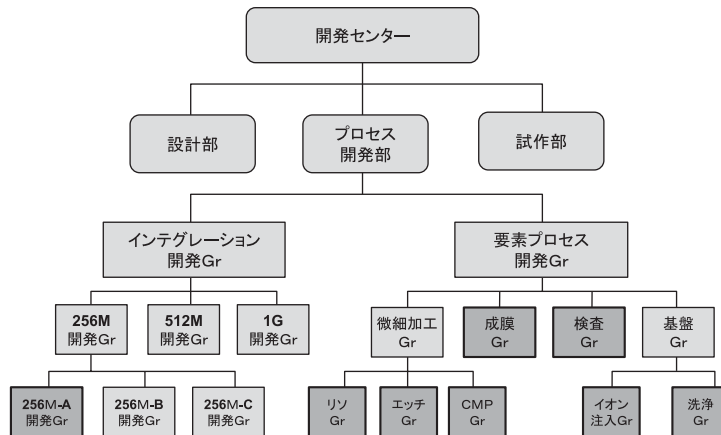
### Ⅲ 開発センターでは何をしているのか

「量産工場で100%近い高歩留まりで半導体を量産すること」が、半導体製造の最終的目標である。これは、換言すれば、「高歩留まりを実現する工程フローの構築」を実現することに他ならない。この目標に対する開発センターのミッションは、(最低でも1個)完全動作する半導体集積回路の工程フローを構築することである。それでは、開発センターでは、このミッションを遂行するために、どのような組織があり、どのような技術者が、どのようなことをしているのだろうか？ 256 M-DRAM の工程開発を例にとって、これらのことを説明する。

#### 1. 開発センターの組織

開発センターの組織の一例を、図3-1を用いて説明する。通常、開発センターには、設計部、プロセス開発部、開発ラインの運営や装置保全を行う試作部がある。プロ

図3-1 開発センターの組織



36 この名称は各社によって異なる。例えば、生産技術部、製造部などと呼ぶ会社もある。

セス開発部は、インテグレーション開発グループ<sup>37</sup>と、要素プロセス開発グループに分かれる。

ラインとスタッフの分類からすれば、試作部がライン、プロセス開発部がスタッフに相当する。開発センターのラインも量産工場のラインも、組織、人材、職能についてはほとんど同じである。違いがあるとすれば、量産工場においてラインに所属する社員が、工場全体の60～70%以上を占めるのに対して、開発センターのライン所属社員の割合は30%程度であるという点であろう。ラインの組織、人材、職能については、量産工場の節で詳述する。本節では、開発センターの主役であるプロセス開発部について詳しく説明する。

#### (1) インテグレーション開発グループ

インテグレーション開発グループのミッションは、設計部の256 M-DRAM担当部署によって設計された256 M-DRAMの設計データを元に、目標とする性能を実現する256 M-DRAMの工程フローを構築することである。その際、完全な動作をする256 M-DRAMを、(極論すれば)1チップ作ることができれば、開発センターのインテグレーション開発グループのミッションは、ほぼ完了する。後は、この工程フローを量産工場に移管して、量産工場です歩留まり向上を行うことになる。

このようなインテグレーション開発グループには、次世代の256 M-DRAMを開発するグループ、次々世代の512 M-DRAM開発グループ、更にその先の1 G-DRAMを開発するグループなどが存在する。また、256 M-DRAM開発グループの中には、256 M-DRAMの最初のバージョン（これを256 M-Aマスクと呼ぶ）を開発するグループ、256 M-Aマスクより微細化を進めた256 M-Bマスクを開発するグループ、更に微細化を進めた256 M-Cマスクを開発するグループなどがある。各グループは、数人～十数人のインテグレーション技術者<sup>38</sup>によって構成される。

インテグレーション技術者は、工程フローを構築するために、全ての要素プロセス技術に精通してはならない。また、前述したサイドウオールプロセスのように、複数の要素グループの相互協力が必要な工程フローを構築する場合、各要素グループの技術レベルや内情を考慮しながら、強力なリーダーシップを発揮してはならない。半導体のプロセス開発においては、インテグレーション技術者は、全ての要素グループを束ねる扇の要のような存在である。

37 この名称も各社によって異なる。デバイス開発と呼ぶ会社がある。また、インテグレーション技術者のことをデバイス開発者、タイプエンジニアなどと呼ぶ会社もある。このような名称がつけられるのは、要素技術をインテグレーションすることが、デバイスを開発することに他ならないことによる。また、一企業内で様々な半導体デバイスを開発する場合、デバイスの“タイプ”毎にインテグレーションする必要があることから、タイプエンジニアという名称ができたのだろう。

38 日立では2～3人、NECでは10人程度であった。一方、サムソンは30人もいると言う。

## (2) 要素プロセス開発グループ

要素プロセス開発グループのミッションは、インテグレーション開発グループが256 M-DRAMの工程フローを開発する際に必要な、要素技術を開発することである。その際、①既存の装置を用いて新規プロセスを開発する場合、②既存の装置を改造しかつ新規プロセスを開発する場合、③新規装置を製造装置メーカーなどと開発した上で新規プロセスを開発する場合、等のケースがある。装置を改造した場合や、全く新規な装置を用いる場合は、量産工場にも改造装置や新規装置を導入することになる。

要素プロセス開発グループは、微細加工グループ、成膜グループ、検査グループ、基盤グループ等から構成される<sup>39</sup>。微細加工グループは、リソグラフィグループ、エッチンググループ、CMPグループから構成される。基盤グループは、イオン注入グループおよび洗浄グループから構成される。各グループは、十人～数十人程度の技術者によって構成される。微細加工グループに最も多くの技術者が割り当てられる。

各要素グループの技術者は、自分が担当する要素技術についてはエキスパートでなくてはならない。また、将来必要になる可能性が高い新規プロセス、新規装置を、開発する能力も必要である。そのために、関係する半導体製造装置メーカーや半導体材料メーカーと密接な協力関係を有している必要がある。

ここで、図3-2を用いて、半導体メーカーと半導体製造装置メーカーの関係について触れておく。1970年代までは、多くの半導体メーカーが、装置を内作り、その装置を使ってプロセスを開発していた。1980年代に入ると、半導体製造装置を専門にするメーカー、所謂装置メーカーが多数誕生した。当初は、半導体メーカーの指導のもと、装置メーカーは新規装置を開発した。あるいは、半導体メーカーと装置メーカーが共同で新規装置を開発した。その装置を、半導体メーカーが購入して、プロセス開発をする

図3-2 半導体メーカーと半導体製造装置メーカーの関係

年代	1970年代	1980年代	1990年代以降
要素技術開発のイニシアチブ	半導体メーカー		装置メーカー
装置開発	半導体メーカー	装置メーカー	
基本プロセス開発	半導体メーカー		装置メーカー
要素技術開発の状況	半導体メーカーが装置も基本プロセスも開発した	装置メーカーが開発した装置を購入して、半導体メーカーが基本プロセスを開発した	装置メーカーが装置も基本プロセスも開発するようになった

39 このような組織分類も、各社によって様々である。上記の例は、筆者(湯之上)が所属した半導体メーカーを例に記載した。

ようになった。1990年代以降になると、装置メーカーが装置も基本プロセスも開発するようになった。つまり、装置メーカーは、基本プロセス付きの装置を、半導体メーカーに販売するようになった。これが、社会学者を含む多くの人たちに、「半導体は（または DRAM は）、装置を買えば、誰にでもできるようになった」と言わしめるようになった一つの背景要因であった。

本論文の目的の一つは、上記発言が正しくないことを示すことにある。半導体は（または DRAM は）、装置を買って並べた所で、できはしない。上記で、筆者は、「装置メーカーが装置も基本プロセスも開発するようになった」と記載した。基本プロセスは、最適プロセスではない。半導体メーカーは、(DRAM においては) 500 工程以上に上る全ての工程の一つ一つについて、基本プロセスを参考にはするが、開発センターの4段階以上にわたる試作と、量産工場での複数回にわたる量産試作を経て、ようやく、最適プロセスに到達するのである。その具体的な筋道を以下に示す。

## 2. 256 M-DRAM の開発例

0.13  $\mu\text{m}$  の設計ルールで設計された 256 M-DRAM の A マスクについて、その工程フローの開発がどのように行われるかを説明する。

### (1) フォトマスクの作成

256 M-A マスク担当のインテグレーション開発グループが、設計データを元に（例えば、図 2-3 に示したような）DRAM 構造を考案する。それを元に、フォトマスクを作成する。フォトマスクは、全体で 20~30 枚程度になる。

フォトマスクがこのような枚数になる理由を示す。微細加工技術とは、薄膜を形成し、その上にフォトマスクの回路パターンを転写したレジストマスクを形成し、異方性ドライエッチングにより薄膜を加工することであると前節で説明した。基本的に、まず、2次元の薄膜を形成し、この薄膜に微細加工を施す。この過程を繰り返して、図 2-3 のような3次元の構造物を作り出す。その微細加工の回数が、大体 20~30 回程度必要である。そのため、フォトマスクの枚数が 20~30 枚程度になるのである<sup>40</sup>。これらのフォトマスクは、凸版印刷や大日本印刷などのマスクメーカーが作成する<sup>41</sup>。

40 2002年までに、64 M-DRAM を最後に、日本半導体メーカーは、エルピーダメモリ 1 社を除いて、DRAM ビジネスから撤退した。その時の日本半導体メーカーのマスク枚数は 30 枚程度であった。一方、韓国、台湾メーカーは 20 枚程度、米国マイクロ社は 15 枚程度であった。マスク枚数が多いほど、工程数も多くなる。当然、必要な製造装置数も多くなり、DRAM 原価が高騰する。日本半導体メーカーが DRAM ビジネスで敗北した背景には、このような技術的な問題があった（湯之上隆（2007）「生産技術力から見た日本半導体産業の国際競争力の研究」工業経営研究学会『工業経営研究』、第 21 巻、118-127 ページ参照）。

41 かつては、殆どの半導体メーカーは自社内でフォトマスクを作成していた。ところが、マスク描画装置の高騰などにより、現在は、殆どの日本半導体メーカーは、フォトマスクを凸版印刷や大日本印刷に外注している。

(2) 工程フローの作成

インテグレーション開発グループの 256 M-A マスク担当者たちが、要素プロセス開発グループと打ち合わせながら、工程フローを考案する。その際、工程フローの基本的な骨組みは、まずは前世代の 128 メガビット DRAM の工程フローを参考にする。しかし、スケーリング則に従った微細化の進展や、集積度の向上、動作速度の向上、消費電力の低減、信頼性の確保などを満たすために、所々、前世代の技術では実現できない工程が出てくる。そのため、この段階で、新規プロセス、新規装置、新規材料、新規構造を開発しなくてはならない部分が明らかになる。新規装置および新規材料が必要と思われる場合、その担当の要素プロセス開発グループは、1年以上前から、その準備に取り掛かり、開発センターでの試作に間に合うようにしなくてはならない。

256 M-A マスクのインテグレーション開発グループは、各要素プロセス開発グループの技術レベル、および新規技術の開発状況などを勘案しながら、256 M-A マスク用の工程フローにどの新規技術を採用するかを判断する。このような検討のもと、最初に考案された工程フローを、256 M-A-0 と呼ぶことにする。工程フロー 256 M-A-0 の一部を図 3-3 に示す。

大凡であるが、図 2-2 の中分類でいえば、素子分離形成 100 工程、トランジスタ形成 300 工程、キャパシタ形成 50 工程、配線形成 100 工程くらいになる<sup>42</sup>。トランジスタ

図 3-3 256 M-A-0 の工程表の一部

大分類		中分類	No	区分名	工程名	製造仕様書番号	概要	適用装置
拡散工程	素子分離形成工程		1	ナンバリング	表面ナンバリング	P0006653	品種名・ロットNo. の印字	表面レーザーマーカ- #1
			2	表面酸化	洗浄	D0003035	前洗浄80U(600)+1:500DHF(600)	酸化前洗#51[4]
			3		酸化1	D0003014	酸化 #51. 800°C. Steam. 10±1nm	酸化#51[80s100]
			4		酸化2	D0003016	酸化 #53. 800°C. Steam. 10±2nm	酸化#53[80s100]
	トランジスタ形成工程		5		膜厚検査	D0003174	熱酸化膜厚QC. FE-4D. 9pt/W. 3枚/パッチ屈折率1.465	FE-4D#51[SiO2.QC. SiO2.9pt]
			6	L-SiNデポ	SiNデポ	P0007115	SiN#1/#2. 780°C. 140nm	SiN#51[780SiN]
			7		膜厚検査	D0003663	SiN膜厚QC	FE-4D#51[1]
			8		洗浄	P0005832	後洗浄50U(900):80D(600)	除去後洗浄#51[1]
			9	L-ホト	BARC塗布	D0003663	BARC80nmt(SWKEX5PE-1,90mPa,s) エッジリンス無し	CTM-8#51[BE6n08]
配線工程	配線工程		10		レジスト塗布	D0003714	KrFボジ480nm(TDUR-P034 5mPa,s)OAP 無、サイドリンスOFF	ES1#51+SK-200#52[CP4n48]
			11		露光	D000****	ホトスタップ指示	ホトスタップ指示
			12		感光+現像	D0003615	EXPO/DEV:PEB110°C90s.DEV30s	S203B#51+SK-200W#53[P**01]
			13		寸法検査	D0003122	寸法検査(現像検査)	S8820#51
			14		現像検査	D0003102	金属顕微鏡による外観検査(3枚/ロット)	ホト金顕#51
			15	L-ドライ	BARCドライ	D0003570	平坦上BARC80nm+40%OE	UNITY-D1#51/CHI[311]
			16		SiNドライ	D000****	ドライスタップ指示	ドライスタップ指示
			17		エッチ検査	D0003269	外観検査	エッチ金顕#51
			18	L-除去	アッシュ除去	D0003175	Aspen#51(4)>40sec	ASPEN-ICP#51[No.4]
			19		寸法検査	D0003123	寸法検査	S8820#51
			20		洗浄	P0005822	後洗浄50U(900)+80D(600)	除去後洗浄#51
	21		完成検査	D0003291	外観検査	エッチ金顕#51		
	.	.	.	.	.	.	.	
	.	.	.	.	.	.	.	

42 このような工程数も、前述のマスク枚数と同様に、半導体メーカーによってバラツキがある。NEC と日立の DRAM 合弁会社エルピーダができた時、最初の DRAM の工程フローは、1000 工程以上もあった。

形成の工程数が最も多い。

工程フローは、図 3-3 の左の欄から、工程 No.、区分名、工程名、製造仕様書番号、製造仕様の内容、適用装置の順に記載されている。工程フロー一つ一つに製造仕様書が作成されている。製造仕様書の一例を図 3-4 に示す。これは、図 3-3 の工程 18 に適用されるアッシャ除去の製造仕様書である。製造仕様書には、どの装置で、どのようなプロセスレシピで、処理を行うかが明確に記載されている。その他、レシピの変更履歴や、装置のメンテナンス情報、そのプロセスレシピの開発担当者とその上長が記載されている。この製造仕様書を用いて処理を行って、何か問題が生じた場合は、記載されている担当者および責任者が、その問題を解決しなくてはならない。

工程の中には、工程番号 11 および 16 は、ホトスタッフ指示、ドライスタッフ指示と記載されていて、製造仕様書番号がないものがある。これらの工程は、256 M-A マスクの工程フローにおいて、新規プロセスを開発しなくてはならないものである。既存の製造仕様書のプロセスではできないと判断されたため、インテグレーション技術者が、それぞれの要素開発技術者へ、プロセス開発を要請している工程である。リソグラフィグループおよびエッチンググループの担当者は、実験を行って、どの装置で、どのようなプロセスレシピで、この工程の処理を行うかを決めなくてはならない。すなわち製造仕様書を新規に作成しなくてはならないということである。

その際、開発されるプロセスレシピは、製造装置メーカーから購入した製造装置に付帯している基本プロセスを参考にする。しかし、基本プロセスが、そのまま製造仕様書に記載されるプロセスレシピになることは殆どない（全くないと言ってもいい）。このことを、絶縁膜の代表的な薄膜シリコン酸化膜  $\text{SiO}_2$  のドライエッチング条件を例にとって説明する。

現在、絶縁膜エッチング装置を購入すれば、シリコン酸化膜  $\text{SiO}_2$  の基本的なドライ

図 3-4 工程番号 16 の製造仕様書

2003年1月25日

**〇〇開発センター製造仕様書**

仕様書番号: **D0003175**
装置: **ASPEN-ICP#51**

**工程名: アッシャ除去**

Step		1	2	3	4
		Pre1	Pre2	Main	After
圧力	Pa	10	10	10	0
O2	sccm	100	100	100	0
CF4	sccm	10	10	10	0
Ar	sccm	10	10	10	0
SF6	sccm	0	0	0	0
ICP	W	0	100	100	0
RF	W	0	0	10	0
Time	sec	5	5	40	5

**変更履歴**  
 20021012 ○○  
 20021108 △△  
 20021221 ■■  
 20030125 ××

**メンテナンス**  
 クリーニング/〇〇時間  
 オーバーホール/何か月

プロセス開発担当者(湯之上K)内線3111 責任者(鈴木B)内線3110



エッチング条件が付いてくる。しかし、ドライエッチング速度、レジスト耐性などエッチング特性は、レジスト材料とシリコン酸化膜  $\text{SiO}_2$  の膜質によって大きく異なる。シリコン酸化膜  $\text{SiO}_2$  の膜質は、成膜装置とその成膜条件に依存する。したがって、半導体メーカーのドライエッチング技術者は、自社で使用するレジスト材料（工程によってレジスト材料も変わる）、自社で使用するシリコン酸化膜  $\text{SiO}_2$ （これも工程によって様々な膜質の  $\text{SiO}_2$  膜がある）に合った最適なドライエッチング条件を開発しなくてはならない。仮に、同一レジスト、同一  $\text{SiO}_2$  膜質であったとしても、加工形状（孔か溝か？）および加工寸法<sup>43</sup>、 $\text{SiO}_2$  膜の下の構造、更には、ウエハを上から見た時のレジスト面積と  $\text{SiO}_2$  膜の面積の比率<sup>44</sup>によっても、エッチング特性は大きく変わる。したがって、半導体メーカーの技術者は、装置に付帯している基本プロセスを参考にはするが、様々な材質の材料、様々な構造に、最適なプロセスレシピを開発しなくてはならない。したがって、装置を買って並べてボタンを押せば DRAM ができると言うことは、あり得ない。

このような、最適なプロセスレシピの製造仕様書は、後述するように、4段階の試作を経て作成される。それ以外の工程については、該当する製造仕様書通りに、処理が行われる。この処理を行うのは、試作部（ライン）の作業員である。この作業員の組織、人材、職務などについては、第IV章の量産工場に関する論考の中で詳述する。

図3-3の工程フローの工程6以降について、その中身を簡単に説明する。区分名「L-SiN デポ」というのは、素子分離に使う窒化膜  $\text{Si}_3\text{N}_4$  を形成する工程である。「L」と付いているのは、ライン（Line）パターンを形成することを意味する。工程6で上記薄膜を生成し、工程7で膜厚を測定する。ウエハの15か所程度の膜厚を自動測定し、基準となる膜厚の±3~5%の精度であることを確認する。膜厚精度が確認できたウエハは、工程8で洗浄し、薄膜表面上の微細なパーティクル（異物）を除去する。これらは全て、試作部の成膜班に所属する作業員が、指定された製造仕様書通りに処理を行うことになる。

次に、区分名「L-ホト」で、素子分離パターンをレジストに転写する。工程9で BARC と呼ばれる反射防止膜を塗布し、工程10で KrF 露光機用のレジストを膜厚 480 nm 塗布する。ここまでは、試作部のリソグラフィ班に所属する作業員が指定された製造仕様書通りに処理を行う。工程11の露光条件は、リソグラフィ技術者が実験により、装置およびプロセスレシピを決定し、新たに製造仕様書を作成する。工程12で感光+現像を行い、工程13で電子顕微鏡を用いて所望の寸法のレジストマスクが形成できている

43 孔加工において、孔の直径が小さくなるとエッチング速度が極端に遅くなる現象を、マイクロローディング効果と言う。

44 レジストと被エッチング材料との面積比によって、エッチング特性が変化する現象を、ローディング効果と呼ぶ。

かどうか検査する。ウエハ全枚数に対して、ウエハ1枚につき7ヶ所～15ヶ所程度寸法を計測し、寸法精度が所望の±5%以内になっていることを確認する。ここまで、試作部のリソグラフィ班に所属する作業者が指定された製造仕様書通りに処理を行う。もし、寸法精度などに問題がある場合は、上記作業者がリソグラフィ技術者へ連絡し、リソグラフィ技術者はその対策に当たる。対策としては、アッシング装置によってレジストと反射防止膜 BARC を除去して、工程9からやり直すことになる。寸法精度が確認できたら、工程14で金属顕微鏡を用いた外観検査を行う。工程13の寸法検査で最も微細な箇所の寸法を厳しく測定するのに対して、工程14の外観検査では、低倍率の顕微鏡で、大きな異物が乗っていないか（大きいと言っても数 $\mu\text{m}$ ～数十 $\mu\text{m}$ 程度）など、異常が起きていないかを抜き取り検査する。異常がなければ、次のエッチング工程に移る。

区分名「L-ドライ」では、工程15で、反射防止膜 BARC のドライエッチングを、試作部のエッチング班に所属する作業者が行う。工程16は、ドライエッチング技術者が実験を行って、装置とプロセスレシピを決定し、新たに製造仕様書を作成する。工程17で金属顕微鏡を用いた外観検査を作業者が行い、異常がなければ、区分名「L-除去」のレジスト除去工程に進む。工程18のアッシャ除去、工程19の寸法検査、工程20の洗浄、工程21の外観検査を、ドライエッチング班の作業者が行って、異常がなければ、素子分離のラインパターンができたことになる。ここで注意しておく、これで、中分類の素子分離ができたわけではない。素子分離で最初に形成するラインパターンの一つができたということである。この後、不純物イオンの注入工程に移る。

このように、所々、製造仕様書が存在しない工程フロー 256 M-A-0 に基づいて試作を行う。試作を行いながら、製造仕様書を作成していく。また、既存の製造仕様書通りに試作して不具合が出た場合は、担当する要素開発グループが、別途実験をして新規にプロセスレシピを開発し、製造仕様書を書きかえる。更に、場合によっては、工程フローの骨組みを作り直すこともある。

### (3) 試作

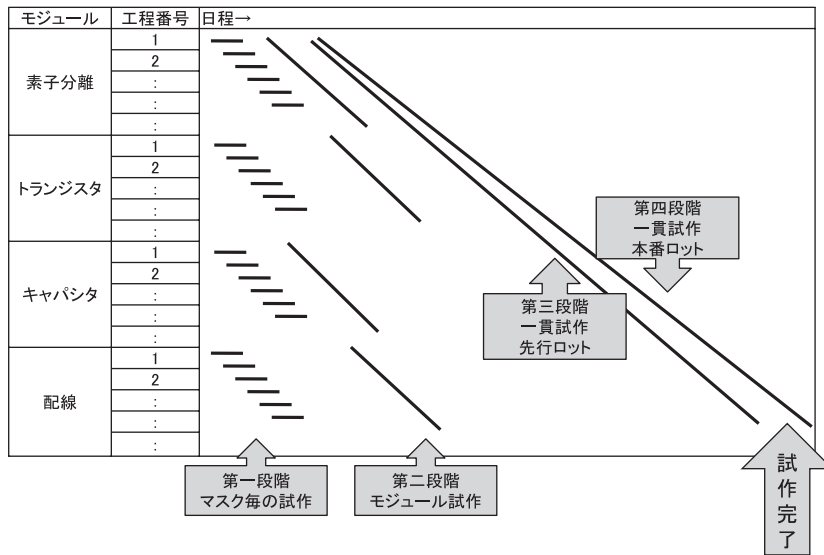
フォトマスクが作成され、所々、確定できていないプロセスレシピがあるものの、工程フロー 256 M-A-0 が出来上がったとする。ここから、開発センターの試作が始まる。まず、256 M-A 担当のインテグレーション技術者が、図 3-5 に示すような全体計画表を作成する。試作は、4段階から構成される。

試作が始まると、プロセス開発部内で、毎朝、ミーティングが行われる。ミーティン

45 このやり直し作業を、「リソ再生」、「リソ再工事」などという。微細化が進むほど、寸法精度が厳しくなり、リソのやり直しが頻繁に行われるようになった。

46 「朝会」などと称する。事態が逼迫してくると、朝会に加えて、「昼会」や「夜会」も開催される。

図 3-5 試作の一例



47  
 グにおいては、以下に述べるモジュール試作ロット<sup>47</sup>や一貫試作ロットを投入したインテグレーション技術者は、現在、ロットがどの工程に仕掛っているか、その日、どの要素開発グループの対応が必要となるかを連絡する。要素開発グループの担当者は、前日行った処理状況について、報告する。試作部からは、開発ラインの装置の状況（停止している装置や、調整中の装置など）を連絡する。また、前日までに、何か大きな問題、トラブルなどが生じた場合は、この朝ミーティングで報告され、インテグレーション技術者を中心にして対応策が協議される。

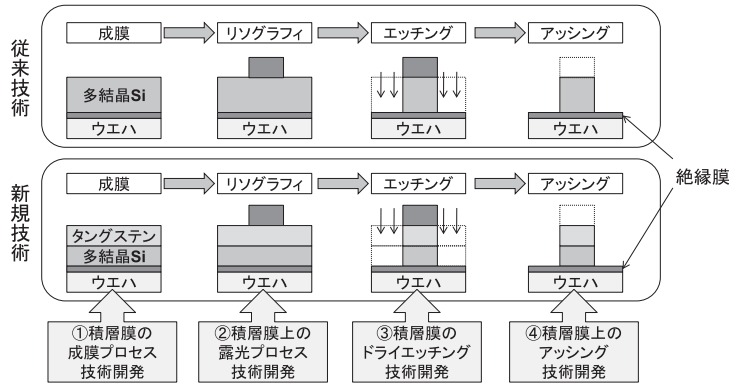
i) 第一段階

フォトマスク一枚一枚について、各要素プロセス開発グループが、試作を行って使用する装置およびプロセスレシピを決定する。すなわち、工程フロー 256 M-A-0 において、製造仕様書が存在しなかった工程について、製造仕様書が作成される。ただし、一部の工程は、その工程だけの試作が困難なものがある。そのような工程の製造仕様書は、依然として存在しない。

その一例を、図 3-6 を用いて説明する。256 M-A から、トランジスタのゲート電極の材料を、多結晶シリコンから、多結晶シリコンとタングステンの積層膜へ変更することになった。ゲート電極をより低い抵抗値の材料に変更する必要が生じたからである。その結果、256 M-A の工程フローにおいては、四つの技術開発が必要になった。①タングステンと多結晶シリコンの積層膜の成膜プロセス技術の開発、②多層膜上の露光プ

47 開発ラインや量産ラインに投入するシリコンウエハの単位をロットと呼ぶ。通常、1ロットはシリコンウエハ 25 枚である。

図 3-6 トランジスタのゲート電極材料の変更に伴うプロセス開発



プロセス技術の開発、③多層膜のドライエッチング技術の開発、および④多層膜上のアッシング技術の開発である。これらは、連続している技術であるため、単独での技術開発ができない。①の多層膜の成膜技術が開発できなければ、②の露光プロセス技術が開発できない。露光プロセス条件が下地膜の影響を受けるからである。①および②の技術開発ができなければ、③のドライエッチング技術が開発できない。そして、①～③までの技術開発ができなければ、④のアッシング技術の開発ができない。

この状況で、成膜グループ、リソグラフィグループ、エッチンググループの各要素グループは、次のようなことを行う。成膜グループは、タングステンの成膜技術を単体で開発する。リソグラフィグループは、タングステン薄膜が形成されたウエハを入手して、タングステン膜上の露光プロセス技術を開発する。タングステン膜が形成されたウエハは、成膜グループが開発中の（不完全な）モノを使用するか、または、成膜製造装置メーカーに外注するなどして入手する。ただし、いずれにせよ、タングステンの膜質が最適ではなく、かつ積層膜でもないため、ここで開発できる露光プロセス技術は、最適プロセスにはならない。エッチング装置グループは、タングステン膜上にレジストマスクが形成されたウエハを入手して、タングステン膜のドライエッチング技術を開発する。タングステン膜上にレジストマスクが形成されたウエハは、成膜グループおよびリソグラフィグループが開発中の（不完全な）モノを使用するか、または、外注してテストサンプルを入手する。テストサンプルは以下のようにして作る。リソグラフィグループが入手したのと同様にタングステン膜がついたウエハを手に入れ、このタングステン上に、自社内外のどこかで、テストパターンのレジストマスクを形成する。これを用いて、タングステンのドライエッチング技術とアッシング技術を開発する。しかし、タングステンの膜質が最適でなく、かつ積層膜でもない上、レジストマスクも 256 M-A とは異なるため、ここで開発できるドライエッチング技術およびアッシング技術は最適プロセスにはならないことは言うまでもない。

このように、連続して新規プロセス技術を開発しなくてはならない工程に関しては、第一段階の試作では、製造仕様書が空白となる。空白の製造仕様書は、第二段階のモジュール試作において、新規に作成される。したがって、第一段階の試作終了後、いくつかの工程の製造仕様書が空白の工程フローができることになる。この工程フローを 256 M-A-1 と呼ぶことにする。

## ii) 第二段階

マスク一枚ごとのプロセスレシピが確定し、工程フロー 256 M-A-1 ができたら、今度は、素子分離、トランジスタ、キャパシタ、配線モジュールごとに、工程を連続して試作する。この段階で、第一段階で空白であった工程が次々とできていくことになる。また、各工程間が互いに影響を及ぼし合う場合が多数存在するため、製造仕様書が存在する工程であっても、モジュール試作を行いながら、第一段階で構築した工程フロー 256 M-A-1 の製造仕様書を最適なプロセスに修正していく。

このモジュール試作は、インテグレーション技術者がロットを流しコントロールする。各要素技術開発グループの担当者は、自分が担当する工程にロットが来たら、そのロットを用いてプロセスレシピの最適化を行う。256 M-A-1 の製造仕様書のままでよいか修正すべきかを決定する。上記モジュール試作を通して、より最適なものに、製造仕様書のプロセスレシピは変更される。また、第一段階で単独の試作が困難であった工程については、このモジュール試作で、プロセスレシピと装置が確定し、新規に製造仕様書が作成される。

ここで、トランジスタが形成された後にコンタクトホール<sup>48</sup>を形成する工程（図 2-2 の小分類 E）を例にとって、インテグレーション技術者および要素プロセス開発者がどのようにモジュール試作におけるプロセス開発を行っているかを説明する。

図 3-7 の①のようにトランジスタが形成された後、②SiO<sub>2</sub> 膜でトランジスタを埋め込む。③その後、平坦化技術 CMP を用いて SiO<sub>2</sub> 表面を平坦化する。④リソグラフィにより孔のレジストマスクを形成し、⑤ドライエッチングにより孔加工を行う。⑥アッシングによりレジストを除去し、⑦多結晶シリコンで孔を埋め込み、⑧CMP で不要な多結晶シリコンを除去してコンタクトホールが完成する。

この時、密集しているトランジスタの間隙に、コンタクトホールを開口することが大変に難しい。リソグラフィによる孔のレジストマスクを作成する場合、図 3-8④に示したように、レジストマスク間の中心線が、トランジスタ間の中心線にぴったり合うということは現実的に不可能である。図 3-8④'に示したように、その中心線は左右どちら

48 コンタクトホールとは、トランジスタのソースおよびドレインと配線を繋ぐためのプラグとなる孔のことである。コンタクトホールを開溝した後に、導電性の多結晶シリコンなどで孔を埋め込み、トランジスタのソースおよびドレインと配線とを電気的につなぐ役目を担う。

図 3-7 コンタクトホール形成

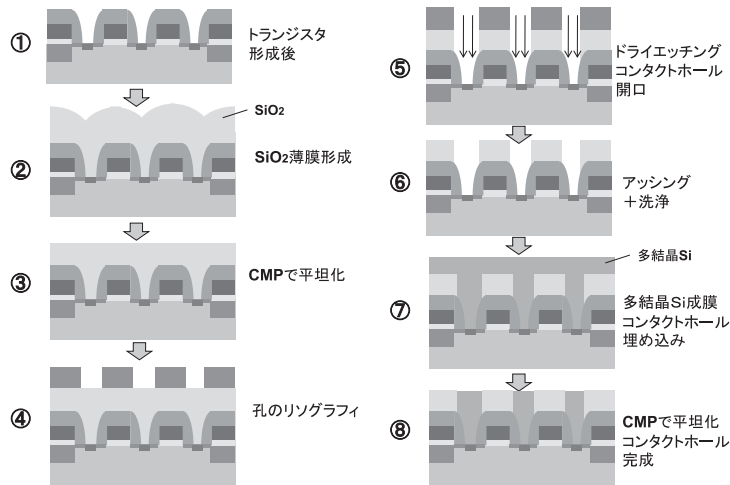
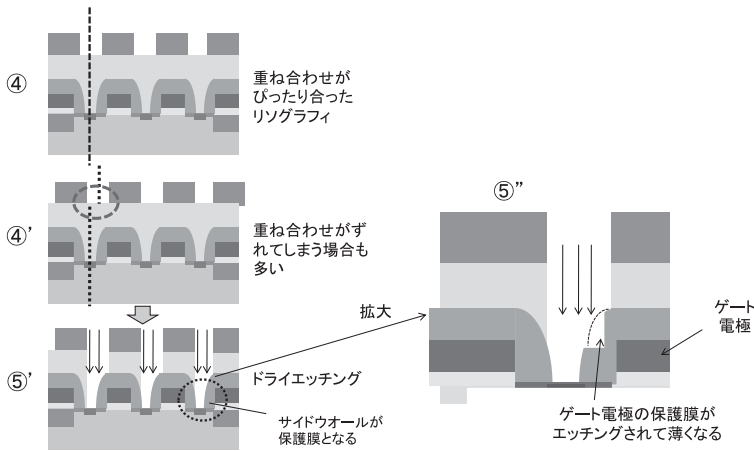


図 3-8 セルフアラインコンタクトのエッチングプロセス



かにずれる。このようにずれた状態で<sup>49</sup>⑤' コンタクトホールのドライエッチングを行う。その際、⑤ “の拡大図に示したように、コンタクトホールのドライエッチングと同時に、サイドウォール保護膜も削れてしまう。サイドウォール保護膜が削れ過ぎてしまうと、ゲート電極と電気的につながってしまい（つまりショートする）、トランジスタ動作に支障が出る。このようなことを防ぐためには、予めサイドウォール保護膜を厚めに付けておきたい。ところが、このサイドウォール保護膜を厚くすると、コンタクトホールの開口部が小さくなる。極端に小さな開口部は、ドライエッチングすることが困難になる。

ここで、インテグレーション技術者は、設計グループ、リソグラフィグループ、成膜

49 この例は、中心線がずれていてもコンタクトホールの開口ができるように工夫したプロセスであり、セルフアラインコンタクトと呼んでいる。

グループ、エッチンググループとの以下のような相互調整を行う。

- a) インテグレーション技術者は、そのトランジスタ性能が絶対必要なのか、どこまでスペックを緩めることができるのかを、設計者と再度協議する。もし、若干でもスペックを緩めることが許容できるなら、それを DRAM 構造にも反映できる。すなわち、以下の要素開発グループへのプロセス開発要請も、若干の余裕を持たせることができる。
- b) リソグラフィにおいて許容される合わせずれはどこまでかを見積もり、そのリソグラフィ条件の検討をリソグラフィグループへ要請する。
- c) コンタクトホールの開口部面積を確保した上で、サイドウォール保護膜の厚みが最大になる成膜条件の検討を、成膜グループへ要請する。
- d) なるべくサイドウォール保護膜を削らず、かつコンタクトホールが完全に開口できるドライエッチング条件の検討を、エッチンググループへ要請する。

このようにして各要素開発グループが開発した条件によりコンタクトホールを形成し、インテグレーション技術者がトランジスタ動作やリークの有無などをチェックする。もし、動作などに問題がある場合は、インテグレーション技術者が、設計スペックの変更が可能か、各要素開発グループでもっと高精度なプロセスができないかを、各グループに打診して対策案を考案する。

すなわち、インテグレーション技術者は、設計部が主張するスペック、各要素開発グループの実力等を総合的に勘案し、そのスペックはどこまで緩めることが可能か、どの要素開発グループにどの程度負荷をかけるかについて采配を振るう。そして、所望のモジュール構造が実現できる最適解を見出すのである。

前述した小分類および中分類について、インテグレーション技術者は、上記と同様な采配をふるい、モジュールごとに工程フローを完成させる。一方、モジュール試作段階で、非常に困難な問題が発覚する場合がある。すなわち、現時点の要素開発グループの実力では、設計部が要求するスペックを実現できない場合である。このような時は、設計およびフォトマスク作成からやり直しとすることになる。モジュール構造や DRAM 全体の構造も作り直すことになる（今回のケースでは、設計し直しは必要なかったということにする）。

このようなモジュール試作を通して完成した工程フローを 256 M-A-2 と呼ぶことにする。

### iii) 第三段階および第四段階

素子分離、トランジスタ、キャパシタ、配線などのモジュール試作ができるようになり、工程フロー 256 M-A-2 と製造仕様書ができたら、今度は、それらをすべて繋げて試作する所謂一貫試作を行う。通常、一貫試作は、加工先行ロットと本番ロットの二段

階でおこなわれる。加工先行ロットおよび本番ロットは、インテグレーション技術者が開発ラインに投入しコントロールする。

一貫試作を二段階で行う理由は以下の通りである。モジュール試作を通じて、工程フロー 256 M-A-2 と製造仕様書が完成している。しかし、モジュール間で影響を及ぼし合う場合がある。モジュールの下部構造がその上部にあるモジュール形成に影響する可能性があるからである。そのようなケースが発見されたら、工程フロー 256 M-A-2 の製造仕様書を修正しなくてはならない。

そこで、要素開発技術者達は、自分の担当する工程に加工先行ロットが流れてきたら、加工先行ロットのウエハを用いて、256 M-A-2 の製造仕様書のプロセスレシピに従って実際に加工を行う。その加工結果から、工程フロー 256 M-A-2 の製造仕様書のプロセスレシピが一貫試作ロットに対して最適か否かを見極める。修正が必要な場合は、加工先行ロットを用いた実験を必要なだけ行って、最適プロセスレシピを構築する。したがって、加工先行ロットは、次第にウエハ枚数が減少していくことになる<sup>50</sup>。

加工先行ロットを用いて最適化された工程フローを 256 M-A-3 と呼ぶことにする。少し遅れて流れてくる一貫試作の本番ロットには、上記で最適化された工程フロー 256 M-A-3 の製造仕様書のプロセスレシピを適用することになる。

#### (4) 電気特性評価

工程フロー 256 M-A-3 通りに試作が完了したウエハについては、プローブ検査によって、DRAM 動作のテストが行われる。最初の一貫試作において、1チップでも完全動作する DRAM ができれば試作は成功であると言えるが、ほとんどの場合、(たったの一つも)<sup>51</sup> DRAM は動作しない。

ここから、インテグレーション技術者が中心となって、プローブ検査の結果を解析し、DRAM が動作不良を起こしている原因を究明する。あらゆる電気特性を調べ、DRAM の断面電子顕微鏡写真などを観察する。ショートや断線している箇所はないか、コンタクトホールは開口しているか、異物や欠陥が生じていないかなどを詳細に調べる。

すぐに問題工程が推定できる場合もあるが、複数工程、複数モジュールが絡まり合っ

50 インテグレーション技術者は、予め、どのくらい加工実験にウエハが必要になるかを推定して、加工先行ロットのボリュームを決める。少なすぎると、途中で無くなってしまう(その場合は、本番ロットの一部を加工検討用に回す。すると、本番ロットのウエハが次第に減少し、最悪のケースは一枚も残らないということもある)。多すぎると、処理に時間がかかり、後から来る本番ロットに追いつかれてしまう。適正ロット数を見極めるのは非常に難しい。通常、2~3ロット程度、加工先行ロットを投入する。一方、本番ロットは1~2ロットである。

51 この辺りの事情は各社によって異なる。筆者(湯之上)が在籍した日立では、上記中に記載した通り、最初の一貫試作で完全動作した DRAM ができた経験はない。2nd ロット、または 3rd ロットでやっと動作する DRAM ができるという状態だった。一方、NEC では、1st ロットから、数%~十数%の歩留まりで DRAM ができていたこともあると言う。



i) 同心円状に動作不良チップが出現する場合

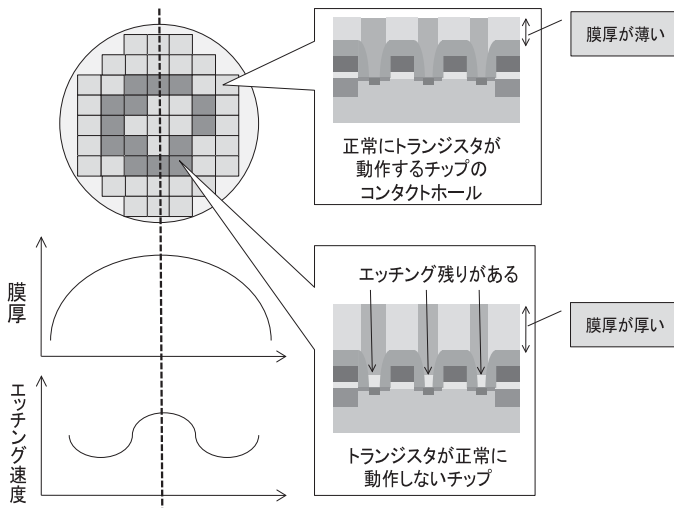
図3-9に示したように、トランジスタ動作不良チップが、同心円状に現れる場合がある。同心円状ということから、プラズマを用いる装置関係の不良であると推測できる。多くのプラズマは、その密度が同心円状に分布するからである。プラズマを用いる装置は、ドライエッチング装置、アッシング装置、成膜用のプラズマ CVD<sup>52</sup> 装置などがある。

このケースでは、DRAMの断面電子顕微鏡写真から、コンタクトホールの開口不良が原因であることが分かった。すなわち、コンタクトホールをドライエッチングした際、絶縁膜のエッチ残りが生じた。そのため、導通不良が起きた。

この原因は、図3-9に示したウエハ面内の絶縁膜の膜厚分布とドライエッチング速度分布を用いて、次のように説明できる。コンタクトホールを開口するための絶縁膜の厚さは、ウエハの中心が最も厚い同心円状の分布であった。一方、コンタクトホールを開口するドライエッチング速度は、ウエハの中心および周辺が最も早い分布であった。この結果、不良部分は、絶縁膜の膜厚がかなり厚いにも関わらず、最もドライエッチング速度が遅い。その結果、エッチ残りが生じたのである。

この対策として、インテグレーション技術者は、次のような指示を出した。まず、成膜グループには成膜の均一性を向上させるよう要請した。エッチンググループには、ドライエッチング速度の均一性の向上と、最もドライエッチング速度の遅い部分のコンタクトホールが、確実に開口するようにエッチング時間を設定しなおすように要請した。以上の対策により、上記コンタクトホールの開口不良は解決した。

図3-9 プローブ検査結果とその不良解析 (コンタクト不良)



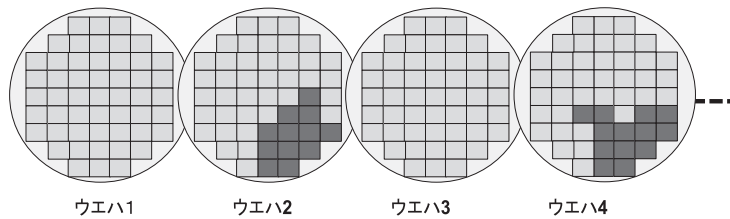
52 Chemical Vapor Deposition の略。加熱したウエハ上に、目的とする薄膜の成分を含む原料ガスを供給し、ウエハ表面あるいは気相での化学反応により膜を堆積する方法。

## ii) 偶数番目のウエハに不良が出る場合

図3-10に示すように、偶数番目のウエハのトランジスタに動作不良が出たことがある。しかも、不良チップは、ウエハの右隅に集中している。

このようなケースでは、一台に二つの処理チャンバが設置されている装置が怪しい。すなわち、奇数番目のウエハと偶数番目のウエハが異なるチャンバで処理されていることから、このような不良モードが出現したと推測できる。不良チップの断面電子顕微鏡観察から、アルミニウム配線層に多量のパーティクル（異物）<sup>53</sup>が混入していることが分かった。このパーティクルが配線の断線やショートを引き起こし動作不良の原因となっている。アルミニウム配線形成近辺で使用する2チャンバを有する装置をくまなく調べた結果、メタル工程用アッシング装置2号機で、チャンバ2のゲートバルブに金属片が付着していることが分かった。ゲートバルブが開閉する際、この金属片がチャンバ壁に接触して、ウエハ上にパーティクルを降らせていると推測された。この対策として、ゲートバルブに付着していた金属片を除去したことは言うまでもない。

図3-10 偶数番目のウエハに不良が出る例



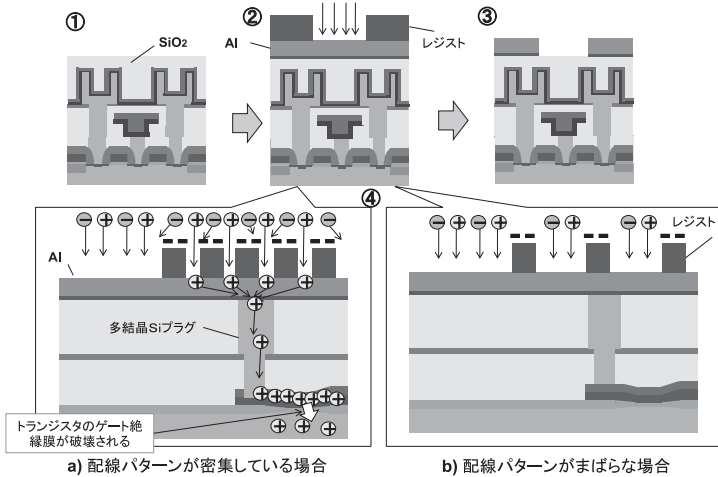
## iii) 配線形成時における不具合例

素子分離、トランジスタ、キャパシタと形成し、そこまではトランジスタが正常に動作していた。ところが、図3-11の①, ②, ③に示すように、最後のアルミニウム配線工程を形成すると、いくつかのトランジスタの電気的特性が不良になるという現象が起きた。DRAMの断面電子顕微鏡写真を観察しても、構造的に不良の原因となる個所は見当たらない。しかし、時々（ランダムに）、トランジスタ動作が不良になるウエハができてしまう。この傾向は、配線パターンが微細になるほど、更にアルミニウム配線が密集しているDRAMチップほど、顕著に現れるようになった。

この原因は、以下のように解明された。図3-11②を直行する方向から見た断面構造を④に示す。a) は密集しているアルミニウム配線を形成しようとする場合の断面であり、b) はアまばらなルミニウム配線を形成しようとする場合の断面である。

53 半導体製造においては、パーティクル起因の不良が非常に多い。後述するが、量産工場での歩留まり向上は、パーティクルとの戦いであると言っても過言ではない。半導体の微細化が進むほど、パーティクルの影響は深刻になってきている。

図 3-11 アルミニウム配線形成時における不具合例



アルミニウムは、一つのトランジスタに、多結晶シリコンプラグ<sup>54</sup>を通して電気的につながっている。プラズマによるドライエッチングを開始すると、レジスト材質が負電荷に帯電しやすい性質であるため、プラズマ中の電子がレジストマスク表面に付着する。したがって、レジストマスク全体がマイナスの電荷を帯びる。

レジストパターンがまばらな b) の場合は、例えレジストが負電荷に帯電してもその影響は少なく、エッチングすべきアルミニウム表面に正イオン、負イオン、および電子が飛来する。しかし、レジストパターンが密集している a) の場合、プラズマ中の負イオンや電子は、エッチングすべきアルミニウムの表面には到達できない。レジスト表面の負電荷に跳ね返されてしまうからである。すると、エッチングすべきアルミニウム表面には正イオンだけしか到達しない。それでもエッチングは進むが、アルミニウム、多結晶シリコンプラグ全てが正電荷を帯びる。正電荷量がある一定値に達すると、アルミニウム、多結晶シリコンプラグから基板シリコンに向かって、電流が流れる。その過程で、正電荷がトランジスタのゲート絶縁膜を破壊してしまうことが分かった。

この原因は、微細性が進むと、ある所から、マイナスに帯電したアルミニウムエッチング用のレジストマスクが、負イオンや電子の入射を完全に遮断してしまうことにある<sup>55</sup>。この問題を解決するために次のような方法が採用された。プラズマ発生のために印加している高周波電源または下部電極に印加している高周波電源を、非常に短い時間(例えば1ミリ秒サイクルで)オン/オフを繰り返す。つまり、エッチング用のプラズマを、非常に短い時間サイクルで、発生させたり消滅させたりする。このようにした<sup>56</sup>

54 絶縁膜の孔を多結晶シリコンなどの導電性物質で埋め込んだ素子をプラグと言う。

55 この現象を電子シェーディング効果と呼ぶ。詳細は、中村守孝他編集(1996)『半導体プロセスにおけるチャージング・ダメージ』, リアライズ社, 第2章5節を参照のこと。

際、プラズマオフ時には大量の負イオンおよび電子が発生することが分かった。更に、この大量の負電荷が、プラスに帯電しているアルミニウムを中性方向に戻す効果があることが判明した。そこで、タイムモジュレーション機能付きのメタルドライエッチング装置が開発され、量産プロセスに適用された。

上記の例は、DRAM 工程フローの初期の段階に形成されるトランジスタのゲート絶縁膜が、工程フローの最後の方にあるアルミニウム配線形成の際に破壊されるというものである。このように、半導体集積回路の製造においては、相当離れている工程間、または、モジュール間が、相互に、大きく影響し合う場合があるのである。

このような不良は、一貫試作のロットが工程を次々と経由し、最終工程を完了した後のプローブ検査結果で初めて発覚する。発覚した不良については、プローブ検査結果、DRAM の断面電子顕微鏡観察、金属汚染分析などを、徹底的に行って、その原因を究明する。原因が究明できたら、その対策案を工程フローに盛り込む。その際、いくつかの工程のプロセスを修正すれば良い簡単な対策で済む場合もある。しかし、工程フローの骨組みを大きく変更しなくてはならない大規模な修正が必要な場合もある。もっと深刻な場合は、設計をやり直し、フォトマスクを作り直さなくてはならないケースもある。

このような対策案が固まったら、それを元に新たな工程フロー 256 M-A-4 を考案し、対策案が正しいかどうかを検証するために、二回目の加工先行ロットと一貫試作ロットを投入するのである。その際、最初の一貫試作ロットと同様に、加工先行ロットを用いて、各工程のプロセスレシピを最適化する。この時、各プロセスレシピには、第一回目の一貫試作ロットのプローブ検査結果がフィードバックされる。このようにして、より最適化された工程フロー 256 M-A-4 と製造仕様書が完成する。この工程フロー 256 M-A-4 と製造仕様書を用いて、2 回目の本番ロットの試作を行う。一回目の一貫試作ロットと同様にプローブ検査を行い、完全動作する DRAM ができたかどうか、動作不良を起こしている原因は何かを調べる。

#### (5) 歩留まりと各工程との関係

図 2-2 で示した機能モジュールと、要素技術との関わりを、図 3-12 に示す。小分類の機能モジュールであっても、最後の保護膜形成工程を除けば、最低でも 4 種類の要素技術を必要とする。一つの要素技術でも、あるいは、たった一つの工程でも、最適でないプロセスがあると、全てが台無しになる。

ここで、 $n$  番目の工程の工程歩留まり<sup>57</sup>  $S_n$  を次のように定義してみよう。工程歩留ま

56 この機構をタイムモジュレーションプラズマまたはパルスプラズマと呼ぶ。

57 ウエハ歩留りは、ウエハ上の良品チップの割合 (%) であった。良品であるか否かは、最終工程まで処理が終わってプローブ検査をした結果から判明する。したがって、フローの途中で歩留まりを測定することはできない。すなわち、工程歩留まりと言うのは、仮想的な概念である。その工程の“でき具合”とでも言うべきものである。

図 3-12 機能モジュールと要素技術の関わり

分類 (機能モジュール)			関係する要素技術						
大分類	中分類	小分類	成膜技術	リソグラフィ技術	エッチング技術	洗浄技術	熱処理技術	イオン注入技術	CMP技術
拡散工程	1) 素子分離形成工程	A) 素子分離形成工程	○	○	○	○		○	○
		B) 不純物イオン注入工程		○		○	○	○	
	2) トランジスタ形成工程	C) トランジスタ形成工程	○	○	○	○	○	○	
		D) ビット線形成工程	○	○	○	○	○		
		E) コンタクトホール形成工程	○	○	○	○	○		○
3) キャパシタ形成工程	F) キャパシタ形成工程	○	○	○	○	○		○	
配線工程	4) 配線形成工程	G) 配線形成工程	○	○	○	○	○		○
		F) 保護膜形成工程	○			○			

り  $S_n$  は、0~1 の間の値を取るとする。完全に最適化されたプロセスレシピの工程歩留まりは 1 であり、全く最適でない最悪なプロセスレシピの工程歩留まりは 0 であるとする。DRAM のフローが 500 工程から構成されているとすると、DRAM の歩留まり  $S$  は、工程歩留まりの積になると考えられる。

$$S = S_1 \times S_2 \times \dots \times S_{500}, S_n = 0 \sim 1$$

すなわち、たった一つでも工程歩留まりゼロの工程があれば、DRAM の歩留りはゼロとなる。つまり、たった一つの DRAM も動作しない。例えば、熱処理の工程で、温度をほんの少し (数十℃) 間違えただけで、その工程の工程歩留まりは限りなくゼロに近づく。そのため、結果的に、全く DRAM は動作しないということになる。

厄介なことは、工程歩留まりが、それぞれ、工程ごとに独立しているとは限らないということである。すなわち、工程歩留まり  $S_n$  は、 $S_1, S_2, \dots, S_n$  の関数  $f$  になっているかもしれないのである。つまり、

$$S_n = f_n (S_1, S_2, \dots, S_n), f_n = 0 \sim 1.$$

すると、DRAM の歩留まり  $S$  は、次のようにあらわされることになる。

$$S = S_1 \times S_2 \times \dots \times S_{500} = f_1(S_1) \times f_2(S_1, S_2) \times \dots \times f_{500}(S_1, S_2, \dots, S_{500}).$$

開発センターの試作では、まず、工程歩留まりがゼロに近い工程を、いかに見抜き、いかに 1 に近づくように改善するかが重要である。更には、工程歩留まりを向上させる為に、どことどの工程間がどのように関連しあっているか、どの工程間を調整し合えばよいかを見抜かねばならない。

### (6) 量産移管

開発センターでは、以上のような試作により、完全動作する 256 M-DRAM が (最低でも 1 個) 製造可能な工程フローを完成させる。多くの場合、一貫試作を 2 度、3 度と繰り返さなくてはならない。その際、工程フローは、256 M-A-5、または、256 M-A-6

になる。また、もっと深刻な場合は、設計からやり直し、フォトマスクセットを作り直す時もある。その際は、新しいフォトマスクセットを基にして、新しい工程フロー 256 M-B-0 を出発点として、これまでに説明した通りの試作を繰り返す。

本稿では、一貫試作 3 回目で、完全動作する DRAM が取得できたと仮定する。すなわち、工程フローは、256 M-A-6 で完成したとする。その場合、256 M-A-6 と製造仕様書の全てを、量産工場に<sup>58</sup>移管する。256 M-A マスクに関する開発センターの役割は、これで完了したことになる。

#### IV 量産工場では何をしているのか

開発センターで構築した工程フロー 256 M-A-6 と製造仕様書の全てが量産工場に移管された。しかし、この工程フローと製造仕様書では、シリコンウエハ 1 枚から、1 チップ～数チップしか完全動作する DRAM が製造できない。量産工場でのミッションは、100% 近い高歩留まりで半導体を量産することである。

前節で、歩留り  $S$  は、工程歩留まりの積であらわされると記述した。

$$S = S_1 \times S_2 \times \dots \times S_{500}, S_n = 0 \sim 1.$$

更に、各工程歩留まりは、その工程以前の全ての工程の関数になっていると説明した。

$$S = S_1 \times S_2 \times \dots \times S_{500} = f_1(S_1) \times f_2(S_1, S_2) \times \dots \times f_{500}(S_1, S_2, \dots, S_{500}).$$

上記式を用いれば、量産工場での仕事とは、歩留り  $S$  を限りなく 1 に近づけ、それを維持することであると言える。そのために、各工程歩留まりを限りなく 1 に近づけ、更には、それを維持することが量産工場のミッションであると言える。

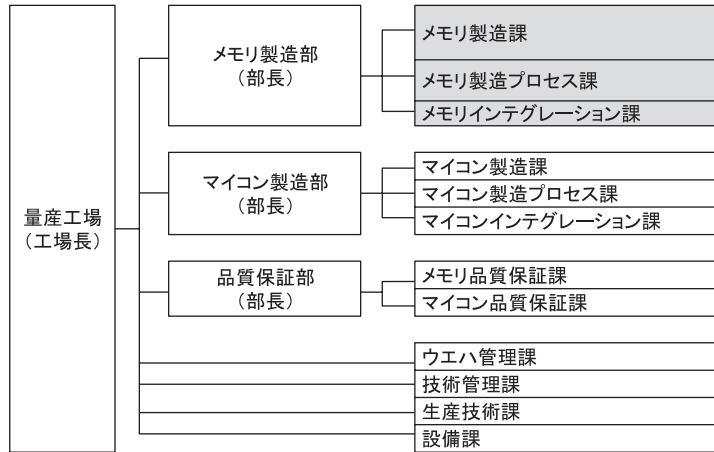
それでは、量産工場において、どのような組織に属する、どのような人材が、どのようにして歩留まり、および工程歩留まりを向上させていくのだろうか？更に、一度立ち上げた高歩留まりを、どのような人材が、どのような作業を行って、維持しているのだろうか？

##### 1. 量産工場の組織

量産工場では、通常、製造している品種に応じて、その品種を担当する部署が作られている。例えば、メモリとマイコンを製造している量産工場の組織を、図 4-1 に示す。メモリ製造部、マイコン製造部、品質保証部、ウエハ管理課、技術管理課、生産技

58 どのような段階で、開発センターから量産工場へ工程フローを移管するかは、半導体メーカー各社によって差がある。1 チップできた段階ですぐに量産移管する企業もあれば、10～30% 程度の歩留まりが出た段階で量産移管する企業もある。筆者（湯之上）の在籍した日立は前者、NEC は後者であったように思う。

図 4-1 量産工場の組織



術課，設備課から構成されている。

ウエハ管理課，技術管理課，生産技術課，設備課は，半導体製造の後方支援を行う部署である。ウエハ管理課は，投入するシリコンウエハの調達とその品質に責任を負う。技術管理課は，工程フロー，製造仕様書，技術情報などを取りまとめる。生産技術課は，半導体製造装置のメンテナンスなどを行う。設備課は，クリーンルームの（半導体製造装置以外の）設備に関する保全業務を行う。

品質保証部は，メモリ製造部およびマイコン製造部が製造したそれぞれの半導体集積回路の品質を詳細に調べ，製品として出荷してよいかどうか認定を行う部署である。

メモリ製造部およびマイコン製造部が，実際に，半導体集積回路を製造する。今回の256 M-DRAM の製造は，メモリ製造部が担当する。この組織を詳しく見てみよう。

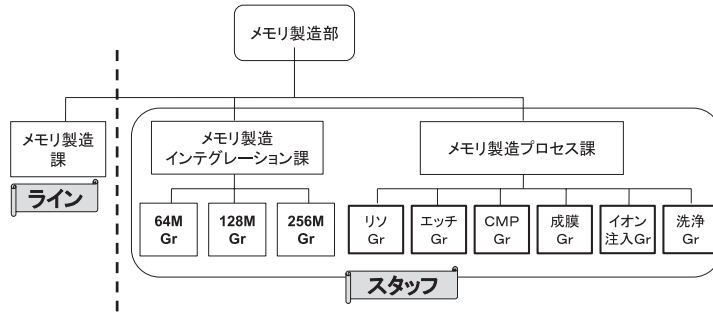
(1) ラインとスタッフ

メモリ製造部もマイコン製造部も，ラインとスタッフから構成されている。メモリ製造部のうち，メモリ製造課がライン，メモリ製造プロセス課とメモリインテグレーション課がスタッフである。ラインに所属する社員は，生産現場に直接かかわることから「直接員」と呼ばれる。一方，スタッフは「間接員」と呼ばれる。スタッフは，ラインが最も有効にその職能を達成できるように，補佐，支援などを行う。量産工場においては，直接員の割合が60～70%を占める。直接員の多くは，交代勤務により，24時間量産工場を稼働させて，半導体集積回路を製造する。

(2) スタッフの組織構成と役割

量産工場のスタッフの組織構成を図4-2に示す。スタッフの組織構成は，開発センターのプロセス開発部に非常によく似ている。実際，開発センターと量産工場の対応する部署間で，定期的に情報交換を行っている。また，開発センターと量産工場の間で，

図 4-2 スタッフとライン



ジョブローテーションを行う企業もある<sup>59</sup>。ただし、スタッフの人数は、開発センターほど多くはない。要素技術グループごとに、数人～10人程度であり、開発センターの3分の1～5分の1の規模である。

スタッフの仕事は、開発センターから移管された工程フローおよび製造仕様書を元にして、「高歩留まりを実現する工程フロー、および製造仕様書を構築すること」、および、量産の際に起こる様々なトラブルに対応することである。

### (3) ラインの組織構成と役割

図 4-3 に、ラインの職制、および、職務内容を示す。ラインには、上級管理職の部長を頂点として、ラインの実質的責任者である課長一人、課長を補佐する主任一人、現場の最高責任者である組長一人、一つの要素技術に関する最高責任者である班長一人、班長を補佐する副班長一人、一つの要素技術のエキスパート作業員である棒心一人、実際に生産を実施する作業員が一つの班辺り 10～数十人配置される。作業員の人数は、量産工場の規模によって異なる。一か月に3万枚のウエハを処理する工場を想定すれば、一つの班の作業員は30人程度になるだろう。したがって、現場のライン組織は、全体で200人程度の構成になる。

生産現場に限定した職制の組織図を図 4-4 に示す。課長、主任、組長を筆頭に、リソグラフィ班、エッチング班、CMP 班、洗浄班、成膜班、イオン注入班がある。このように要素技術ごとに班を編成する理由は、量産工場のラインが、図 4-5 に示すように、ジョブショップ制を採用しているからである。要素技術の事情からジョブショップ制にした方が有利な理由が存在する。

59 韓国サムスン電子では、開発センターのインテグレーショングループが、新規メモリの工程フローを開発すると、そのグループは次の日から量産工場に異動して、自分たちが開発した工程フローの量産立ち上げを行う。一方、量産立ち上げが終了したインテグレーショングループは、開発センターに異動になり、次々世代メモリの工程フロー開発を行う。このように、サムスン電子のインテグレーショングループは、開発センターと量産工場を行ったり来たりしている（湯之上隆（2006）「日本半導体産業のコスト競争力に関する一考察—プロセス開発の初期過程に問題あり—」，技術革新型企業創生プロジェクト，Discussion Paper Series #06-08, [http://www.nedo.go.jp/cisrep/p\\_05\\_0608.html](http://www.nedo.go.jp/cisrep/p_05_0608.html)）



図 4-3 量産工場のラインの職位と役割

職制	分類	勤務	役 割	職 務
部長	上級管理職	定常	製品および生産現場の最高責任者	製品の生産に関するすべての権限と責任を有する
課長	管理職	定常	生産に関する実質的最高責任者	製品の生産に関する実質的責任と生産現場の管理運営
主任	管理職	定常	生産現場上がりの課長補佐の中間管理者	管理者およびスタッフと生産現場間の仲介役を担う
組長	現場管理者	交代	生産現場の最高責任者	現場の生産、労務、操業、改善、考課、技術等の管理
班長	現場管理者	交代	一つの要素技術に関する最高責任者	現場の生産、労務、改善、および、教育訓練
棒心	現場作業者	交代	一つの要素技術に関するエキスパート	現場の生産、改善、教育訓練、非定常作業
作業員	現場作業者	交代	生産実施者、オペレータ	日常業務

図 4-4 生産現場の組織

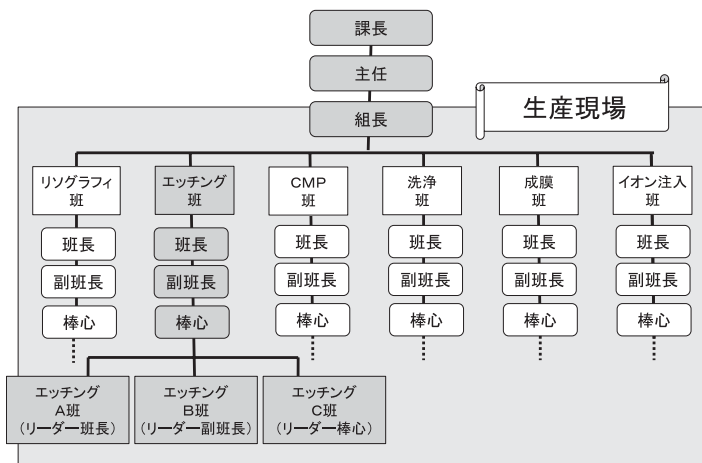
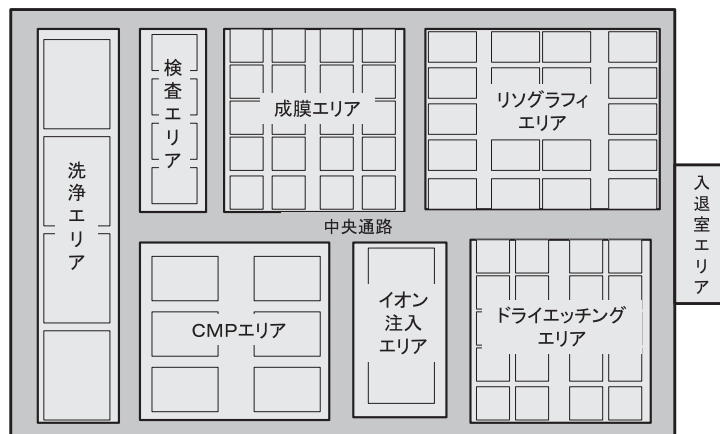


図 4-5 ジョブショップ制を採用している量産工場



まず、リソグラフィ技術においては、感光性のレジスト材料を取り扱わなくてはならない。レジスト材料は通常の蛍光灯の光にも反応してしまい変質する。したがって、感光性のレジストを取り扱うリソグラフィ装置は、レジストが感光しない照明の中に隔離しなくてはならない。そのため、リソグラフィ装置を一カ所に集める必要がある。また、CMP 技術および洗浄技術においては、有害な薬液を使用し、産業廃棄物が大量に発生する。そのため、隔離した部屋で行うことが必要となる。更に、成膜技術およびドライエッチング技術においては、有害なガスを多数取り扱う。したがって、有害なガスの除外設備や検知器とともに隔離しておくことが望ましい。以上のような理由から、ジョブショップ制を採用する量産工場が多い。それに合わせて、要素技術ごとに作業班が編成されるのである。

「500 工程の DRAM ライン」と言うと、あたかも、500 台の装置が、シリーズに並んでいるように想像するかもしれない。しかし、現実の量産工場は、ほとんどの場合、上記のようなジョブショップ制を採用している。したがって、25 枚のウエハを一単位としたロットが、装置の間を、頻繁に行き来することになる。ロットの搬送方法には、天井からのつり下げ式自動搬送方式（Overhead Hoist Transport, OHT）、ロット搬送ロボットがクリーンルーム内を自在に走行する方式（Automatic Guided Vehicle, AGV）、ロット搬送ロボットがレール上を走行する方式（Rail Guided Vehicle, RGV）などがある。一方、作業者がロットを手で持って、装置間を運ぶ量産工場も少なからず存在する。いずれにせよ、ロットは、量産工場内を、激しく行ったり来たり動き回るのである。

各班には、リーダー的存在として班長、副班長および棒心が一人ずつ配置される。また、各班内は、交代勤務に対応するために、三つの小グループに分けられている。エッチング班を例にとると、班内を、エッチング A 班（リーダーは班長）、エッチング B 班（リーダーは副班長）、エッチング C 班（リーダーは棒心）に分ける。まず、8-17 時までをエッチング A 班が勤務、16-翌日 1 時までをエッチング B 班が勤務、0 時-9 時までをエッチング C 班が勤務する。1 週間後には、勤務時間帯をシフトさせて、8-17 時をエッチング B 班、16-翌日 1 時をエッチング C 班、0 時-9 時をエッチング A 班が勤務する。このようにして、24 時間途切れることなく半導体の生産を行っている。

スタッフの仕事が「高歩留まりを実現する工程フロー、および製造仕様書を構築すること」であることに対して、ラインの仕事は、「要求納期および要求数量に従って、スタッフの構築した工程フローおよび製造仕様書通りに、半導体集積回路を製造すること」であると言える。

## 2. 256 M-DRAM の量産立ち上げ

開発センターから移管された工程フロー 256 M-A-6 と製造仕様書を元にして、メモ

り製造部のラインとスタッフは、どのようにして歩留まりを向上させ、所望の DRAM を量産するのだろうか？

#### (1) 装置の準備

256 M-A-6 に付随している製造仕様書に記載されている装置は、開発センターに設置してあるものである。基本的に、開発センターと量産工場は、同じ装置メーカー、かつ、同じ機種種の装置が設置されている場合が多い。しかし、例外もある。また、微細化の進展とともに、新規装置が必要になる場合もある。既存装置を改造しなくてはならない場合もある。いかなる事情があろうとも、第一に、量産工場が行わねばならないことは、量産に必要な装置を準備することである。量産工場における装置準備の場合分けを以下に示す。

##### i) 新規装置が必要な場合

量産工場に設置されていない装置が必要である場合は、新規に購入しなくてはならない。半導体製造装置の製造には、半年～1年程度のリードタイムが必要である。したがって、量産工場では、開発センターの進捗を見て、新規装置が必要と判断したら、工程フローが移管される前に、新規装置を発注する。この判断は、関係する要素スタッフが行う。例えば、新規絶縁膜ドライエッチング装置を先行発注する判断は、メモリ製造プロセス課のエッチンググループが行う。

256 M-A-6 の量産に際しては、新規装置の購入は必要なかったとする。

##### ii) 既存装置の改造が必要な場合

より高精度なプロセスを行うために、既存の装置を改造しなくてはならない場合がある。改造の判断は、関係する要素スタッフが行う。実際に量産に使用している装置を改造するのはタイミングが難しい。量産装置を止めなければならないこと、更には、改造したことによって、装置性能に変化が生じ、現在量産しているプロセスレシピが使えなくなる場合があるからである。改造のタイミングは、ラインの課長、主任、および組長クラスが決定する。実際に改造するのは、関係する要素スタッフが、当直にあたっている班の班長、副班長、または、棒心などリーダーを中心とした作業員、生産技術部、および装置メーカーの作業員と協力して行う。

256 M-A-6 の量産に際しては、絶縁膜ドライエッチング装置の改造が必要になった。コンタクトホールおよびキャパシタの孔の加工が、既存装置では困難になったためである。改造の内容は、既存装置の真空ポンプを、より大排気量の真空ポンプに交換するというものである。20台の絶縁膜ドライエッチング装置について、4台ずつ、5日に分けて改造を行うことになった。一度に全部の改造を行うことができないのは、現在 64 M-DRAM および 128 M-DRAM を量産しており、その計画を変更することが困難だからである。

まず、1日目、次のような順序で改造を行う。

- ①停止する前に、絶縁膜が形成されているウエハを用いて、最も良く使うプロセスレシピで、ドライエッチング速度やウエハ面内均一性などのドライエッチング特性を予め測定しておく。
- ②1号機から4号機までの絶縁膜ドライエッチング装置を停止する。
- ③停止後、真空ポンプの交換に伴う改造を行う。
- ④それに伴って、真空チャンバのクリーニングや、装置のオーバーホールも行う。
- ⑤改造終了後、ハードウエアおよびソフトウエアの動作チェックを行う。
- ⑥問題なければ、ダミーウエハを用いて、搬送テスト、プラズマ点火テストなどを行う。
- ⑦次に、絶縁膜が形成されているウエハを用いて、①と同じプロセスレシピで、①と同様なドライエッチング特性を測定する。もし、エッチング特性が大きく変化するようであれば、停止前のエッチング特性に近づけるようにエッチングパラメータを調整する。

今回のケースでは、ドライエッチング速度が20%程度速くなり、ドライエッチング速度のウエハ面内均一性が±4%から±3%へ向上した。したがって、悪い方向にシフトしたドライエッチング特性はないので、パラメータ調整は行わなかった。

- ⑧ここまで問題なくできたら、64 M-DRAM および 128 M-DRAM の加工検討ロットを処理して、改造前と同じドライエッチングができるかどうかを調べる。改造によってドライエッチング速度が速くなったため、ドライエッチング時間の変更が必要になった。ドライエッチングした64 M-DRAM および 128 M-DRAM の加工先行ウエハの断面電子顕微鏡写真を観察した結果、加工形状に問題が認められなかった。そこで、64 M-DRAM および 128 M-DRAM の該当工程の製造仕様書に、変更したドライエッチング時間を記載した。

以上の作業を、1号機から4号機まですべて行って、1日目の改造作業は終了した。2日目以降も、上記と同じ手順で作業を行ったことは言うまでもない。2日目以降に起きた問題点としては、17号機の改造が終了し、装置を稼働させた際、取り付けた真空ポンプが動作しなかったことがある。原因は、新しい真空ポンプの電源ヒューズが飛んだためであった。翌日、ヒューズを交換して電源を修理した結果、真空ポンプは正常に作動し、その後の調整や性能チェックも問題なく行われた。

このようにして、若干の遅れはあったものの、256 M-DRAM 用の絶縁膜ドライエッチング装置の準備が整った。

## iii) 開発センターと量産工場の装置が異なる場合

まれに、開発センターの装置と量産工場の装置が異なる場合がある。このような場合、開発センターの製造仕様書に基づいて、同じプロセス特性が得られるように、量産工場の装置におけるプロセスレシピを開発することになる。このような技術移管方法をコピーエッセンシャルと呼ぶ。コピーエッセンシャルを必要とする工程が多ければ多いほど、量産工場での作業量が多くなる。また、コピーするプロセス内容によっては、実現不可能になる場合もある。そのようなことが判明したら、改めて装置を購入しなくてはならない。したがって、量産立ち上げをなるべくスムーズに行うためには、コピーエッセンシャル工程をなるべく少なくすることが望ましい<sup>60</sup>。このことから、開発センターと量産工場の装置構成は、なるべく同じにしておいた方が量産立ち上げには有利であると言える。

今回の 256 M-A-6 量産については、ゲート電極のドライエッチング工程に用いるゲートドライエッチング装置が、開発センターと量産工場では異なっていた。したがって、この工程については、コピーエッセンシャルを行わなくてはならなくなった。このような工程については、開発センターの要素プロセス開発者と、量産工場の要素スタッフが協力して、プロセスレシピを開発することになる。

## iv) 開発センターと量産工場の装置が同じ機種の場合

新規装置導入、既存装置の改造、開発センターと量産工場の装置が異なる場合以外は、開発センターと量産工場の装置は同じ機種である。したがって、そのような工程には、基本的には、工程フロー 256 M-A-6 の製造仕様書が適応できる。このことを、コピーイグザクトリと呼ぶ。しかし、真に厳密な意味でのコピーイグザクトリは、ほとんどあり得ない。つまり、製造仕様書通りのプロセスレシピを量産工場の装置に適応して、製造仕様書に書かれている通りのプロセス結果が、量産工場の装置で得られるとは限らないのである。率直に言えば、ほとんどの場合、同じプロセス結果は得られないと断言できる。

その理由を説明する。それは、同じ装置であっても、機差が存在するからである。<sup>61</sup>機

60 エルピーダが発足した当初、エルピーダの開発センターが置かれた NEC 相模原で開発された DRAM は、NEC 広島と日立シンガポール工場で量産されることになった。ところが、NEC 相模原と日立シンガポール工場では、コピーエッセンシャルを行わなければならない工程が、全体の 60~70% に達することが判明した。これほどの規模になると、量産工場では対応できない。そこで、NEC 相模原で開発された DRAM の工程フローを、日立デバイス開発センターに持ち込んで、日立仕様に作り直し、これを日立シンガポール工場へ持って行く計画が立案された。しかし、この計画は実行途中で頓挫した。あまりにも、時間、金、人がかかりすぎ、更には、実行している技術者達が疲弊し始めたからである。エルピーダ発足直後、DRAM の世界シェアが、いきなり、日立+NEC 合計の半分になってしまった背景には、このような事情があった。

61 日立のリソグラフィ技術者は、日本の製造装置メーカーが作る露光装置について、「一台一台に顔がある」と言った。それほど、露光装置は、装置ごとに強い個性（すなわち大きな機差）があるということであろう。

差があるために、二つの同じ機種<sup>62</sup>の装置を用いて、全く同じプロセスレシピで、全く同じサンプルウエハを処理したとしても、同じプロセス結果は得られない。機差とは、半導体製造装置メーカーが同一の製造装置を作る際、コントロールすることができない要因が存在するために起こりうる装置の違いと言えるだろう。機差は、半導体の微細化が進むにつれて、より、顕在化してきたように思われる。つまり、微細化が進み、より高精度な加工が要求されるにつれて、（以前の世代には問題視されなかった僅かな）機差が、大きな問題になってきた。

米国インテルや台湾 TSMC は、病的なまでにコピーイグザクトリを実践していると言われている。例えば、インテルは、アイルランド、イスラエル、米国にあるウエハサイズ 12 インチの量産工場<sup>62</sup>について、製造装置の仕様はもちろんのこと、配管一本の仕様に至るまで、病的なまでに、統一していると聞く。また、装置のメンテナンス、保守点検の細部に渡る詳細なマニュアルを作成し、上記三つの工場<sup>63</sup>でそのマニュアル通りの作業を病的なまでに厳格に行っているという。しかし、そのようにしても、上記三つの量産工場における歩留りは異なっているとのことである。この原因は、やはり装置の機差に起因していると考えられる。

要するに、開発センターと量産工場の装置が同じ機種であったとしても、開発センターから移管された製造仕様書通りのプロセスレシピで DRAM を量産することはできない。その第一の理由は、装置の機差があるからである。したがって、一見、コピーイグザクトリと思える工程であっても、厳密に言えば、コピーエッセンシャル<sup>63</sup>を行うことになる。

第二の理由。そもそも、開発センターから移管された工程フロー 256 M-A-6 と製造仕様書では、1 枚のウエハ上に、要求スペックを満たした上で完全動作する DRAM は、1 個～数個しかできない。したがって、256 M-A-6 と製造仕様書を、高歩留まりが得られる工程フローと製造仕様書に最適化しなくてはならないのである。

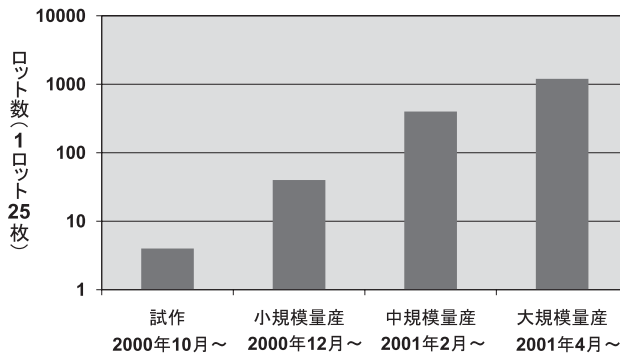
## (2) 試作

装置の準備が整ったら、試作に移る。試作計画は、ラインの課長および主任と、インテグレーションスタッフが立案する。その際、図 4-6 に示すように、試作から、小規模量産、中規模量産、大規模量産に至るまでの大日程も策定する。実際に試作ロットを投入し、これをコントロールするのはインテグレーションスタッフである。しかし、量産工場では、既に 64 M-DRAM と 128 M-DRAM を計画に基づいて量産している。その

62 インテルは、この三つの量産工場を、仮想同一ファブと呼び、何から何まで同じにしているとのことである。

63 インテルや TSMC では、「ある改造を施すと装置の特性が良くなる」ことが分かっているにもかかわらず、減多なことでは改造はしないという。改造することによる機差が新たに発生し、その機差を調整するための仕事<sup>63</sup>が新たに発生することを嫌うからである。

図4-6 試作および量産計画



ため、これらの量産に支障をきたさないように、試作ロットを流さなくてはならない。そのために、量産工場の管理者であるラインの課長および主任と、試作の責任者であるインテグレーションスタッフが、相互調整を行って、試作ロットのスケジュールを決める必要があるのである<sup>64</sup>。

試作が開始されると、毎朝開催されている量産工場のミーティングにおいて、関係するスタッフが報告と連絡を行う。インテグレーションスタッフは、試作ロットがどこを流れているか、本日、要素スタッフ対応が必要な工程は何処かなどを連絡する。また、要素スタッフは、前日対応した工程の結果がどうだったかを報告する。

試作は、開発センターの試作と同様に、4段階で構成される（場合によっては、モデル試作を飛ばして3段階と言うこともある）。

#### i) 工程ごとの試作

開発センターから移管された工程フロー 256 M-A-6 と製造仕様書を元に、全ての工程について、製造仕様書を最適なものに作り直す。この作業は、要素スタッフが行う。その際、関係するラインのリーダー（組長、班長、副班長、棒心など）に許可を得て、量産装置を一定時間（例えば2時間）、要素スタッフが借用して、工程ごとの試作を行う<sup>65</sup>。その試作は、次の三つのケースに分けられる。

#### ①コピーイグザクトリ1

量産工場で使用する製造装置が開発センターと同じ機種であり、かつ、現在量産して

64 ラインとスタッフのミッションは全く異なる。指示命令系統も違う。そのような両者が、次世代の DRAM 試作を共同で行わなくてはならない。試作のスケジュールを巡って、ラインとスタッフの間に激しく火花が散るような攻防が起きる場合もある。次世代開発試作に対して、どのようにラインを協力させるか、このような折衝も、インテグレーションスタッフの技量の一つであると言える。

65 ここでもラインとスタッフの間に火花が飛ぶ場合がある。ライン関係者にとって要素スタッフが行う試作は「邪魔でしょうがないし、協力したところで給料が上がるわけでもない」からだ。ライン関係者の協力が得られないと、スタッフは、装置使用許可をもらえず、試作ができないことになる。開発センターでも量産工場でも、スタッフが円滑に仕事を進めるためには、ラインとの良好な人間関係を構築しておく必要がある。それも、要素スタッフの実力のうちと言えるかもしれない。

いる 128 M-DRAM と全く同じ製造仕様書が使えると判断した工程。その場合、256 M-A-6 の該当する製造仕様書を、128 M-DRAM の製造仕様書に差し替える。ケースバイケースではあるが、このような工程は、全体の 30～50% くらいである。

### ②コピーイグザクトリ 2

量産工場で使用する製造装置が開発センターと同じ機種であるが、現在量産している DRAM の製造仕様書が使えないと判断される工程。その場合、256 M-A-6 の製造仕様書を参考にして、その工程単独の試作を行う。つまり、開発センターと量産工場の製造装置が同じ機種であるにも関わらず、装置の機差があるため、試作によって新たに製造仕様書を作成する。ケースバイケースであるが、このような工程は、50～70% 程度になる。最も多い。

### ③コピーエッセンシャル

量産工場で使用する製造装置が開発センターと異なる工程。その場合、256 M-A-6 の製造仕様書に書かれているプロセスレシピは全く使えない。プロセス結果が上記製造仕様書の結果と同等になるように、量産工場の装置を使った試作を行い、新たに製造仕様書を作成する。ケースバイケースであるが、今回は、このような工程は 10% 程度であった。

以上のような第一段階の試作を経て、量産工場用の工程フロー 256 M-A-7 と製造仕様書が作られる。開発センターから移管された 256 M-A-6 と、量産工場で最初に作られた 256 M-A-7 を比較すると、工程フローの骨格はほとんど同じであるが、各工程の製造仕様書は、（恐らく 1 枚も）同じものはない。ほとんど全てが書きかえられることになる。

### ii) モジュール試作

工程ごとの試作によって工程フロー 256 M-A-7 と製造仕様書が作られたら、素子分離、トランジスタ、キャパシタ、配線毎のモジュール試作を行う。この試作については、ラインの課長および主任の合意を得て、インテグレーションスタッフが試作ロットを投入する。

モジュール試作を行いながら、第一段階で構築した工程フロー 256 M-A-7 の製造仕様書を最適なプロセスレシピに修正していく。各要素スタッフは、自分が担当する工程にロットが来たら、そのロットのウエハを用いて加工検討を行い、最適なプロセスレシピを決定する。その際、プロセスレシピにいくつかの選択肢が考えられる場合は、より処理時間が速いプロセス（つまりスループットの高いプロセス）、または、よりシンプルなプロセスを選ぶ。この辺りのプロセスレシピ開発方法が、開発センターとは異なる点であろう。このように、モジュール試作を通して完成した工程フローと製造仕様書



を、256 M-A-8 と呼ぶことにする。

### iii) 一貫試作

素子分離、トランジスタ、キャパシタ、配線などのモジュール試作ができるようになったら、それらをすべて繋げる一貫試作を行う。開発センターと同様に、一貫試作は、加工先行ロットと本番ロットの二段階でおこなわれる。一貫試作には、例えば、加工先行に2ロット、本番用に4ロットを投入する。これらのロットは、ラインの課長および主任の合意を得て、インテグレーション技術者が投入しコントロールする。

この一貫試作では、工程フロー 256 M-A-8 通りに試作しても、恐らく歩留りは0~数%程度である。そもそも、そのような歩留まりレベルの工程フローと製造仕様書が開発センターから移管されたのであるから、その通りに製造すれば低歩留まりになるのは当然のことである。つまり、現時点では、

$$S = S_1 \times S_2 \times \dots \times S_{500} \sim 0$$

である。ここから、 $S \rightarrow 1$  に持っていきたい。そのためには、全ての工程歩留まり  $S_n$  を、それぞれ、1 に近づけなくてはならない。そこで、工程歩留まりが低いと予想されるいくつかの工程について、複数のプロセスレシピを準備して処理を行い、その結果からプロセスレシピの最適化を行う。

今回、トランジスタのゲート電極にタングステンと多結晶シリコンの積層膜を使用することになったと前述した。その際、タングステン薄膜と多結晶シリコンの積層膜の成膜技術、積層膜上でのリソグラフィ技術、積層膜のドライエッチング技術、積層膜上のアッシング技術、および、積層膜の洗浄技術については、量産実績がない。したがって、工程歩留まりが不明である。そこで、インテグレーションスタッフが中心となって、要素スタッフの協力のもと、図4-7に示すような実験計画を立てる。タングステン薄膜の成膜を A と B の2条件、積層膜のドライエッチングを C と D の2条件、積層膜上のアッシングを E と F の2条件、アッシング後の洗浄を G, H, I の3条件、それぞれ作成し、それらを組み合わせて、トランジスタを形成する。形成したトランジスタについて、インテグレーションスタッフが電気特性を調べた後、エッチングスタッフが断面電子顕微鏡写真を観察する。

その結果、図4-7に示した通り、ウエハ番号5が、トランジスタの形状も良く、電気特性も良好であることが分かった。更にこの結果からは、タングステン膜の成膜条件は、B より A が良い。ドライエッチング条件は、D より C が良い。アッシング条件は E より F が良い。洗浄条件は、G および I より H が良いことがわかる。このような試作を、第1ロット~第4ロットまで行って、工程歩留まりがよさそうなプロセスを見つけて製造仕様書を作り直す。

この段階で構築される工程フローおよび製造仕様書を 256 M-A-9 と呼ぶことにす

図4-7 第一試作ロットの条件振りと測定結果

ウエハ No	タンゲステン膜成膜条件	ドライエッチ条件	アッシング条件	洗浄条件	トランジスタ形状	トランジスタ特性
1	条件 A	条件 C	条件 E	条件 G	△	△
2	↑	↑	↑	条件 H	△	△
3	↑	↑	↑	条件 I	△	△
4	↑	↑	条件 F	条件 G	○	○
5	↑	↑	↑	条件 H	○	◎
6	↑	↑	↑	条件 I	○	○
7	↑	条件 D	条件 E	条件 G	×	×
8	↑	↑	↑	条件 H	×	△
9	↑	↑	↑	条件 I	×	×
10	↑	↑	条件 F	条件 G	△	△
11	↑	↑	↑	条件 H	△	○
12	↑	↑	↑	条件 I	△	△
13	↑	↑	↑	条件 I	△	△
14	条件 B	条件 C	条件 E	条件 G	△	×
15	↑	↑	↑	条件 H	△	△
16	↑	↑	↑	条件 I	△	×
17	↑	↑	条件 F	条件 G	○	×
18	↑	↑	↑	条件 H	○	△
19	↑	↑	↑	条件 I	○	×
20	↑	条件 D	条件 E	条件 G	×	×
21	↑	↑	↑	条件 H	×	△
22	↑	↑	↑	条件 I	×	×
23	↑	↑	条件 F	条件 G	△	×
24	↑	↑	↑	条件 H	△	△
25	↑	↑	↑	条件 I	△	×

る。工程フロー 256 M-A-9 通りに試作が完了したウエハについては、直ちにプローブ検査によって、DRAM 動作のテストが行われる。最初の一貫試作において、歩留りは数%～数十%程度である。

ここから、インテグレーションスタッフが中心となって、プローブ検査の結果を解析し、DRAM が動作不良を起こしている原因を究明することについては、開発センターの場合と同じである。あらゆる電気特性を調べ、DRAM の断面電子顕微鏡写真などを観察する。ショートや断線している箇所はないか、コンタクトホールは開口しているか、異物や欠陥が生じていないかなどを詳細に調べる。

この段階で、量産工場が開発センターと異なる点は、最初の一貫試作ロットの不良解析に、あまり多大な時間をかけないことにある。開発センターの結果より歩留まりが向上する兆しが見えたら、すぐに、次の段階の小規模量産に移行する。つまり、物量作戦を行うわけである。

### (3) 量産

#### i) 小規模量産

試作段階では、高々数ロット、つまり100枚ぐらいのウエハを流す程度であった。次の段階の小規模量産は、小規模とは言っても、40ロット程度、つまり、1000枚単位のウエハを一度に投入する。この段階から、ロットのコントロールは、スタッフではなくラインが行う。

小規模量産においても、いくつかの工程においては、プロセスレシピの条件振りを行う。試作段階と異なる点は、大量のウエハを流しながら、要所、要所で、徹底的にトランジスタやキャパシタの電気特性を測定することである。その結果、開発センターの電気特性の所で紹介した(図3-9および図3-10)のような歩留まりマップが大量に得られる。この歩留まりマップデータを、インテグレーションスタッフおよび関係する要素スタッフが解析して、工程歩留まりが低い問題工程を徹底的に探す。問題工程が見つかったら、直ちに製造仕様書を最適なものに修正する。

卓越したプロセススタッフは、歩留まりマップを見ただけで、一瞬にして、どの工程のどの装置が悪さをしているかを見抜くことができる(こともある)。ただし、複数の要因が絡まり合って歩留まりを低下させている場合も多いため、問題の本質を一瞬にして見抜くのは、そう簡単なことではない。

小規模量産を経ると歩留りは数十~50%以上になる。この段階の工程フローと製造仕様書を256 M-A-10と呼ぶことにする。開発センターで工程フローを初めて構築した256 M-A-0から数えて、実に10回もの修正を経て、ようやく量産に使える工程フローと製造仕様書ができてきた。

#### ii) 中規模量産から大規模量産へ

数十~50%程度の歩留まりが得られるようになったら、中規模量産へ移行する。100~数百ロット、2500枚~1万枚程度まで、順次、投入ロット数を増やしていく。この段階でのロット投入とコントロールは、全てラインが行う。工程フロー256 M-A-10とその製造仕様書を元にして、ラインの作業者が256 M-DRAM (Aマスク)の製造を行う。

この段階での歩留まり向上は、パーティクル(異物、微小なゴミ)との戦いと言っても良い。微細化が進めば進むほど、これまで問題にならなかった微小パーティクルが歩留まりを低下させる。64 M-DRAM および128 M-DRAM は、最小の回路線幅が0.15  $\mu\text{m}$ で製造されていた。一方、256 M-DRAM では、最小の回路線幅は0.13  $\mu\text{m}$ に微細化された。その結果、64 M-DRAM および128 M-DRAM ではあまり問題にならなかった0.1  $\mu\text{m}$ 程度の大きさのパーティクルが、256 M-DRAM では、不良の主要原因になってきたのである。<sup>66</sup>

量産工場の全ての製造装置およびすべての工程に対して、徹底的にパーティクルチェックが行われる。どの装置を使ったどの工程で、パーティクルが発生しているのか？全ての装置の全ての搬送系、全ての処理チャンバに対して、パーティクルチェックが行われる。ライン組織による絨毯爆撃的なパーティクルチェックによって、次々と問題工程および問題装置が明らかにされる。このようなことが速やかに為されるためには、ライン作業者の高い技能が必要である。すなわち、正確無比にパーティクルチェックを行える技能、問題装置および問題工程を見極める技能、およびその際の対応技術である。問題装置および問題工程を発見した場合、その問題の程度にもよるが、まずは、作業者が自力で解決する努力をする。例えば、ドライエッチング装置であれば、ダミーラン<sup>67</sup>を試してみる、テストウエハを用いてドライエッチング速度や均一性を確認してみる、処理したウエハの顕微鏡観察を行う、更に、真空チャンバのクリーニングを行うなどを速やかに実行する。その間に、パーティクル発生の原因がつかめることが多い。例えば、搬送の際にウエハを持ち上げるリフトピンに遺物が付着していたためこれが発塵源になっていた、とか、製造仕様書に記載されている条件ではプラズマが不安定になる場合があるなど。原因が不明の場合、または原因が判明しても作業者だけでは解決できない場合は、関係する要素スタッフが動員される。

要素スタッフが動員された例を以下に示す。プラズマを使った成膜装置において、ウエハを真空の処理チャンバに導入する際、真空チャンバと搬送チャンバの間にあるゲートバルブが開閉する。そのゲートバルブが開閉の際、チャンバ壁とほんの僅か接触する場合があります、その際に微小パーティクルが発生することが分かった。また、成膜プロセス中にゲートバルブにも膜が付着する。付着した膜が、ゲートバルブの開閉時に剥がれて、ウエハ上にパーティクルをまき散らすことも明らかになった。これらの問題に対して、まず、ゲートバルブの開閉時にチャンバ壁に接触しないような調整を行った。更に、ゲートバルブの前に、プラズマを遮断する防護壁を設けることによって、ゲートバルブへの膜の付着を防止する対策が講じられた。これらは、ライン作業者が発見し、要素スタッフと製造装置メーカーとの協業により対策がなされた。

また、絶縁膜のドライエッチング中に、ウエハ上にアルミナ  $\text{Al}_2\text{O}_3$  を主成分とする微小パーティクルが降ってくるのが判明した。特に、ウエハに印加する電圧を高くして、高エネルギーイオンによる異方性加工を行う場合に、アルミナの微小パーティクル

66 0.13  $\mu\text{m}$  の最小回路線幅で半導体デバイスが製造され始めた 2000 年頃、0.1  $\mu\text{m}$  以下の微小パーティクルによる歩留り低下現象が、世界中で起きた。特に台湾のファンドリーは、数か月～半年以上の長期間に渡って低歩留まりに苦しみ続けた。これが原因で、ファンドリーに生産委託していたファブレスが多数倒産する騒ぎになったほどである。

67 製品には使わないパターンが付いていないウエハを使って、装置稼働をチェックすることをダミーランと言う。

が発生することが分かった。アルミナは、絶縁膜ドライエッチング装置の真空チャンバ内壁のコーティング材である。ドライエッチング中に高エネルギーイオンに叩かれて、内壁からアルミナの微小パーティクルが発生すると推測された。この対策のためには、高エネルギーイオンに叩かれても、パーティクルが発生しないような内壁のコーティング材料が検討された。検討の結果、酸化イットリウム  $Y_2O_3$  がその候補になった。酸化イットリウムは重金属であり、もし、トランジスタのゲート近辺に侵入すると、トランジスタの特性を劣化することが懸念される。そこで、まず、トランジスタ形成以降の工程に用いる絶縁膜ドライエッチング装置の内壁に酸化イットリウムコーティングを行って、微小パーティクルの抑制に効果があるかどうかを検討された。効果が高いと判断されたため、全ての絶縁膜ドライエッチング装置の内壁に酸化イットリウムコーティングが施されていった。懸念されたトランジスタ特性の劣化についても、歩留まりレベルで、問題ないことが確認された。これらの問題については、まず、微小パーティクルの発生をライン作業者が発見し、次に、要素スタッフが原因を突き止め、要素スタッフと製造装置メーカーとの協業により、完全な対策がなされた。

更に、トランジスタを形成し、コンタクトホールを開口し、キャパシタを形成すると、その過程のどこかで、ウエハ周辺部分から堆積していた膜が剥がれてくる現象が明らかになった。その結果、ウエハ周辺部分の歩留まりが極端に劣化する。この現象を最初に発見したのは、ラインの作業員である。また、この原因は、インテグレーションスタッフが解明した。更に、その対策は、インテグレーションスタッフの指示のもと、リソグラフィスタッフとドライエッチングスタッフの協力の下で進められた。

DRAM 製造工程は、簡単に言えば、膜を付けてその膜を加工することを繰り返す。その際、各工程の均一性は、ウエハエッジ  $1 \sim 2 \text{ mm}$  <sup>68</sup> までを保証することになっている。と言うことは、ウエハエッジ  $1 \sim 2 \text{ mm}$  より外周のプロセスは保証されていない。そのため、ウエハ周辺部分は、図 4-8 のように、膜厚が保証されていない薄膜が無造作に積み重なっていることになる。その結果、どこで起きるかは分からないが、どこかの工程で（例えば、洗浄などをして洗浄液が浸みこんだときに）膜が剥がれる。その剥がれた膜がウエハ周辺部分に付着して歩留りを低下させているのである。この対策とし

68 ウエハエッジエクスクルージョンと言う。ウエハエッジエクスクルージョンが何 mm かと言うことを見ると、その半導体メーカーの技術力的一端が分かる。なぜなら、同心円的に外周に行けばいくほど、チップ数は増える。つまり、ウエハの最外周には、同心円的に言って最も多数のチップがあることになる。したがって、エッジエクスクルージョンが  $1 \text{ mm}$  と  $2 \text{ mm}$  とでは、取得できるチップ数が数十個から百個以上の差が出ることになる。1990 年代の後半、米国マイクロンが低価格 DRAM で攻勢に出てきたとき、マスク枚数が日本メーカーの半分程度であったことに驚かされた（マイクロンショックと呼ばれる）。しかし、もっと驚いたことは、当時の日本メーカーのエッジエクスクルージョンが  $3 \sim 5 \text{ mm}$  だったのに対して、マイクロンのエッジエクスクルージョンは何と  $1 \text{ mm}$  だったことである。マイクロンは、マスク枚数を大幅に減らすだけでなく、ウエハエッジ  $1 \text{ mm}$  まで DRAM チップを製造し、1 枚当たりの DRAM 取得数を増大させることによって、DRAM 原価のコスト削減を実現していたのである。

図 4-8 ウエハ周辺部の状況

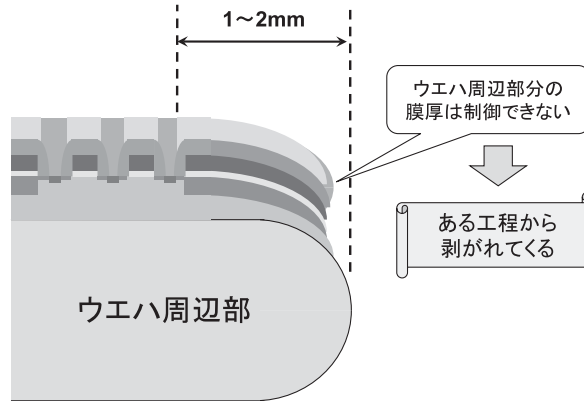
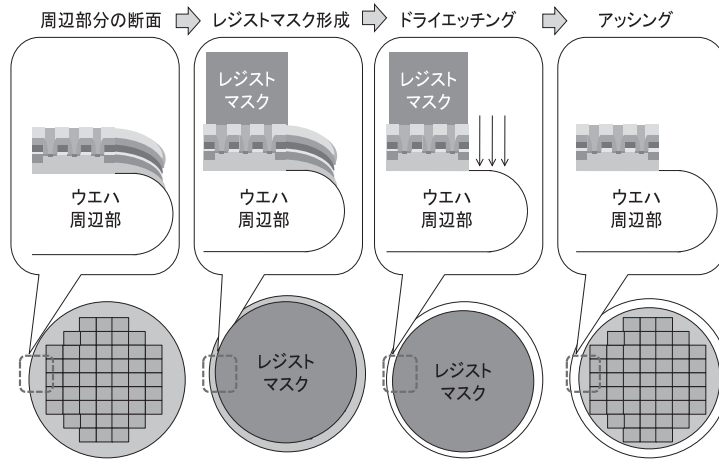


図 4-9 ウエハ周辺部のドライエッチング



て、ウエハエッジのドライエッチングを行う手法が採用された。すなわち、図 4-9 に示したように、ウエハ周辺部分だけが露出するようにレジストマスクを形成し、膜剥がれの原因となっている積層膜をドライエッチングによって除去してしまうのである。このウエハ周辺部分のドライエッチング工程は、工程フロー 256 M-A-10 の中に、5 か所挿入された。この結果、最終的に大規模量産に使う工程フローおよび製造仕様書は、256 M-A-11 となった。

以上のように、最後は、いかに微小パーティクルの発生を抑制するかが歩留まり向上のカギとなる。いくつかの例を挙げたように、これを解決するのは、ライン作業者の技能と、インテグレーションおよび各要素スタッフの技術である。この様なラインとスタッフの総合的努力の結果、歩留りは 90% を超えるレベルに到達する。

ここで、開発センターで 256 M-A-0 から始まって、歩留り 90% を実現した 256 M-A-11 に至るまで、どのような試作を経てここまで到達したのかを図 4-10 にまとめる。ここまでの説明で、製造装置メーカーから基本プロセス付きの装置を購入して並べただけ

図4-10 256 M-A の工程フローの推移

工程フロー番号	開発場所	開発内容		歩留り
256 M-A-0	開発センター	—	設計情報を元に、128 M を参考にしてフローを構築	—
256 M-A-1		マスク毎の試作	要素グループごとに該当する工程のプロセス検討	—
256 M-A-2		モジュール毎の試作	モジュール毎に、工程間の調整を行って各工程を最適化	—
256 M-A-3		一貫試作加工先行	1 回目の一貫試作加工先行ロットにより各工程を最適化	0.0%
256 M-A-4		一貫試作本番ロット	1 回目の一貫試作本番ロットにより各工程を最適化	0.0%
256 M-A-5		2 回目の一貫試作	2 回目の一貫試作の本番ロットにより各工程を最適化	0.0%
256 M-A-6		3 回目の一貫試作	3 回目の一貫試作の本番ロットにより各工程を最適化	0.1%
256 M-A-7	量産工場	工程毎の試作	工程ごとの試作により開発センターのプロセスを量産工場に移管する	—
256 M-A-8		モジュール毎の試作	モジュール試作により各工程を最適化	—
256 M-A-9		一貫試作	一貫試作ロットにより問題工程および問題装置の抽出と対策	数%～数十%
256 M-A-10		小規模量産	小規模量産により問題工程および問題工程の抽出と対策	30～60%
256 M-A-11		中規模量産	中規模量産により、パーティクル発生工程の抽出と対策	70～90%以上

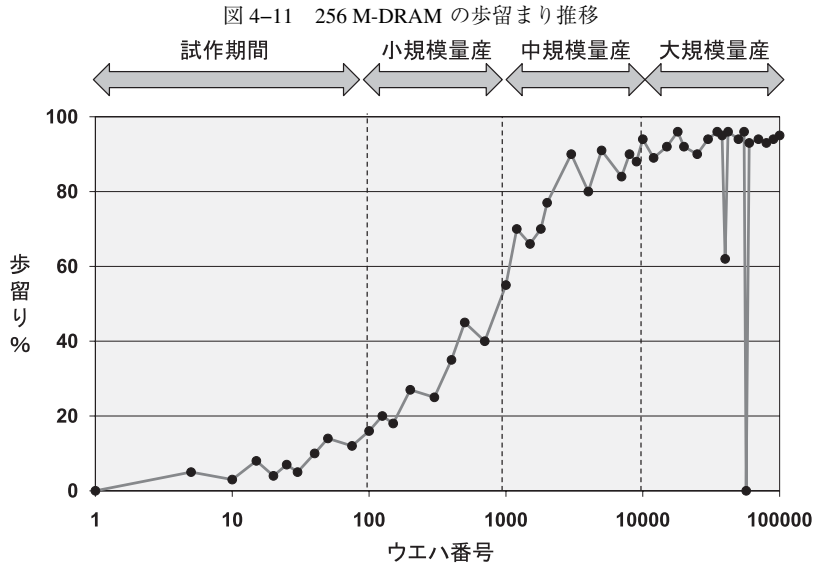
では、DRAM を製造することはできないことが、明らかになったであろう。

#### (4) 高歩留まりの維持

量産工場ですべて試作開始から、小規模量産、中規模量産、更には大規模量産と移行していく中で、図4-11に示すように、歩留りは向上していく。ミクロな乱高下はあるものの、歩留り曲線は概ねS字カーブを描く。大抵の場合、最終的に、80～100%の間、90%前後で歩留まりは飽和する。量産工場では、この高歩留まりを維持していくことが非常に重要になる。歩留まりの低下は、即、工場の損失となる。その結果、コスト競争力の低下を招く。高歩留まりを維持するミッションは、主としてライン組織がその責任を負う。突発的に発生する原因不明の歩留まり低下に対しては、関係するスタッフが対応する。しかし、そのような不良をいち早く発見するのはラインの責務である。発見が遅くなるほど、量産工場に不良ロットの山を築くことになる。

例えば、月産3万枚を処理するDRAMの量産工場では、毎日、1000枚のウエハが投入され続けている。ある一工程で不良が発生し、その不良を発見したのが発生から24時間後であったとしよう。24時間の間に、不良工程で処理されたウエハは1000枚、すなわち40ロットになる。文字通り、不良ロットの山ができることになる。

この損失額は、次のように見積もることができる。12インチウエハ1枚当たり700



個の DRAM が取得できる。その原価は、ウエハ 1 枚当たり 15 万円程度である。従って、不良対策が 1 日遅れたことによって、15 万円×1000 枚=1 億 5 千万円の損失が発生することになる。

量産工場のラインでは、不良を撲滅し、高歩留まりを維持するために、点検作業および基本作業の徹底、班ごとの小集団による TPM (Total Production Maintenance) および TQC (Total Quality Control) 活動を、全員参加で推進している。以下にその概要を説明する。

#### i) 点検作業

高歩留まりを維持し続けるためには、量産工場にある全ての半導体製造装置を正常な状態に保つ必要がある。量産工場における半導体製造装置は、日々大量のウエハを処理するため、その装置状態が刻々と変化している。そのような状況でも高歩留まりを維持するために、装置がどのように変化したのか（変化しなかったのか）、その変化は許容できる範囲内か（正常と言えるのか）、ということを常にモニターし続けなくてはならない。そのために、ラインの作業者は、様々な点検を行う。もし、点検によって許容できない変化を察知したら、直ちにその対策を講じなくてはならない。変化の大きさに伴って、作業者自身で対処できるものか、棒心や班長に応援を求めなくてはならないものか、要素スタッフに支援を要請しなくてはならないものか、装置メーカーに援助を頼まなくてはならないものか等を判断し、担当者に連絡し、担当者は対策を講じて、装置を正常な状態に戻す。ラインの作業者には、(ほんの僅かの) 異常を察知する技能が必要となる。その技能が高いほど、またそのような技能が高い作業者が多いほど、その量産工場の技術は高いと言える。<sup>69</sup>



DRAMの量産工場で、恐らく、最も同一機種の装置台数が多い絶縁膜ドライエッチング装置を例にとり、ラインの作業者が、どのような点検とメンテナンスを行っているかを説明する。

#### ①日常点検

エッチング班の班長をリーダーとする6名からなるエッチングA班は、朝8時から業務を開始する。まず、深夜0時からの夜勤を行っていた棒心をリーダーとするエッチングC班との打ち合わせを行う。この打ち合わせで、0時～8時の間に起きたトラブルや、業務の引き継ぎ事項などを確認する。

エッチングA班の班長以外の5名は、手分けをして、全てのドライエッチング装置の日常点検を行う。点検項目は、パーティクルチェック、ドライエッチング速度チェック、各種ガス検知器の動作チェックなどである。日常点検により問題がないことが確認できたら、ドライエッチング工程に仕掛っている製品ロットの処理を行う。

例えば、もし、パーティクルが規定値よりも多いなどの異常が発覚したら、そのドライエッチング装置での製品処理は停止し、装置には処理停止の表示をする。このことを班長に連絡する。班長は、部下に原因究明を命じる。また、仕掛製品がある場合は、ロット責任者に連絡して、処理を一時停止するか代替装置で処理するかの判断を求める。更に、班長は、9時から開催されるラインの朝ミーティングに出席して、異常が見つかったドライエッチング装置と、その装置に仕掛けていた製品およびその責任者について報告する。また、どのような対策を講じるか、スタッフの協力が必要か否か、いつ頃までに復旧する見込みであるかを関係者に連絡する。

#### ②定期点検

今回の絶縁膜ドライエッチング装置におけるパーティクル異常は、真空チャンバのクリーニングを行えばよいと、班長およびエッチングスタッフは判断した。絶縁膜ドライエッチング装置の真空チャンバのクリーニングは、1週間～10日間に一度行う定期的なメンテナンスである。パーティクル異常となった装置は、前夜、エッチング時間が長い条件でのロット処理を行った。そのため、エッチングによる反応生成物が、通常よりも多く発生した。反応生成物の一部は真空チャンバ内に堆積する。堆積しても剥離しなければ、パーティクルにはならない。しかし、堆積量が一定値を超えるとチャンバ内壁から剥離してウエハ上にパーティクルとして飛来する。そのような状態になった装置の真空チャンバは、大気解放して、チャンバ内部の堆積物を除去しなくてはならない。

今回、エッチング時間が長い条件でのロット処理を行ったため、通常よりも早いタイミングで、真空チャンバのクリーニングをすることになった。班長は、年長の作業者と

69 1980年代、日本のDRAMメーカーが世界シェア80%を占めていた頃、高い技能をもったラインの作業者が、日本DRAMメーカーの競争力に大きく貢献していたと思われる。

新人作業者の二人に、問題となった絶縁膜ドライエッチング装置の真空チャンバクリーニングを命じた。真空チャンバのクリーニングには、熟練した技能が必要である。そこで、熟練した技能を有する年長作業者を責任者とし、新人作業者は年長産業者の作業を見て覚えるように配慮したわけである。

絶縁膜ドライエッチング装置の真空チャンバのクリーニングには、以下のような危険が伴う。

まず、真空チャンバの大气解放とともに、塩素ガスやフッ素ガスなど有毒ガスが発生する危険性がある。有毒ガスの発生を抑制する手順を怠ると、ガス検知器が作動し、量産工場中にサイレンが鳴り渡り、作業を停止して作業員全員が避難することになる。また、ガスマスクを装着するなどの防護を行わないと、人体へ悪影響を及ぼす。もし、万が一、作業員が死亡したら、労働災害となり、量産工場の操業は当分の間、停止することになる。

また、有毒ガスの発生を防止し、ガスマスクを装着して、真空チャンバをクリーニングしたとしても、雑な作業を行ってしまうと、絶縁膜ドライエッチング装置の状態は、クリーニング前より悪化してしまう場合がある。そのような装置で製品処理を行うと、瞬く間に不良ロットの山ができることになる。すなわち、真空チャンバのクリーニングには、全神経を集中し、定められたマニュアル通りに、正確かつ繊細な技能が要求されるのである。つまり、新人作業員だけでは任せることができないメンテナンスである。新人が真空チャンバのクリーニングを行えるようになるには、適性にもよるが、3ヶ月～半年程度の訓練が必要である。

### ③計画予防保全

半年～1年に一度くらいの頻度で、装置のオーバーホールを行う。その際、搬送系や真空チャンバ内の消耗部品などを交換する。この作業は、生産技術課が行う。

### ④安全点検

3ヶ月～半年に一度くらいの頻度で、量産工場全体の安全点検を行う。部長、課長、主任、組長を始め全社員が参加して、量産現場の隅々までチェックを行う。安全通路は確保できているか、各装置に非常時の対応など必要な表示がなされているか、各装置に設置されている非常停止ボタンは正常に作動するか、ガス検知器が正常に作動するか、足を引っ掛けたり転びやすい箇所はないか、などを定期的に厳しくチェックする。安全は全てに優先されねばならないため、もし、不安全と指摘された事項があれば、直ちに対策しなくてはならない。量産工場によっては、安全管理を専門に行う部署が設けられている場合もある。

### ii) TPM 活動および TQC 活動

ラインの作業員に求められる最も重要な技能を二つ挙げるとすると、第一は、いち早

く異常を察知する技能であり、第二は察知した異常に対処する技能である。要するに、半導体製造装置のことを熟知している者が技能の高い作業員であると言える。高い技能を持つ作業員を育成するために、量産工場では、全社を挙げて、TPM 活動や TQC 活動に取り組んでいる。

班単位で小集団を形成し、トラブルが多い装置を対象に、要素スタッフも交えて、徹底的な改善活動を行う。量産工場全体の小集団活動の成果を、全員が見えるように掲示し、すぐれた改善活動を行った小集団を表彰するなどして、TPM 活動や TQC 活動の活性化を図っている。このような小集団活動を通じて、ラインの作業員は、担当する製造装置に習熟し、その技能を高めていく。作業員全体がレベルアップすれば、装置の異常を未然に防ぐことができる。その結果、不良ロットの減少につながる。また、作業員が自力で異常を解決できるようになれば、量産工場の生産性向上に結びつく。

### iii) 不良対策

しかし、このように日々 TPM および TQC 活動に取り組み、製造装置の正常な運用に努め、作業員の技能向上を図っていても、ある日突然、歩留りが低下することがある。図 4-11 の大規模量産中においては、二度、突然歩留まりが低下していることが分かる。一度目は 60% に低下し、二度目は歩留まりゼロになってしまっている。何故、突然、このような予期せぬ歩留まり低下が起きるのであるだろうか？ また、このような異常事態が発生した際、量産工場では、どのような対処をするのであるだろうか？

不良対策とは、一言でいえば、「変化点の究明」である。歩留まり低下が起きた前後に、必ず、「何か」が変化しているはずである。何も変化せずに、歩留りが下がることはありえないからである。「変化点の究明」がなされない限り、有効な対策を講じることはできない。したがって、突然の歩留まり低下が起きた場合、ラインおよびスタッフ総動員で、「変化点の究明」に全力を注ぐことになる。この時、リーダーシップをとるのは、ラインでは課長、スタッフではインテグレーション技術者である。

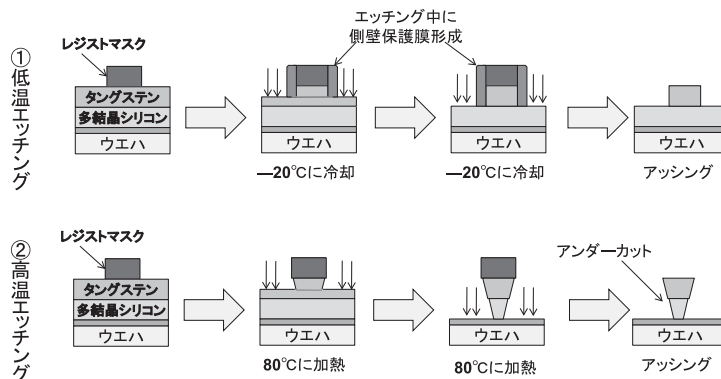
各リーダーの号令とともに、歩留り低下前後で“何が”変わったのかを徹底的に調査する。プロセスを変更した工程はないか、装置を変更した工程はないか、材料を変更した工程はないか、このタイミングでメンテナンスを行ったのはどの装置か、このロット処理に関わったのは誰と誰か、などをチェックする。また、歩留り低下前後の DRAM の断面電子顕微鏡観察を行い、その断面から組成分析なども行う。更に、開発センターや研究所の協力を仰ぐ場合もある。その有様は、殺人事件が起きた際の警察の捜査のようなものかも知れない。

第一の歩留まり低下は、材料メーカーからレジストを購入する際の、レジストを運搬するためのボトル材料の変更が原因であった。この原因は、以下のようにして究明された。歩留まり低下した DRAM では、トランジスタが動作する電圧がシフトしていた。

このようなことが起きる原因としては、プラズマによる電氣的なダメージや重金属による汚染が考えられる。動作電圧がシフトしているトランジスタのゲート絶縁膜付近の元素分析を試みたところ、規定値以上のニッケルと鉄が検出された。問題は、このような重金属がどこからやってきたのかという点に絞られた。広範な調査の結果、材料メーカーがレジストを運搬するためのボトルが、歩留り低下前後で、以前とは違うものになっていることが発覚した。変更されたボトルの内壁コーティング材に鉄およびニッケルが使用されていたのである。この変更は、量産工場にも通知が無かったばかりでなく、出荷した時点では材料メーカーもボトルの変更に気づいていなかった。「変化点の究明」がなされれば、対策は、極めて単純である。レジストボトルを、直ちに元に戻すように材料メーカーへ通達した。加えて材料メーカーに、厳しい指導を行ったことは言うまでもない。

第二の歩留まり低下は、ゲート電極のドライエッチングを行う際の下部電極の温度設定のミスが原因であった。事の経緯は以下の通りである。ゲート電極は、タングステンと多結晶シリコンの積層膜である。この積層膜をドライエッチングする際、ゲートドライエッチング装置の下部電極温度を $-20^{\circ}\text{C}$ に設定する。ウエハを冷却しながらドライエッチングを行うと、エッチング中に発生した反応生成物が、パターン側壁に付着しやすくなる。パターン側壁に付着した反応生成物が保護膜となって、ゲート電極のサイドエッチングが防止され、結果的に、非常に良好な異方性エッチングが実現できるのである（図4-12<sup>70</sup>①）。

図4-12 低温エッチングと高温エッチングの違い



歩留り低下を起こす直前に、エッチングスタッフが、ゲート電極の低温エッチングに使用しているゲートドライエッチング装置2号機のチャンバ2を用いて、プロセス開発実験を行った。その際、量産工場の規定に従って、ゲートドライエッチング装置を2時間、実験に借用する実験計画書を作成し、ラインに提出した。ラインでは、エッチング

70 この技術を、側壁保護膜を用いた低温エッチングと呼んでいる。

班の班長、組長、および主任が認可して、実験計画書に押印した(ここで、ラインの管理者の誰も、下部電極の温度変更を伴った実験であることを認識しなかった)。実験においては、エッチングスタッフが、下部電極の温度を、80℃に設定して加工検討を行った。2時間の実験終了後、下部電極温度を-20℃に設定し直した(しかし、エッチングスタッフは、実験が終了したことを、ラインの作業者の誰にも伝えなかった)。その直後、製品が合計4ロット、積層膜のゲート電極エッチング工程に仕掛けてきた。その時、あいにく、低温エッチングに使えるゲートドライエッチング装置は、2号機しかあいていなかった。更に、2号機のチャンバ1は、その日の朝の日常点検でパーティクル異常が発生したため、使用停止となっていた。このような事情から、製品ロットは、先ほどまで80℃でエッチング実験を行っていたゲートエッチング装置2号機のチャンバ2にて、着工されることになったのである。

着工は、エッチング班の作業者が行った。着工中、下部電極温度が-20℃に下がりがきいていないため<sup>71</sup>、モニター画面には、温度エラー表示が出たが、ライン作業者は気がつかなかった。また、この装置では、ほんの僅かの温度エラーでも大音響の警報が鳴ることから、ライン作業者が警報スイッチを、いつもOFFにしていた。その結果、本来なら-20℃でドライエッチングされるべきゲート電極の積層膜が、数十度の高温でエッチングされてしまった。ウエハが高温になっているため、側壁保護膜が形成されず、サイドエッチングが起きたため、ゲート電極は、図4-12②に示すように、下部に大きなアンダーカットが生じてしまった。ところが、寸法検査では、形成したパターンをウエハの上部から電子顕微鏡で観察する。また、外観検査では、金属顕微鏡で、やはりウエハを上部から、異常がないかを観察する。そのため、寸法検査および外観検査では、ゲート電極の形状異状は発見されなかった。この4ロットは最終工程まで、誰もゲート電極の形状異状に気づくことなく、処理されてしまった。プローブ検査で、歩留まりはゼロになった。つまり、4ロット、ウエハ100枚中、一つとしてまともなDRAMができない事態が発覚した。

ラインおよびスタッフ総出で「変化点の究明」が行われたことは言うまでもない。しかし、なかなか、真の原因に到達することができなかった。何故ならば、「変化点の究明」を行い始めた段階では、問題のゲートドライエッチング装置2号機のチャンバ2は、製造仕様書通り、下部電極温度が-20℃に設定されており、歩留りゼロとなった4ロット以降は、何の問題もなく、正常に低温エッチングを行い続けていたからである。

この原因は、歩留りゼロとなったDRAMの断面電子顕微鏡観察から、明らかになった。ゲート電極の下部に大きなアンダーカットが生じていることが一目瞭然であったか

71 -20℃から80℃に電極温度を上げるのは数分で完了するが、逆に、80℃から-20℃に下げるのは数時間以上を要する。

らである。なぜ、このような事態が起きたのか？原因究明がなされた後、芋づる式に、様々の人為的ミスが発覚していった。それは、チェルノブイリ原発事故のように、偶然の不幸が幾重にも重なってしまった悪夢のような出来事であることが判明した。4ロット合計の被害総額は1500万円。否、原因究明に奔走したラインとスタッフの総人件費を加えると、被害額はもっと大きい。

叱責を受けた者は以下の通りである。

- ①下部電極温度を変更する実験計画書に、メクラ判を押したラインの班長、組長、主任。
- ②下部電極温度を変更した実験を行った後、ラインの作業者にその旨を伝えなかったエッチングスタッフ。
- ③下部電極の温度エラーが出ているにもかかわらず、それに気づかずに4ロットも製品を着工してしまったラインの作業員。
- ④温度エラーの警報を、いつも、OFFにしていたエッチング班。

このように、量産工場では、ラインもスタッフも、“歩留り”と言う掴みどころのないモノを相手に、一瞬の油断もならない戦いを、日夜、続けているのである。

## V 半導体の工程開発とインテグレーション－ヒアリングによる実証－

これまでの論述から、半導体の工程開発（＝プロセス開発）には多大の時間と知識・経験が投入されねばならないこと、したがって半導体製造が、製造装置を購入して並べることで可能になるものではないことが明らかにされた。また、半導体のプロセス開発はどのようにすすめられ、どのような問題が解決されねばならないか、そこにおけるインテグレーション技術とは何かが、明らかにされた。以下では、同じ論点を、実際に半導体製造プロセス開発に携わってきたインテグレーション技術者へのヒアリングを通して再確認する。

われわれは、2008年1月から2月にかけて、日本企業の半導体部門の現役のインテグレーション技術者またはインテグレーション技術者として長期の経歴を持つ元インテグレーション技術者に対して、ヒアリングを行った。

以下のヒアリング回答の中でも述べられているように、同じく半導体といっても、DRAMに代表される大多数のメモリ半導体と、システムLSI（SoC：System on a Chip）では製造プロセス開発の困難さはやや異なる。そこで以下では、両事例を分けて示している。しかし、製造プロセス開発の困難度に程度の違いはあっても、工程開発の内容、課題、組織的な問題、インテグレーションの意義は、いずれの場合にも共通することを確認することが出来る。また、すでに明らかにしたように、開発センターのインテグレーションと量産工場のインテグレーションには解決すべき課題の違いがある。そこで以

下では、開発センターにおける DRAM のプロセス開発に長年携わったインテグレーション技術者へのヒアリングと、量産工場での SoC のプロセス開発に携わってきたインテグレーション技術者へのヒアリングに分けて、ヒアリング結果を紹介する。

#### 1. 開発センターにおけるインテグレーション技術者 (DRAM の場合)

ヒアリングに協力いただいたインテグレーション技術者の E 氏は、1982 年に DRAM のインテグレーション技術者として A 社に入社後、2002 年までの 20 年間、一貫して DRAM 製造プロセスのインテグレーションに携わった。E 氏へのヒアリングは 2008 年 1 月と 2 月に各 1 回、実施した。質問者は本稿執筆者 2 名である。ヒアリング時現在の E 氏は、半導体技術開発のコンソーシアム組織の研究者・管理者である。以下、質問者の発言は Q1, Q2 で表し、E 氏の発言は A で示す。

#### 設計部門との調整

インテグレーション技術者は、設計部門から DRAM の設計を受け取り、これを製造工程へと具体化するために工程開発の指揮を執る。しかし、設計をただ受け取るだけではなく、製造側の技術的視点から、当然、設計そのものに対して注文があるはずと予測し、設計部門と工程開発部門 (=インテグレーション技術者) との組織的調整について質問した。

Q1: インテグレーション技術者としての仕事では、設計部門から渡されたものをそのままプロセス・フローにできましたか。

A: そういうことはまずなかったです。設計の仕事は、設計図を書いて、ウエハの上でどんな配線パターンになるか、どこにトランジスタをつくるか、そういうパターン作成まで。われわれはそれを 3 次元で考えてマスクにする。必ずわれわれは設計に、ここは線幅を広めてくれ、ここは縮めてもいいよ、この素子はこっちに持ってきてくれ、この一本線は一層配線と二層配線の両方使ってくれ、ということを要求する。(要求を受けて) 設計部門が修正して、もう一度こちらに返ってくる。設計はこちらの要求を入れても同じ性能を出すように頑張る。

Q1: そうすると、性能の要求と製造プロセスを開発する側の要求は衝突しますね。

A: 常に衝突します。(工程開発側から言えば) 性能を犠牲にしてコストを下げる、ということがある。設計は通常、理想的な小さなチップ設計を提示するのですが、(工程開発側としては) これでは出来ても歩留まりが全然下がるからちょっと大きくして、というようなことがありますね。また、このパターンでは性能は 100% は出ないよ、90% なら出るよ、ということもある。

Q1: そういう交渉は設計が完成してから始まるのですか、それとも設計途中から行わ

れるのですか。

A：両方あります。設計は、こちらのプロセス側があらかじめ提示したパラメータを持っています。今の（製造技術の）現状で何が出来るかを示してくれ、という（ものです）。トランジスタはどんなもので、配線はどのくらい、性能はどれくらい、というように。設計はそれを基準にして設計する。デザイン・マニュアルというのですが、それを必ず用意します。（台湾のファブリー企業）TSMCのように設計部門を持たないところも必ず用意します。

Q1：それが、TSMCに製造依頼するときはTSMCのデザイン・ルールに従って設計しなければならない、といわれる意味ですね。

A：そうです。（社内の設計部門と工程開発部門のやりとりに話題を戻して）世界で初めてというような先端のものの場合には、設計から出てくるものはかなり難しい。最終的に設計が固まるまでに（設計との間で）何ヶ月間もやり取りしますね。ここはゆるくして。このコンタクトは離して、などと。パターン（＝設計）をなめるように見て、進めますね。それが、昔はある意味で熟練だったのですが、今はそういうものを機械的に覚えさせて、仕上がったパターンを設計段階で三次元的なシミュレーションで予測出来るようになっている。そこにわれわれが、加工したらちょっとここは変形するよ、ここは細くなるよ、ここは太くなるよ、というところを（工程開発の意見として追加的に）入れて、（製造後に）細くなるところはあらかじめ太く、太くなるところはあらかじめ細く設計する、ということをして設計はやります。そのようにソフトウェア（CAD）に入れ込んでいく。

Q1：そのソフトは世界的に標準があるのですか。

A：標準はありますが、そこにこの技術をどうしてくれというのは新しい技術によって変わってきますね。新しく、ソフトウェアにこういう機能を付けてくれ、こういうものを付けてくれというのは常にありますね。

Q1：そうして出てきた設計に対して、さらにその後も設計の修正を要求するやり取りがあるのですか。

A：ありますね。逆に言うと、全部完璧に（事前に）シミュレーションすることは出来ないのです。材料の話もありますし、単に形状をつくるだけでも、（試作すると）予測しないようなところで穴が出たり、断線したりするところがあるのですね。そういうものを多分入れることは出来るのでしょけれど、ものすごく膨大なソフトウェアになったりしますので、ある程度のところでえいやっとやって、あとはやり取りで詰めていくことしかできない。それでも、ソフトウェアがないよりはあった方が、やり取りは半減するので、よい。やり取りの期間がぐっと短くなる。

以上のE氏の回答が示すように、インテグレーション技術者は、設計部門の設計図



を読み、製造プロセスに関する長年の経験（設計パターンと工程結果との対応関係に関する経験的知識）、現在の装置・材料技術の水準、工程全体の流れに関する知識と、設計図とを対照し、設計部門と組織的調整を進める。今日、設計ソフトウェアが発達し、どのような設計をすれば製造結果がどうなるかを予測することがかなりの程度までできるようになっているが、それには限界があり、インテグレーション技術者の役割が不可欠であるとの指摘も興味深い。

### 組織間調整に適合的な企業文化と組織能力

設計部門との組織的調整が必要である以上、調整がやりやすい組織とそうでない組織がありそうである。そこで、この点を尋ねた。

Q1：設計部門とのやり取りで、組織上の問題としてやっかいだとか、A社の場合はインテグレーションの発言力が少し上だということですが、困ったことはなかったですか。

A：つねにあります。インテグレーション技術者は調節屋、調整屋なので、そこに力があるからこそインテグレーション技術者は設計とプロセスの仲介を出来る。H社さんの場合は、聞くところによると、設計（部門）の力が強かった。設計の言う性能を出さないとプロセスは他を当たるぞ（他に製造依頼を出すぞ）とか、脅しをかけられる。そのため、コストをかけて、普通の会社が10までかけるところを、（言われるとおりの）性能を出すために、たとえば15のコストをかけて、作って出すということもあつたらしいです。ですから、善し悪しなのですね。設計主導で行くとたぶん開発期間は短いでしょう。調整作業が少なくなりますから。しかし、コストパフォーマンスはどうかというクエスチョンがつく。逆にプロセスが強くなると、非常にローコストで作れたとしても、性能が劣るということが起きる。そこは一長一短ですね。そこにインテグレーション（技術者）が入って調整が旨くいくと非常に良かったかと、昔（私がやっていた仕事）を振り返って思いますね。

Q1：H社では設計部門も強いが、要素技術でもリソ（リソグラフィ）とエッチングが強いということで、インテグレーション技術者は調整が大変ということになりますね。

A：H社のお話を聞いたとき、こんなにも会社によって（組織）文化が違うんだと驚きましたね。逆にまとめる人がいなくて、声の大きい人が勝つのですね。……。私が働いた）A社は調停を普通にやっていたから、（設計や要素技術者の）話を聞いて「それもあるね」「これもあるね」と聞いて、「こうしたらいいんじゃない」という調整能力を（インテグレーション技術者として）身に付けることを早くからやらされていた。

以上のE氏の話は、組織間調整能力に長けた企業とそうでない企業があり、同じ日本の企業といってもかなり組織文化に違いがあることを示している。設計と工程開発の

間、あるいは要素技術者とインテグレーション技術者との間で、調整が必要である以上、そこには目的の共有と協力意識があることが望ましく、また調整能力のあるインテグレーション技術者が育成される組織が望ましい。そのような組織能力は、製品の性能とコストとの望ましいバランスを達成しうる製造プロセスの開発にうまく導くことになる。性能ばかりを追求する組織では、過剰品質と高コストを招き、結果的に半導体部門の競争力を毀損することにならざるをえない。

### DRAM と SoC の違い

E氏は、インテグレーション技術者による組織的調整の話の中で、調整の必要性和困難度という点では SoC よりも DRAM の方が大きいと述べている。興味深い論点なので以下に紹介しておく。この話はまた、なぜ DRAM などメモリの場合は設計と製造との分離、台湾 TSMC などファンドリーへの製造委託が大きく進まないかを説明している点も注目される。

A：DRAM やフラッシュ（メモリ）は、プロセスをやりながら同時に設計のことを知らないとなかなか旨くできないというケースが非常に多かったのです。ところが、今の SoC などはトランジスタ、配線、これだけちゃんとやれば出来るんですね。メモリのようにキャパシタがあってそこにアクセスするときのアクセス時間がどうだとか、ここはメモリブロックを何分割すればより早くなるよ、あるいは分割を減らしてちょっと大きくすれば全体のチップとしては小さくなるので、これでプロセス（要素技術）がガンバってね、というふうに相互のコミュニケーションが有効だったけど、今の SoC のようにスイッチと配線の技術をひたすら微細化しましょう、後はそれを組み合わせるというだけの場合、設計がこうしなさいといったらそうするしかないのです。他社の（製造）プラットフォームも分かっている（製造）プロセスの力を比較できるので、この性能が出せないなら外ファブ＝たとえば TSMC へ出すよということを設計はスグ言えるのです。その点、DRAM はメモリをどうアクセスするか、どうメモリの書き直し時間を効率よくやるかとか、そういうノウハウがかなりあって、そこは設計とプロセスが話し合わないと（私がインテグレーションをやっていた頃の経験でも）なかなか解決できなかった。

Q1：DRAM の場合、現在も同じことですか。

現在も同じことです。フラッシュメモリも同じです。MRAM 等の新規メモリも同じです。（イメージ）センサもそうです。それに対して SoC は、SRAM というのが入っているのですが、それは（同じメモリでも）トランジスタと配線の集まりですから、トランジスタが6つあれば出来るメモリなので、キャパシタとかコイルは何もない。ですから、SoC では、設計はトランジスタと配線の性能しか要求しないのです。（製造プロ

セスの) 実力が分かり易い。だから、TSMC などに簡単に頼むということになるのですね。

### 試作を通じた工程開発とインテグレーションの役割

次に、試作を通じた工程開発とそこにおけるインテグレーション技術者の役割について尋ねた。

Q1: 設計を受け取って作成したプロセス・フローを、試作をしながら修正することはあるのですか。

A: それは普通にあります。何が変更を必要とさせるかという点、大きく分けて二つあります。一つは、予想外の寸法などの形状結果が出る点。結果が外れるわけですね。そうすると寸法が出るプロセスにするために変更して試作を繰り返すわけですね。これを条件出しといっています。たとえば、配線が近接している箇所でも露光条件を絞っても配線がふくらんでショートしてしまうことが分かったとき、露光条件を絞ったり、エッチング条件を変更して配線と配線の間隔を広げる（ように加工条件を変える）ということをしたりします。配線がふくらむ原因が下地のデコボコにあるとすれば、もっと前の工程に戻って下地の平坦化加工処理を加えたりします。また、こういう箇所が多数に上る場合は、もう設計と交渉して、マスクに変更をかけ、配線の形状を変更してもらったりもします。（結果が外れるのが）電気特性の場合、たとえばトランジスタの電流や閾値電圧の結果が悪い場合、トランジスタの各所の長さや幅を修正したり、不純物のドーピングを変えたり、酸化膜（絶縁膜）の厚さを変えたりするように、（諸工程の）工程条件の変更をかけます。ゴミ（パーティクル、異物）の場合はゴミの出ないように対策を立て、変更をします。

Q2: 形状については要素技術の（個別の）工程で変更をかけられる場合も多いが、インテグレーションが力を出すのは、（半導体技術者としての私の経験からして）電気特性（が外れる場合）のように多数の工程を経てモジュールが出来ないと工程結果が分からないような問題の場合が多いですね。

A: （試作と条件出しの進め方については）最初のロットを投入し、最初の1枚が成膜・リソ・加工と諸工程を経て検査され、外れた結果が出るとフィードバックをかけて条件を変更して次のウエハ1枚を流してみる。これが途中でダメになると、さらに条件を変えて次のウエハを流す。そして検査。これを繰り返すわけですね。そうすると、第1ロット24枚がすべて使われてしまい、その段階で最初の工程に戻して第2ロットを流し、条件出しの終わった諸工程を経て新しい工程へ試作を流していく。こういうことを繰り返すわけですね。

Q2: インテグレーション技術者としての経験で DRAM（試作）のファースト・ロット

で最終まで流せて、チップ1枚でも動いたという経験はありますか。

A：10回のうち1回はあったですね。ただ、ワンチップでも動いたということは非常に重要なことですが、それだけではダメで、次にはその生き残ったチップのアクセスタイムが要求を満たしていないとダメなんです。そこで、ファースト・ロットで最終ウエハ上のチップが動いたら、次のセカンドロットではチップのアクセスタイムを満たすように条件出しをするわけです。アクセスタイムがもし遅かったら、電流を上げる、トランジスタの電圧閾値を下げる（などが必要ですから）、そのための条件出しを行うわけです。そのようにプロセスを修正して、セカンドロットを流す。最後に第三段階として加速試験をします。信頼性を見るわけです。たとえば5ボルトで10年という製品条件を満たすかどうかをみるために、10ボルトでどれだけ持つか、9ボルトは、8ボルトは、とやって5ボルトなら10年は持つという実験結果が出て、ようやくOKということになります。満たせない場合は、条件変更をして試作を繰り返します。ただし、量産立ち上げを急ぐ場合は、動くチップが電気特性も満たして出来ることを確認した段階で工場に渡して試作することもあります。その場合でも、開発センターは信頼性を満たす工程条件の指針を後から工場に出します。

Q1：開発センターから、以上のようにして仕上げられたプロセスが量産工場に移管されて、そこで問題があって再度開発センターに戻ってくるということもあるのですか。

A：ない方がよいのですが、そういうこともありますね。たとえば、開発センターの装置ではまったく出なかった重金属汚染が量産工場の装置では出る、ということがあります。扱っている装置や材料が開発センターとまったく同じとは限らないわけです。工場には工場の事情があってイグザクトコピーにならず、レジスト材料のメーカーが違ったり、装置は昔の装置をそのまま使っていたり、ですね。イグザクトコピーの場合でも、開発センターの装置は大体アルファ機、ベータ機で、工場に入るときには量産型になっていて細かい微調整機能が付いてないとか、開発センターと同じではないということになる（からです）。

#### 要素技術者との組織的調整

Q1：試作を通してプロセスに修正をかける過程で、インテグレーションと要素技術者の意見が異なることはないのですか。

A：しょっちゅうあります。例えば、ゲートの寸法が細くなったとして、これをリソに持って行ったら「リソじゃない。加工だ」と、それでエッチングの方に持って行ったら「それはリソだ」というようなことはしょっちゅうある。自分の方の責任ではなく他の責任だといわれますので、それを調整する役をしなければならないのです。そこで本当はどこがどれだけ悪いのかを、ある意味で公平に追究し、両方に説得しなければならない

いわけです。こちらはここまで頑張って、あちらにはここまで頑張って、というわけです。そういう寸法的な話の他に、ゴミの問題があります。ゴミが出たときに、どの装置が悪いのか、ということになる。リソの中のレジストのゴミなのか、加工するときにエッチングで吹いたゴミなのか、あるいは成膜するときにそのものにゴミが含まれていたのか、(様々な工程を通して) 犯人捜しをするわけです。(加工途中の半導体を) 割って(検査して) 原因が分かれば、それで原因工程を説得するのですが、複数工程の複合のときもあります。

Q2: 見えないところで重金属が入って、そのために電気特性が悪い、なんてこともある。そういうのはなかなか原因が分かりにくい。それから電氣的ダメージが入るとわからない。電気は目に見えないから。そんなときはインテグと要素技術者たちが雁首並べて議論することになる。(私が半導体技術者のときには) そんなことを毎日やっていたね。

A: ですから、装置を購入して並べればうまくいくなんてことは、ありえないですね。

インテグレーション技術者のスキル形成は長期を要す

Q1: DRAM のインテグレーション技術者として一人前になるにはどのくらいの経験年数が必要だと思いますか。

A: いまはちょっと大変でしょうね。たとえば工程数に比例するとしたら、昔は200工程くらいでメモリが出来ていた。線幅2ミクロンくらいの時代には。しかし、これが100分の1の20ナノになってくれば、工程数は1000工程くらいになりますから、それを工程表に書いて全部自分でチェックして流すのです。1000工程のチェックということですから大変ですね。前は200工程でしたから、1年も経てば品種を担当することが出来た。いまは何年かかかるでしょうね。何年になるか、分かりません。たくさん覚えることがある。いろんな装置の特徴から、技術から、設計のことも知らなければならない。分業することがあっても、品種を担当し、設計図から全体のフローをつくって1000工程書く人は必ず必要です。

## 2. 量産工場におけるインテグレーション技術者 (SoC の場合)

2008年2月、本稿執筆者2名は、最先端システムLSI (SoC) を生産する国内有数の大規模量産工場を訪問し、量産立ち上げ段階及び量産立ち上げ後の問題解決に携わるインテグレーション技術者2名のヒアリングを行った。以下では、質問者をQ1, Q2, ヒアリング回答者をA1, A2と表記する。A1氏は、およそ10年間の要素技術者としての経歴の後、この量産工場がシステムLSI主体の量産工場に転換した時点でインテグレーション技術者として転任、以後約10年間のインテグレーション技術者としての経

歴を持つ。A2氏は、開発センターで DRAM などメモリ半導体のインテグレーションと要素技術開発に携わった後（この間の経歴年数が何年なのかは訊き逃した）、A1氏と同じく約10年前に現在の SoC 量産工場インテグレーション技術者として転任、現在に至る。二氏はこの10年間に、250 nm 量産ラインから 65 nm まで、およそ1年数ヶ月ごとに繰り返される新世代の量産ライン立ち上げに関わり、インテグレーションの仕事を経験している。

#### 量産工場のインテグレーション技術者としての仕事について

まず、インテグレーション技術者としてどのようなことを行うのかを訊いた。

Q1：開発センターからプロセス・フローを受け取って、そのまま量産というわけにはならないのですか？

A2：やはり量産をすると違う不具合とか、量産して数をつくらないと見えてこないような、こういう裾を引いているマージン性の問題（＝特性・形状のバラツキの問題）とかそういうのがいっぱい出てきます。それをまず直してあげる作業（直すための最適工程条件の開発）とか、それからさっき言った歩留まりを上げていく。ここである程度今度は赤ちゃんが子どもに育つための、より成長するためにいろいろ手を加えて見つけて直してあげる、それをやる。（プロセスを）成人に育てて本当の製造の場でジャンジャカつくれるところまで持っていくのがわれわれの仕事です。

Q1：受け取ったプロセス・フローが修正されなければならないケースもあるということですか。

A2：あります。というか、ほとんど…（それが普通です）。

A1：大修正という意味ではないですけど、1, 2, 3, 4 を 1, 4, 3, 2 にしなさいとかそういう意味じゃないですけど、部分、部分のプロセスってやはり変わってきますね。受け取った後。

Q1：試作をしながら修正をかけるわけですね。

A1：1個1個、確認するポイントポイントがあるじゃないですか。例えば加工装置で単純にエッチングだけして（結果の）形状を見ましょと。じゃあその形状が果たしてもともとデザイン・ルールに要求されているものができているのか、できていないのか。できていれば OK ですよね、その確認も当然入るし、できてなかったらじゃあどこどこを直さなきゃいけないのだというのを、その要素技術の人間だけで済む話もあるし（済まない場合もある）。じゃあもともとこの膜厚がこれだからいけないんだとか言って、ここここをいじってみるとか、というところにまず入りますよね。そうすると今度は、じゃあ投入から素子分離までというモジュールを流してみると。最終的に出来上がったものはどうなのだと見る。形状がやはり駄目だねというと、ああ、じゃあも

うちちょっと前に戻らないといけないのだな、というようなことをやっていますね。

A2: 結果を取りながら、絵をつくり変えていったり、全体を動かすある意味インテグレーターというよりもどっちかというと何かコンダクターというのか、パタパタ旗を振れるような。

A1: 指揮者なのか探偵なのか分からないですけど。犯人探しかもしれない。

A2: そういうことをやらなきゃいけないのですよね。それを聞きながら今度は……この状態で試作していいかどうか、このロットを流していいかどうかを判断してあげたり、場合によってはその状態で1回流して80点の状態でも1回つくってみてよと、100点が出ないよというのをちゃんと事前に言って、これが出たときに不具合が出ないような全体のバランスをとる、そういう部分をやらなきゃいけない。

Q2: 私は半導体出身なのでよく分かるのですが、半導体を全く知らない人が外部からみるとインテグレーションという存在は全然見えないのですよ。装置を買うところは分かるのですね、何か高い装置を並べていると。それでデバイスができるみたいなの。そこに存在しているインテグレーションという組織が見えなくて、だからやっていることも見えなくて、だから学者たちは装置を買ってボタンを押せばできるのだなということと言われるふうに見えるのですね。でもそうではない。そこでやっている作業というのが、今言ったような非常にデリケートな調整があるのですよと。

A2: (インテグレーション技術者としての) この仕事の面白いところというか、醍醐味と言ったらそこなのです。最初われわれもデバイスをやったり、要素技術やモジュールをやったりしますが、(たとえば) 膜を積んで削ってかたちを見て、ああこんな特性があるな、というものだけをやってたものを一気に広げて、今(インテグレーション技術者として) いろいろなものを作るようになったきっかけってやはりそういうところに気が付いたから。「面白い!」、と。これ(=インテグレーション)がないと実際に最後に(製品として) いいものができていかないし、ビジネスにミートするものを出せるかどうかというところを、けっこうここが左右する。

### 量産移行後の問題解決とインテグレーション技術者の役割

量産工場のインテグレーション技術者としての仕事は、量産立ち上げまでのプロセス条件の開発にとどまらない。量産立ち上げ後も、原因工程が分からない問題が発生したり、原因が多数工程にまたがる問題が発生する場合、その問題解決のためには工程全体を理解できるインテグレーション技術者の知識と経験、調整能力が必要となる。

Q1: 立ち上げではなくて、量産に入って以降に何か大きな問題が出てきてインテグレーション技術者が問題解決に加わるということもありますか。

A1: もう定常的にあります。問題も大きい、小さい、中ぐらいがあるのですが。

Q1：インテグレーションがそれに入るといのは、要するにある範囲の工程全体を見ないといけないようなときにやはり要求されてくるのですか。

A2：そうです。あとは何が起きているか分からないので知恵を貸してくれ、というところから入ったりします。

A1：結局あれですね。何か問題が起きましたと。問題が、誰が見てもこの要素技術が悪いと分かるときは、別にそれ（対策）はすぐ分かると思うのですが、問題が、投入してから（多数の工程を経ていて、原因が）どこにあるのか分からない、というのがだいたい多いじゃないですか。そこを、どこを直しなさいと特定するには、われわれが入らないと動かないのですよ。

Q2：結果的に歩留まりが悪いとか電気特性が悪いとかというのは、出たときにどこが悪いかというのを突き詰める、実験計画を立てたり、その（実験計画に沿って）実験ロットを流したりというのを計画するのはインテグレーションの仕事になるということですね。

A2：やはりプランニングするところはわれわれになります。

A1：単純に言っちゃえば歩留まりを落としましたと行って調べたら、最初分からないですけど調べるところまでは参画します。調べたら、ある加工装置のダストがこんなに増えているじゃないかと分かたらおまえ直せというだけで済みますけど、原因は大筋このへんなのだけど3工程か4工程ぐらい工程があるのだったら、彼らの実験結果を考えてその関係する部分、要素技術の人間とモデルをつくり、じゃあやってみると流す中で調べて、やはりこことここを直す、（というように）細部に指示を出すところまでやります。

A2：最近難しくなっているのは、流れた結果は分かるけど、その時何が起きたか（どのようにしてその結果になったのか）というのを捜査する部分、いろいろなデータ、過去のデータですね、それを拾ってきてパズルを組み合わせてモデルをつくる場所、これが非常に難しい。やはりこれって今までの経験だとかセンスだとか、それがないとつくれないですよ。（実験）プランはつくれないですよ。どこに絞り込んで何が起きているはずだ、だからこういうプランだというふうにしなきゃいけないのだけど、まずこれが非常に難しい。

インテグレーション技術者として一人前になるための経験年数

Q1：そうするとインテグレーション技術者としてきちんと仕事ができるようになるのに、相当経験年数がかかるとみてよいですか？

A2：かかるのじゃないですかね。うちのさっき一番優秀なやつと言ったやつは、前はディフェクトの検査をやっていたのですが途中からインテグレーション業務に変えた



のですよね。そこからガーッと突然伸び始めて……。そういう（伸びの）早い男を見ても、やはり4年とか5年かけてああいう、こいつはセンスがいいぞという部分から皆認められて。ただ（彼は）これからまだまだ伸びるでしょうね。

A1：普通に言って、僕は、インテグレーションは10年（かかるの）じゃないかなという気がします。

#### 組織間調整に適合的な組織文化

Q1：インテグレーション技術者として日本人が向いているということにもなるのでしょうか。全体を見ながら、やはり細部の注意深さと全体とを結びつける。結局そこは融合しないと見るものも見られないというところがあるじゃないですか。

A1：われわれがいくら声を荒げても、実際やってもらう要素技術の改善（の問題）って出てくるじゃないですか。だから要素技術とどう仲良くやっていくかって（いう問題が）あるのですが、おそらく、「これはおれの仕事じゃない」なんて平気で言うような人種だった場合、インテグレーションなんてうまくいかない。（協力して）やらないですから。「こんなの何でうちが悪いのだ」と言って突っぱねて、「こんなのおまえがやれ」というだけ。やはり日本人って、浪速節みたいなどころがあるから、「うちじゃないんだけどな、まあしょうがないな」というところがあるじゃないですか。そういう人間がちゃんといないとうまく回らないのですよね。いくらわれわれがここを直せ直せと言ったって、「そんなのそっちが直せばいいじゃないか」とか。例えばいい例が加工。リソとドライ（エッチング）が絡むじゃないですか。ドライの人間がやっていることをリソが直せばいいじゃない、リソに言わせるとドライはちゃんとやればおのだよと言出しちゃうと、もう終わりなのですよね。いくらうちらがこことここをこうしたいと言ったって。そういうのはやはり人種の差が出ると思いますけどね。

Q2：インテグレーションというのはそういう人のネットワークというのか、協力もうまくまとめないといけない、そういう能力も必要になってくるのですね。

A1：結局われわれは探偵とか言いましたけど、何か良くするところの原因、悪いところの原因を見つけて、直させるのが仕事なのです。われわれが装置をいじくるだけではないので、直す人間が動いてくれないと、われわれの仕事って終わらないのですよね。そこをいかに動かすかという、もう簡単に言っちゃえば仲良くやっていくしかないですよ。

## Ⅵ 装置を購入すれば半導体は製造できるか —先行研究はどう見てきたか—

半導体製造プロセス（前工程）について、ほとんどの先行研究は誤った表面的認識を再生産してきたように思われる。以下に見るように、先行研究の多くは、半導体の製造プロセス開発（工程開発）におけるインテグレーションの役割を無視して、半導体製造技術を論じてきた。インテグレーションの視点を欠くため、数百～千工程からなる半導体の前工程は互いに独立した個別工程単位で把握され、半導体の製造は個々の装置を購入して据え付ければ容易にできる、という認識が定着した。

最新製造装置を購入して並べれば半導体の製造ができるのであれば、半導体製造プロセスの工程間相互関係を考慮した工程開発＝プロセス・インテグレーション、そこでの技術者間、部門間の情報交換と調整（半導体設計とインテグレーション技術者、インテグレーション技術者と要素技術者など）、それを通じた工程条件の探索・最適化は、ほとんど必要がないことになる。実際、以下に見るように、先行研究は、われわれが前章までの諸章を通して明らかにした開発センターと量産工場における半導体の工程開発＝プロセス・インテグレーションに、ほとんど言及していない。以下、順に諸論者の主張の要点を紹介しながら、半導体製造プロセスに対する一般的認識の現状を確認してみよう。

### 1. インテグレーションの無視

韓国半導体産業のキャッチアップ過程を研究した徐正解氏（1995年）は、半導体製造技術の大部分は製造装置に体化されていたため、韓国企業が最新鋭の DRAM 製造装置を果敢に購入し、購入した設備の操作を通じて実地に操作方法を学習し、最新鋭装置の設備能力をいち早く引き出すことでキャッチアップに成功した、とする。徐氏は、DRAM 製造における工程間インテグレーションについては、まったく言及していない。徐氏の研究を読めば、個々に装置を購入すればあとはその使いこなしに習熟するだけであった、という印象を与える。

「製造工程における多くの技術は製造装置に体化されている。したがって、DRAM 技術の学習においてはマン・マシン・インタフェースの装置操作を通じて製造装置に組み込まれている技術をいかに使いこなすかがカギとなる。このような意味で……学習のスピードは設備投資戦略と密接な関係にある。<sup>72</sup>」

72 徐正解（1995）『企業戦略と産業発展－韓国半導体産業のキャッチアップ・プロセス－』白桃書房，149 ページ。

徐氏とは異なり、寺内衛氏(1999年)の場合には、装置の使いこなしの学習さえ重要ではなくなる。装置業者が使いこなしのノウハウまでも装置とともに提供するからである。

「半導体製造装置メーカーが、製造装置そのものだけでなく、その使用方法や必要な反応条件等に関するノウハウも含めて、ユーザーに提供するように事業構造を変革してきている(所謂ソリューションビジネス)ため、DRAM製造に関しては、ある程度の資金と経験とを有する後発者が利益を出しやすい環境が整ってきているのである。」<sup>73</sup>

谷光太郎氏(2002年)は、製造ノウハウの装置への体化を強調し、併せて装置業者は「使い方を教えてくれる」ようになったので、半導体は「誰でもできる」ものになったと述べている。これは、上記の寺内衛氏の認識とほぼ同じである。

「この業界が理学と工学の混沌の時代は過ぎ、製造機器メーカーから製造装置を購入すれば、誰でも、どこでも、いつでも、この業界に参入できる時代となってきたことである。ただそれには巨額の費用が必要なこと、その巨費を新分野に投ずるといふ博打を打つような決断ができるか、どうかである。」<sup>74</sup>

「代金さえ支払えば、建設会社はクリーンルームを建ててくれる。製造装置メーカーは製造機器を納めて使い方を教えてくれる。……(改行、中略)……。技術革新の時期が過ぎ、技術が安定してくると、生産力は製造機器、装置の優劣によるようになる。極端に言えば、製造装置や機器を購入すれば技術的には誰でもできる、ということになる。」<sup>75</sup>

これに対して、池田信夫氏の議論は、より徹底している。装置業者による使いこなしノウハウの提供には言及せず、操作ノウハウの装置への体化と装置の自動化の進展とを強調している。池田氏の議論では、装置に体化される内容は、プロセス技術とともに、むしろ現場オペレータの作業スキルである。氏は、かつて半導体製造に見られた製造装置の取り扱いにおける現場熟練は技術の進化によって不要化し、もはや装置の購入で問題は解決するようになったとしている。池田氏も、これまでに取り上げた各氏の研究と同様に、半導体におけるプロセス・インテグレーションについては何ら言及していない。

「日本が米国を抜いた80年代初め、16キロビットDRAMのころは、プロセスの大部分は手作業で、ウエハは1枚ずつピンセットで処理装置に脱着して箱に入れて搬送し、エッチングのときは人間が顕微鏡でミクロン単位の位置合わせをしたとい

73 寺内衛(1999)「ソフトウェアによるDRAM支配」『政経研究』73号, 77ページ。

74 谷光太郎(2002)『日米韓台半導体産業比較』白桃書房, 18ページ。

75 同上書, 178-179ページ。

う。『半導体農業』といわれたような労働集約的な作業では、クリーンルームの管理やチームワークの微妙な『擦り合わせ』が歩留まりに大きな影響をもたらした。（改行）しかし80年代末の1メガビットDRAM以降は、工程は自動化され、プロセス技術は製造装置に具体化されて移転され、その『組み合わせ』によって生産できるようになった。これによって独自技術を持たない韓国メーカーが日本メーカーを抜き去ることができた。<sup>76</sup>」

上田智久氏（2005年）の議論は、「体化」を強調する諸論者の中でもとりわけシンプルである。上田氏は、日本の半導体企業が保持していた製造技術ノウハウが半導体製造装置に体化されたことが韓国のキャッチアップを可能にしたと述べ、装置業者によるノウハウ提供、自動化の進展への言及はない。

「日本の半導体企業と製造装置企業は生産プロセスの改善を図るために『知識のすり合わせ』を繰り返し行い、その結果として、製造装置は製造現場において必要とされてきた調整や応用を必要としないほどの高度化がなされるようになった。こうして1980年代まで熟練者の頭の中にあっただといわれている半導体プロセス技術のノウハウは、製造装置に組み込まれていくようになり、高度な製造装置の『汎用化』を成し遂げたのである。……韓国企業のDRAMビジネスへの参入初期を考察すると、日本企業により生み出された『汎用化』した製造装置が韓国の半導体企業に大きな影響を与えている。……日本の製造装置を購入することで、急速な発展をなしえたのである。<sup>77</sup>」

以上のように、半導体の製造が容易になった要因として何を見ているかは、論者によって必ずしも同じではない。装置への体化を重視するか、体化だけではなく装置業者から装置とともに製造ノウハウが提供されるようになったことを重視するか、この点は大きな差異の1つである。ノウハウが装置に完全に体化されたのであれば、業者によるノウハウ提供はもちろん意味がないことになろう。また、オペレータの熟練が装置に取り込まれたという論点は、プロセス・ノウハウの体化の問題とは別個の問題としてある。

以上の論点については、次のような整理が妥当であろう。装置への体化は加工諸条件とオペレータ・スキルの双方で進んだことは間違いない。第1に装置の自動化の進展が作業熟練を装置に体化することでオペレータの作業を相対的に単純化し、熟練作業者の必要性の程度を減じた。しかし、IV章で言及したように、量産プロセス立ち上げと量産開始後のトラブル解決において、現場オペレータが繰り返し重要な貢献をしていることも事実であり、この側面を過度に単純化してはならない。第2に、プロセス・ノウハウ

76 池田信夫「アーキテクチャーは戦略に従う—DRAMに学ぶデジタル家電への教訓」『日経ビズテック』2004年12月20日号、55ページ。

77 上田智久（2005）「DRAM市場における日本企業の競争力分析—1980年代の成長と1990年代の衰退—」『立命館経営学』43-6、160ページ。

の装置への体化は、装置の購入後に解決されるべき技術領域を相対的に狭めた。また、装置購入に併せて装置業者がノウハウを提供するようになったこと（プロセスレシピ付き装置の販売）が、半導体製造におけるキャッチアップを相対的に容易にする役割を果たした。しかし、装置業者の提供するプロセスレシピは、装置の基本プロセスを示すものにすぎない。実際に据え付けられた場合、生産される半導体デバイスの設計内容、使用される材料、諸工程間の相互関係などに応じて、時間・知識・経験を組織的に投入して最適プロセスが開発されなければ、ウエハ上に1個の良品すら製造できない。少なくとも今日までのところ、半導体製造技術は不断に微細加工水準を高度化させ、技術の成熟とは縁遠いものである。工程ノウハウが全面的に装置に体化されるなどということは、技術的にありえないことである。

自動化の進展とオペレータの関係についても、単純化は禁物であり慎重な評価が必要である。半導体製造におけるオペレータ・スキルに関して吉岡英美氏（2006年）は、半導体製造企業関係者へのインタビューで得た情報を根拠に、「三星電子の場合、オペレータは高卒の20代女性で、彼女らはマニュアルどおりの定型作業に専念している」と述べ、サムスン電子における半導体製造工程は、「男性オペレータが本来エンジニアの担当業務にまで若干関与する傾向がある日本企業と異なり」、オペレータ・スキルに依存しない労働編成になっているとしている<sup>78</sup>。20代の高卒女性オペレータの「マニュアルどおりの定型作業」という表現からは、製造現場に要求される技能が労働力として容易に調達可能であり、半導体製造において製造現場のスキルは重要な要素ではないというニュアンスが含まれることは否定できない。

しかし、半導体製造現場で働く女性オペレータの役割がマニュアルに基づく定型作業だとしても、それは製造現場の必要技能が消失したことには必ずしもならない。現場作業組織の分業関係に目を向けなければならない。IV章で述べたように、マニュアル作業を行うオペレータ構成にも経験年数の長短があり、その他に、各工程にはオペレータとともに作業する作業リーダー、工程ごとの製造責任を持つ責任者がいると推定するのは合理的である。さらに、半導体製造の技術状況からみて、現場の工程ごとに交替勤務の現場エンジニアが何人も張り付いていると想定される。これら現場エンジニアや作業リーダー、工程管理者には、日常の操業経験ノウハウが集中して蓄積され、経験年数がものを言うとして推定される。オペレータの作業内容だけでは、製造現場の経験の重要度は容易に評価できない。

韓国ではサムスン電子に入社できることを多くの男性・女性が熱望し、そのためサムスンで働く女性は高卒といっても特別に優秀な人材である。最近の調査に拠れば、サム

78 吉岡英美（2006）「韓国半導体産業の技術発展－三星電子の要素技術開発の事例を通じて－」『アジア経済』第47巻3号，17ページ。

スン電子で働く女性の平均年収は非常に高く、平均年齢 26 歳で年収平均値が 5220 万ウォン（およそ 600 万円）である。この報告書では、女性従業員のうちオペレータの割合は明らかではない。しかし、工場オペレータはほぼ全員女性であり、かつ半導体工場の従業員数は 6720 人で、サムスンの半導体部門総従業員数 13400 人の半分を占める。これらから、サムスン電子の高卒の 20 代女性オペレータが韓国の一般的賃金水準から見ると非常に高給で雇用されていると推定することができる。コスト意識の強いサムスン電子が、この高給で働く女性オペレータに誰でもできる単純マニュアル作業のみを期待しているというのは合理的ではない。定型作業といっても、目配りすべき注意点が幅広く列挙され、それらを手抜きせず行い、状況に応じて的確な処置ができるように厳格に訓練された、意欲の高い女性オペレータによって、サムスン電子の半導体製造ラインが機能していると推定することができる。1990 年代以降のサムスン電子半導体事業の急成長を説明するために、半導体製造のオペレータ作業が単純で誰にでもできるという特徴付けを安易にはいけなない。サムスン電子は半導体製造における現場オペレータの重要性を的確に理解し、適切な人材確保に努めているとみるべきである。

半導体製造技術に関する先行研究に見られる過度の単純化傾向は、プロセス・ノウハウの装置への全面的な「体化」論、オペレータ・スキルの単純化した理解についてだけでなく、半導体製造工程間の相互依存関係についてもはっきり認められる。これまで取り上げた諸論者がおしなべてプロセス・インテグレーションにまったく言及していないことは、この点の単純化＝無視を示すものである。

しかし、プロセス・インテグレーションについて、何らかの言及を行った先行研究がまったく見られないのではない。以下では、数少ないこれらの先行研究を取り上げてみよう。

## 2. インテグレーションに言及した先行研究

諸論者の中でプロセス・インテグレーションの存在に言及した 1 人は、吉岡英美氏である。吉岡英美氏は、要素技術における半導体企業と装置業者の技術の分担関係の推移について、詳細な検討を行った。吉岡氏は、半導体製造装置の開発とそれに絡む装置運転ノウハウの開発が半導体企業から装置業者へとシフトした過程と背景を追究し、装置業者による装置のプロセスレシピ付き販売慣行の生成と影響を詳細に分析した。しか

79 『世界的半導体ファウンドリーにおける人材戦略—日本の電子産業の人材力を世界規模の競争で活用するために—』（機械工業経済研究報告書 H 17-1-1 A），機械振興協会経済研究所，2006 年，62 ページ。平均年齢については報告書に記載なく，小論の共著者の 1 人湯之上が報告書のもとになった調査を行った人物から直接聞き取りした。

80 同上報告書，71 ページ。

81 前掲論文，および吉岡英美（2004）「韓国半導体産業の国際競争力形成の要因—デバイス部門と製造装置部門の企業間関係の変化に即して—」『アジア経済』第 45 巻 2 号。

し、吉岡氏の研究は要素技術、個別工程技術に関するものであり、インテグレーション技術に焦点を当てたものではない。インテグレーション技術について、吉岡氏が述べているのはわずかに次の点である。

「本稿では……要素技術の開発に焦点を当てて技術発展の側面を解明することを目的としたため、いくつかの重要な課題が残されている。(改行)……とりわけ個々の要素技術の『組み合わせ』の技術ともいえるインテグレーション技術は、製造装置を通じて入手することはできず、……既存研究においては等閑視されてきた技術である。……三星電子では……それをどのように入手し蓄積していったかを明らかにする必要があるだろう。<sup>82</sup>」

吉岡氏は、これまでに上げた他の論者とは異なり、インテグレーション技術が要素技術とは別個に存在することを明記している。しかし、インテグレーションとは何か、その内容については何も述べていない。また、「要素技術の組み合わせ」という表現には、半導体製造工程間の相互制約関係、これを調整するインテグレーション技術の統合的性格は何も示唆されていない。

要素技術と個別工程に視野を限定せずに、半導体製造工程間の相互依存性、相互干渉を論じた先行研究は、工学書を除けば、<sup>83</sup>管見の限り藤村修三氏(2000年)以外にない。<sup>84</sup>藤村氏は、工程間相互干渉について次のように述べる。

「デバイスの高密度化に伴い、ユニット・プロセス(=個々の処理工程)間の独立性は次第に失われ、前後のユニット・プロセスに処理条件、処理結果が影響を受けるようになった。……(改行)……最近のデバイスでは、ユニット・プロセスは前後のユニット・プロセスからだけでなく、トータル・プロセス上の処理順序ではかなり離れた場所に位置するユニット・プロセスからも影響される場合も増えてきている。しかも、このユニット・プロセス間の相互干渉はデバイスの構造、デザイン(=半導体設計)に依存するため、一つのユニット・プロセスが干渉する相手、<sup>85</sup>程度はデバイスによって異なることになる。」

では、工程間相互干渉の強いこのような技術特性において、装置業者によるプロセス・ノウハウの蓄積、装置への体化、プロセス・ノウハウの提供は、どのような位置にあると藤村氏は説明するか。以下、その述べるところを要約してみよう。

半導体製造装置は、当初、半導体メーカーが自社使用を前提に開発し、競争力維持のために技術の囲い込み戦略を採り、装置は外部販売しなかった。しかし、加工微細化が

82 吉岡英美(2006)、前掲論文、14ページ。

83 工学書についても、管見の限りでは以下の書籍ぐらいしか見当たらない。前田和夫(2000)『はじめての半導体プロセス』、工業調査会、第6章「複合プロセス-プロセスインテグレーション-」。

84 藤村修三(2000)『半導体立国ふたたび』日刊工業新聞社。

85 同上書、54ページ。括弧内は引用者による説明。以下同様。

進み装置開発費が高騰すると、自社販売だけでは開発費回収が大手メーカーでも次第に困難になった。かくて、半導体メーカーとその系列装置メーカーは、一部装置を除き外販を始めた。「こうなると、当然、前後の処理モジュールに関する情報の量が多ければ多いほど開発する装置の適応性が広がり、顧客を獲得するチャンスは増えることになる。<sup>86</sup>」しかし、装置を購入する半導体メーカー側から見れば競合相手やその系列メーカーからの装置購入は、競合相手への依存を招くので、いきおい独立系もしくは外国の装置メーカーから購入しようとした。そのため、独立系装置業者、外国の装置メーカーは、より多数の半導体メーカーと情報交換し、装置の適応性の確立という点で優位に立つようになった。<sup>87</sup>「独立系や米国の装置メーカーは多くのデバイス・メーカー（＝半導体メーカー）と接触しているために、プロセス上の問題に対処するための臨床的ノウハウを数多く持つようになった。<sup>88</sup>この結果、販売先の多い装置業者ほど豊富なノウハウを保有するため、これらの業者から装置とノウハウを購入すれば、「前後の処理モジュールとの整合性はすでにおおよそ確保されていて、処理モジュール間の整合性を取る手間が軽減されるという状況が加速度的に進んだ。<sup>89</sup>」

しかし、「処理モジュール間の整合性を取る手間が軽減され」たとはいえ、それは装置業者が工程間相互干渉問題のソリューションを提供できた、ということの意味するわけではない。装置業者が「処理モジュール間の整合性を取る」範囲は限定されたものである。

「ここで、1つのトータル・プロセスに、新しいプロセス方式によるユニット・プロセスを導入する場合を考えてみよう。（改行）このとき実際には、装置の形で新しいユニット・プロセスは導入されることになるが、この新しい……装置は、新ユニット・プロセスの前後のユニット・プロセスを調整しパッケージ化して、処理モジュールとしての物理的、化学的パフォーマンスが最大となるよう調整された処理モジュール装置となっている。（改行、中略）（しかし、この新しい処理モジュールをトータル・プロセスの一定箇所に入れようとする）処理モジュール間相互干渉があるので、他のいくつかの処理モジュールも変更しなければならない。しかし、そうすると、その刷新を有効にするためにさらに別の処理モジュールの変更が必要になる。それが次にはまた別の処理モジュールを……という具合に、相当な範囲<sup>90</sup>にわたって処理モジュールの変更が必要とされることになる。」

86 同上書、149ページ。「処理モジュール」とは、物理的・化学的に一体性の高いユニット・プロセスを一纏めにパッケージ化したものという意味で使用されており、そのような一体性に基づいて装置化されている。同上書、173-175ページを参照。

87 同上書、150ページ。

88 同上書、153ページ。

89 同上書、151ページ。

90 同上書、173ページ。



それでは、トータル・プロセスの統合的調整はどのようにして行われるのか。これこそ、インテグレーション技術の領域である。しかし、不可解なことに藤村修三氏の研究には、インテグレーションというプロセス開発技術者にとって一般的な用語が使用されていない。そのかわりに、「機能モジュール」という用語を使用し、難解で特異な議論が展開される。

「処理モジュール間の干渉は物理的・化学的必然性によるものではない」。金属配線の例で言えば、エッチング処理による開口面積や開いた穴の形、そこに埋め込む金属の種類、埋め込み方法などの間には相互依存性がある。<sup>91</sup>「ここでの相互干渉は処理の物理的・化学的必然性ではなく、『コンタクト・ホールでの十分な電気伝導を確保する』という処理の目的の共通性から生ずるものである」。このような、「回路の一機能を果たす部分を作成することを共通の目的とする処理モジュールの集合」を、藤村氏は「機能モジュール」と定義する。藤村氏は、多数の「処理モジュール」を半導体回路の機能を形成するグループにまとめ（これを「機能モジュール」と呼ぶ）、この「機能モジュール」単位で相互干渉問題を解決することが有効な方策となったと論じている。<sup>92</sup>

藤村氏のいう「機能モジュール」が、要素分離、トランジスタ、キャパシタ、配線などの、本稿がすでに論じたウエハ加工工程のモジュール区分を意味するものだとすれば、<sup>93</sup>まず指摘すべきは、工程間干渉は「機能モジュール」内で必ずしもすべてが収束するわけではない、ということである。しかし、藤村氏の議論で見逃せないのは、この点よりもむしろ、日本の半導体メーカーには「機能モジュール」の発想がなく、これが1990年代の日本企業の衰退を招いた、という主張である。<sup>94</sup>これはまったく、事実と反する。インテグレーション技術者の存在なしに新規デバイスのプロセス・フローを開発することは不可能であり、日本の半導体メーカーにインテグレーション技術者が存在することは、われわれがこれまでの諸章で明らかにした。そして、インテグレーション技術者が、藤村氏の言う「機能モジュール」単位の工程間調整を行うことは自明のことだからである。日本の半導体メーカーに「機能モジュール」の発想がないという主張は、半導体の狭い特定技術研究にのみ関与してきた藤村氏の思いこみにすぎない。

この奇妙な議論は、藤村氏の「機能モジュール」概念が混乱していることに起因するように見える。氏の「機能モジュール」概念は、一方で上述したようにウエハ上の半導体回路形成の機能目的に対応する概念でありながら、他方では、以下の引用が示すよう

91 同上書、175-176 ページ。

92 同上書、177-178 ページ。

93 金属配線を形成する「機能モジュール」の例示説明はこれを示唆する。また、同書、184 ページの米国企業に関する記述を参照されたい。氏の「機能モジュール」は我々のいうモジュールよりもやや狭いグループ分けとの印象も受ける。

94 同上書、179-184 ページ。

に、高機能を追求するかそれとも低コストを追求するか、というような製品開発目的を包含する概念でもある。

「機能モジュールを構成する処理モジュールを選ぶ基準は非常に重要であるが、そのときには、同時にその機能モジュールの目的をはっきりさせておかなければならない。少々歩留まりが悪くなくても高性能なデバイスにする必要があるのか、あるいは多少動作速度が遅くなくても作りやすく製造コストがかからないほうが良いのか、といったことの確認である。回路の一部としての電気特性の良さを採るのか、作りやすく高い生産性を優先するのか、といったトレード・オフは頻繁に現れる。」<sup>95</sup>

日本企業は製造コストで韓国サムスン電子、米国企業マイクロンに後れを取り、PC用 DRAM での国際競争力を失ったことは周知の事実である。この過程を藤村氏の「機能モジュール」概念を用いて表せば、日本企業は、機能モジュールにおけるプロセス構築において、メイン・フレーム用の高性能・高品質 DRAM の製造を追求し続け、対照的に世界の競合メーカーは PC 向けの相対的に低品質の製品を可能な限り安価に製造する方向でプロセス開発を行ったのである。日本企業においては、インテグレーションの方向が、メイン・フレームから PC への転換という市場構造の変化に対して、戦略的に追従していなかった<sup>96</sup>のである。しかし、それは「機能モジュール」として工程をグループ化してプロセス構築を考える、すなわちグループで括ってグループ内の工程間相互干渉を統合的に処理する考え方やプロセス開発行為が日本企業になかったことを意味しない。藤村氏はこの点を混同して議論を展開したために、その論旨はわかりにくく、半導体製造技術に関する社会科学研究者の認識の向上に貢献するところが少なかった。その証拠に、本稿がこれまでに取り上げた先行研究が示すように、インテグレーションに関する社会科学者の理解はほとんど定着していない<sup>97</sup>のである。

以上のように、藤村修三氏は、半導体製造プロセスの工程間相互干渉そのものについては比較的丁寧な叙述を行ったが、インテグレーション技術については直接言及せず、また工程間調整に関して言及した「機能モジュール」は内容的に混乱し、難解さを免れなかった。

結局、インテグレーション技術に明解に言及した先行研究ということになると、本稿

95 同上書、179 ページ。

96 この点は、本稿の共著者、湯之上隆が初めて明瞭かつ包括的に明らかにしたものである。湯之上隆(2004)「技術力から見た日本半導体産業の国際競争力」技術革新型企業創世プロジェクト、Discussion Paper Series, #04-11。同「技術力から見た日本半導体産業の国際競争力—日本は技術的を外している—」『日経マイクロデバイス』2005年10月号。

97 藤村氏は、曖昧な「機能モジュール」論を通して一方では安価に作る技術の重要性を示唆したが、他方ではいっそう高度な先端技術開発の重要性を日本企業への処方箋として強調し、高機能・高品質を追求する日本企業の技術文化を結果的に継続させる主張を行い、議論を混乱させている。

共著者である湯之上隆 (2004, 2005 年) 以外には見あたらない。<sup>98</sup> 湯之上の研究は、1990 年から 2000 年にかけての日本半導体産業の国際競争力低下は、日本の技術力低下を原因とするものだったのかについて分析を行ったものである。具体的には、半導体生産に関する技術を、要素技術、インテグレーション技術、生産技術の3段階に分けて各技術を定義し、これを切り口として日本半導体産業の技術力を考察した。そして、日本半導体産業はいわゆる技術力で劣ったがために競争力を落としたのではなく、過剰な要素技術、高いインテグレーション技術力、生産技術力を駆使し、PC 向け DRAM に関わる市場の要求水準を超えた過剰品質の半導体を生産してきたこと (そうした技術文化が組織に根づいていること)、これとは対照的に、安く作るための技術力という点では要素技術・インテグレーション技術・生産技術の全てにおいて海外企業の方が日本企業より優れていることに、競争力弱化の深刻な原因の一つがあると論じた。

湯之上は、半導体製造技術の3段階を説明する中でインテグレーション技術を説明し、電流電圧特性・動作速度・消費電力特性・長期保証性などの特定の目標スペックを持つ半導体集積回路をシリコンウエハ上を実現するために、要素技術を組み合わせて500工程に及ぶ適切な工程フローを構築する技術と、簡潔に定義した。ただし、研究の目的に規定されて技術に関する考察は、3段階の技術における技術の高さとは何か、技術が何を實現するために (つまり、過剰品質を實現するためか、安く作るためか、いずれの方向で) 編成されているかに焦点を絞ったため、工程フローの編成において工程間相互干渉などの問題が解決されねばならないことなど、インテグレーション技術の内容に立ち入った分析は行わなかった。

以上をまとめれば、半導体製造工程に関する先行研究の大多数は総じて個別工程単位の技術 (すなわち要素技術) に関心を集中し、個別プロセス技術の装置への体化を過度に強調し、量産までに必要な最適工程条件の開発とインテグレーション技術についてはその存在を知らないものがほとんどである。その存在を認識している場合でも、その内容を正面から取り上げたものは少ない。藤村修三氏の研究は、先行研究の中で唯一、工程間相互干渉について比較的丁寧な叙述を与えているが、インテグレーション技術について混乱しているため、社会科学的研究に有益な認識を与えることが出来なかった。湯之上の研究は、インテグレーション技術を含めて半導体製造技術に包括的な概観を与えている点で、先行研究の中で際立っている。しかし、インテグレーション技術の内容にまでは立ち入らなかった。

半導体製造工程に関するこのような先行研究の限界は、半導体産業を製造工程の性格から概念化しようとする試みに影響を与えたように思われる。藤本隆宏氏の「工程アーキテクチャ」論は、諸産業の製造工程の性格をアーキテクチャ論から概念化しようとする

98 湯之上隆、同上論文。

る興味深い試みである。藤本氏の議論が半導体産業をどのようにとらえているか、次節で検討しよう。

## Ⅶ 工程アーキテクチャ概念からの半導体産業論

これまでの検討から明らかなように、「装置業者から製造装置を購入すれば半導体は製造できる」という広く定着した認識は、半導体産業の事実とは異なる。半導体の製造工程間には相互制約関係があり、工程開発（＝プロセス開発）においてこの相互制約関係を考慮したインテグレーションが不可欠である。個別工程に対応する製造装置とプロセスレシピを入手し並べただけで半導体を製造できうることは有り得ず、半導体の工程開発と量産工場での問題解決にあたる人々からみれば荒唐無稽な認識である。

前章で取り上げた諸論者の半導体産業論は、日本の半導体メモリ（DRAM）産業が1990年代以降急速に国際競争力を失い、その地位を韓国サムスン電子に奪われた歴史的事実とその原因に関心を寄せるなかで展開されたものである<sup>99</sup>。これに対して、電磁鋼板、自動車外板用BH鋼板など、特殊機能を備えた高級鉄鋼製品や高機能化学品などの特定製品分野において、日本鉄鋼産業や化学産業などのプロセス産業が強い国際競争力を保持し続けているのはなぜかという、まさに半導体産業とは逆の問題関心を起点に、工程アーキテクチャという議論が藤本隆宏氏らを中心に展開されている。この工程アーキテクチャ論は、鉄鋼産業・化学産業の、国際競争力のある一部製品について議論するだけでなく、その強さを説明する論理の裏返しとして半導体産業にも言及している。しかし、その半導体産業の理解は後述するように誤ったものである。前章で取り上げた半導体産業論は半導体産業の弱さを、工程アーキテクチャ論はプロセス型高機能製品の強さを説明しようとしながら、いずれも半導体産業については誤って理解する点で共通する。

以下では、工程アーキテクチャ論の主張を検討し、なぜ工程アーキテクチャ論は半導体産業の理解を誤るのか、その論理的筋道の解明を試みる。この作業は、開発過程と生

99 サムスンが如何にしてDRAMのインテグレーション技術を手に入れ、DRAM世界一の座を築いてきたのかについて以下に言及する。まず、1980年代後半～1990年代初旬頃、日本大手DRAMメーカーが積極的にサムスンに技術供与を行った。その目的は、自社のシェアアップのためのOEMとしてサムスンを利用しようというものであった。次に、サムスンのDRAM第三工場立ち上げ以降、現在に至るまで、サムスンの技術指導を行っている顧問団の存在がある。顧問団は、日本大手DRAMメーカーの技術者が中心となって、1980年代中旬以降に組織された。その人数は100人に及ぶと言われているが、その存在が公にされたことは一度もない。本稿共著者の湯之上は、2004年7月、顧問団の中心人物へのインタビューを行った。その結果から、サムスンのDRAM技術開発、特に最先端技術、インテグレーション技術、および、量産立ち上げ技術に、顧問団が依然として大きく関わっているとの証言を得た（氏は、サムスン前会長の李健熙から、その功績を称えられ何度も表彰されている）。サムスンがDRAMで世界一になった背景には、このような顧問団の存在も、無視できないものがある。

産過程を包括した「ものづくり」論を展開するアーキテクチャ論が、本質的限界を有することを明らかにすることになるであろう。

## 1. 製品アーキテクチャ論

工程アーキテクチャ概念は、製品アーキテクチャ概念の演繹的拡張である。<sup>100</sup> それゆえ、工程アーキテクチャ論の適切な理解のためには、製品アーキテクチャ概念をまず確認する必要がある。

自動車や電機製品など加工組立型製品の場合、製品は構成要素としての部品や部品システムに分解され、製品機能はこれら部品・部品システム（以下、部品システムと略記）によって担われる。製品開発とは、狙った製品コンセプトと製品機能の実現を目的として、部品システム、およびそれらの相互関係を開発、設計することである。

もし製品機能の一つ一つがそれぞれ異なる部品システムによって独立に担われるような製品の場合は、製品開発において、異なる部品システムを担当する開発部門が相互に緊密な情報交換を行い調整する必要性は少なく、独立して開発を進めることができる。製品機能と部品システムとの関係がこのように1対1対応に近い場合の製品アーキテクチャは、モジュラー型（組み合わせ型）と呼ばれる。モジュラー型製品アーキテクチャの場合、部品システムの独立性が高く相互依存関係が弱いため、部品システム間の関係（インターフェース）を事前に決定することが可能であり、また事前決定しておけば、部品システムの開発は、事前に与えられたインターフェースに従うだけで、他の部品システムから独立に進めることができる。開発された部品システムは、あらかじめインターフェースに従って設計されている以上、他の部品システムとの組み合わせが容易にできる。各部品システムをモジュールとして扱うことが可能である。モジュラー型と呼ばれるゆえんである。

モジュラー型製品アーキテクチャの対極には、インテグラル型（擦り合わせ型、または統合型）製品アーキテクチャがある。インテグラル型製品アーキテクチャの場合、個々の製品機能は、複数の部品システムの有機的結合によって実現されている。たとえば、自動車という製品の静粛性、加速性、燃費、乗り心地、制動性、直進安定性、外観の醸し出すイメージなどの個々の製品機能には、そのいずれにおいても多数の部品システムの設計が影響する。また、1つの部品システムは複数の製品機能に影響を与える。かくて、製品機能と部品システムはいわば多対多の関係にある。<sup>101</sup>

100 厳密に言えば、製品アーキテクチャ概念は藤本隆宏氏らの創案ではなく、K. T. Ulrich らの議論を嚆矢とする。Ulrich, K. T. (1995), "The Role of Product Architecture in the Manufacturing Firm," *Research Policy*, 24. しかし、その概念を日本産業論に広く適用し、理論と実証の両面で議論を深めた功績は藤本氏に帰する。

101 製品アーキテクチャ概念に関する議論については、さしあたり次を参照すると良い。藤本隆宏(2004)↗

以上のように、製品アーキテクチャとは、加工組立型製品における製品機能と部品システムとの製品設計上の関係構造を示す概念である。

製品アーキテクチャ概念が示唆するように、製品アーキテクチャの違いは、製品開発過程で必要とされる組織能力に大きな違いをもたらす。モジュラー型製品アーキテクチャの場合には、各製品機能は別個の部品システムによって独立に担われるため、各部品システムを担当する開発部門や企業は他の開発組織との調整を必要としない。開発組織間の目的の共有、緊密な情報交換、緊密な相互調整などの必要性はほとんどない。このため、異なる専門技術者間・部門間の組織的な情報交換、部門間や企業間の統合的な協力による開発活動を得意とするタイプの組織には、モジュラー型の製品開発で強みを発揮する機会は少ない。逆に、開発技術者・部門・企業の専門主義の傾向が強く、専門分野ごとに高度の能力を発揮する組織が、モジュラー型の製品開発には向いている。

しかし、自動車のようなインテグラル型製品アーキテクチャの場合は、製品開発プロセスには、自動車メーカーと部品サプライヤとの企業間や、複数の部門間、異なる専門技術者間の統合的なやりとり、調整作業が不可欠である。機能1の実現に多数の部品システム＝開発部門が関わり、同様に機能2（機能3、4……）の実現にも多数の部品システム＝開発部門が関わる。これを部品システムの側から見ると、部品システム1は機能1に影響するだけでなく、機能2や3にも影響する。機能1の実現のために部品システム1の設計を変更すると、それは機能2、3に影響を与え、他の部品システムの設計変更を誘発するかもしれない。部品システム間の設計調整は単一の製品機能に限定して収束しないのである。かくて、インテグラル型製品アーキテクチャの製品開発プロセスでは、単一の製品機能の実現のために複数の開発部門が協調するだけでなく、他の製品機能に関わる諸部門との調整も同時に行うことを要求され、高度の統合的組織間調整能力の有無が、製品の設計品質・開発工数・開発期間を左右することになる。<sup>102</sup>

インテグラル型製品開発に適合的な統合的組織能力の基本要素は、次の3点に整理することができよう。

- ①各領域の専門技術者が専門領域に深い知識を有するだけでなく、近接領域や他領域についても比較的幅広く知識や経験を有すること。
- ②狙った製品コンセプト、製品機能を実現するために、プロジェクト・マネージャとし

102 『日本のもの造り哲学』日本経済新聞社；藤本隆宏・武石彰・青島矢一編（2001）『ビジネス・アーキテクチャー製品・組織・プロセスの戦略的設計』有斐閣、第1章。

102 自動車の製品開発における統合的組織能力の優位性については、藤本隆宏・K. B. クラーク（田村明比古訳）（1993）『[実証研究]製品開発力ー日米欧自動車メーカー20社の詳細調査ー』ダイヤモンド社；延岡健太郎・藤本隆宏（2004）『製品開発の組織能力ー日本自動車企業の国際競争力ー』MMRC Discussion Paper Series, 東京大学ものづくり経営研究センター；武石彰（2003）『分業と競争ー競争優位のアウトソーシング・マネジメンター』有斐閣；J. M. モーガン・J. K. ライカー（稲垣公夫訳）（2007）『トヨタ製品開発システム』日経BP社、を参照すると良い。

て、専門領域の異なる技術者・開発部門の主張と利害を調整し1つの方向に組織の開発努力をまとめ上げるだけの、幅広さと深さを併せ持った技術的経験と製品知識、組織的力量のある人材が、企業内に育成されうる組織であること。

- ③専門領域や開発部門の特殊利害を超えて、優れた製品を生み出すために互いに協力するという、専門領域や所属部門の利益より企業利益を上位におく考え方が、組織文化として定着していることである。

このうち、①は、異なる専門領域・部門間の情報交換と相互理解を容易にする。②は、製品機能実現に向けた統合的調整を容易にする中心的人材が得られるかどうか、の問題である。③は、組織間調整に適切な組織文化を生み出す。たとえば、特定の製品開発プロジェクトに派遣される技術者も、所属組織は、通常、専門領域ごとの機能別部門であって横断的に人材が集まるプロジェクトの方ではない。そして、技術者に対する人事考課は、プロジェクト・マネージャではなく機能部門長の権限である。もし部門長が機能部門の専門的考え方や利害を上位におけば、そこから派遣された技術者もプロジェクトへの協力よりは部門への忠誠を上位におく傾向になる。部門長が、製品開発プロジェクトに協力する意識を明確に持つかどうかは、インテグラル型製品アーキテクチャの統合的開発活動が成果を上げる上で非常に重要な要素である。<sup>103</sup>

日本企業は、企業間に程度の差があるとはいえ、欧米企業と比較すれば総じて以上の統合的組織能力において優れている企業が多い。上記の①～③を生み出す根源にあるのは、長期雇用と、職能給型の能力主義的年功賃金からなる雇用慣行であり、そのような雇用慣行は周辺部から崩れてきているとはいえ中核部分は依然健在である。このような雇用慣行の弱い欧米企業においては、統合的組織能力は育ちにくい。技術者は狭い範囲の専門知識・専門的経験を積むことが自身のキャリア形成上の関心事であり、幅広い経験と知識の形成にはほとんど興味を示さない。雇用される企業に対する技術者の見方も、その延長上にある。専門能力の向上とキャリアアップのための転職を意識し、企業の特定期間への協力を最上位にはおかない。かくて、日本企業はインテグラル型製品アーキテクチャの製品開発に高いパフォーマンスを発揮し、開発工数・開発期間など欧米企業との比較で群を抜いている。<sup>104</sup>

以上が製品アーキテクチャ論のポイントである。要点は、次の3点である。①製品アーキテクチャとは、製品機能とそれを実現する部品システムの関係特性を表す概念である。②製品アーキテクチャは、製品を開発する組織特性との間に適合・不適合関係がある。③日本企業は統合型組織能力に優れているため、インテグラル型製品アーキテク

103 モーガン・ライカー，同上書，7, 8章。

104 藤本・クラーク，前掲書；延岡・藤本「製品開発の組織能力」，前掲論文；モーガン・ライカー，前掲書。

ヤの製品開発に強みを発揮する。

## 2. 工程アーキテクチャ論

自動車のような加工組立型製品とは異なり、鉄鋼製品や化学製品のようなプロセス産業の素材型製品の場合には、製品アーキテクチャ論のように製品機能と部品システムの対応関係を類型化することは困難である。

しかし、プロセス産業の製品にも、製品開発において狙いとする製品機能・設計目標は、当然、存在するわけである。たとえば、自動車用外板として使用される薄板には、プレス時の柔軟性と製品完成後の耐衝撃性（たとえば小石があたっても容易に凹まない耐デント性）という相矛盾する製品機能が求められる。プレス成形時には軟らかく、しかし自動車完成後の使用時には硬くなるという、特殊な機能を有する自動車外板用鋼板の開発が顧客である自動車メーカーから求められ、日本の鉄鋼企業はこの開発を行った。日本鉄鋼業が国際競争力を有する高級鋼板のひとつ、BH（bake hardening）鋼板がそれである。<sup>105</sup> こうした製品機能を実現するために、プロセス産業の場合に重要な役割を果たすのは、工程開発（＝プロセス開発。どのようなプロセスを設計すれば狙った機能の鉄鋼製品を製造できるか）である。加工組立型製品の場合には狙った製品機能の実現はまず部品設計に帰着し、次にそれらの部品を製造する工程設計が問題となる。プロセス産業の素材型製品の場合には、狙った製品機能の実現は工程設計（工程開発＝プロセス開発の結果としての工程フローとプロセスレシピ）に帰着することが多い。ここに工程アーキテクチャ概念が適用されることになる。

工程アーキテクチャ概念はプロセス産業の素材型製品にアーキテクチャ論を適用するために、製品アーキテクチャ概念のアナロジーとして藤本隆宏氏らによって提起されたものである。<sup>106</sup> 工程アーキテクチャ概念とは、非組立型製品において製品機能が、生産諸工程でコントロールされるべきパラメータ（温度、時間、成分割合、成分比など、工程において管理すべき生産条件）にどのように割り当てられるか、そしてこれら各工程のパラメータが相互にどのように関係するか、その基本的特性についての考え方と定義され、<sup>107</sup> モジュラー型とインテグラル型に区分される。

典型的なモジュラー型工程アーキテクチャとは、製品機能と特定工程（そのパラメータ）が1対1で対応し、そのため特定の製品機能を実現する工程開発において複数工程

105 NIPPON STEEL MONTHLY, Vol. 172, 2007; 村上陽太郎 (2002) 「超低炭素バーク・ハードニング鋼の開発と現状」『NMC ニュース』第2号。

106 Fujimoto Takahiro, GE Dongsheng and OH Jewheon (2006), "Competition and Co-operation in Automotive Steel Sheet Production in East Asia," MMRC Discussion Paper Series, Manufacturing Management Center, University of Tokyo, pp. 8-9; 藤本隆宏・葛東昇・呉在垣 (2008) 「東アジアの産業内貿易と工程アーキテクチャー自動車用鋼板の事例－」アジア経営学会編『アジア経営研究』No. 14, 24 ページ。

107 *Ibid.*, p. 9; 藤本・他, 同上論文, 24-25 ページ。



のパラメータを考慮する必要がなく、各工程パラメータを相互に独立して決定すればよいような工程特性をいう。これに対し、インテグラル型（統合型、擦り合わせ型）工程アーキテクチャとは、製品機能と工程パラメータの対応関係が多対多になっていて、異なる諸工程のパラメータを相互調整しながら統合的にプロセス開発することが必要とされるような工程特性を言う。<sup>108</sup>

製品機能と工程パラメータの対応関係が多対多であるということは、狙った製品機能が複数工程のパラメータの連携によって実現される関係にあるということにとどまらず、同一工程のパラメータが複数の製品機能に影響するということでもある。したがって、インテグラル型工程アーキテクチャにおいては、複数の異なる機能を実現する複数工程のパラメータが相互に絡み合うので、プロセス開発は、異なるプロセス技術者・工程部門、製造諸部門、ベテラン作業者を巻き込んだ統合的な組織活動が有利となる。まさに、工程アーキテクチャ概念は製品アーキテクチャ概念のアナロジーである。製品アーキテクチャの場合と同様に、工程アーキテクチャの違いは、それに適合的な工程開発組織の特性の違いと対応している。

### 3. 工程アーキテクチャ概念の混乱と生産現場の組織能力

以上のアーキテクチャ概念から明らかなように、アーキテクチャ特性は、開発組織の〈組織特性・組織プロセス〉に強い影響を与える。インテグラル型製品アーキテクチャの製品開発では、コミュニケーション、調整、目的と情報の共有、部門間協力、こうした統合型組織能力が必要とされる。この点については、これまでに自動車産業を事例とした詳細かつ優れた研究が蓄積されている。<sup>109</sup>

これと同様に工程アーキテクチャ論においては、工程開発（＝プロセス開発）における組織特性と組織プロセスが問題とされねばならないであろう。インテグラル型工程アーキテクチャの工程開発ではどのような組織プロセスが観察され、どのような組織能力が効果を発揮するかが実証されなければ、工程アーキテクチャ論の有効性は明らかにならない。<sup>110</sup>しかし、藤本氏らの工程アーキテクチャ論では、鉄鋼産業を事例に製品機能と製造工程との多対多の対応関係を確認するのみで、工程開発活動そのものの研究は行われておらず、この点で製品アーキテクチャ研究とは著しい対照をなしている。そして奇妙なことに、工程アーキテクチャ論では、本来論じられるべき工程開発過程から、生産過程へと、議論の対象が移されてしまっている。

108 *Ibid.*, pp. 9-10; 藤本・他, 同上論文, 24-25 ページ。

109 藤本・クラーク, 前掲書; 延岡・藤本「製品開発の組織能力」, 前掲論文; モーガン・ライカー, 前掲書; 武石彰, 前掲書など。

110 本稿の半導体工程開発の研究は、事実上、このような研究に資するものであろう。

## (1) 工程アーキテクチャ論が生産現場の組織能力を論じる

藤本隆宏氏は、インテグラル型工程アーキテクチャが要請する組織的連携調整について、次のように述べている。

「インテグラルな『工程－機能アーキテクチャ』をもつ製品では、生産工程の諸ステップ間・工程パラメータ間の緊密な連携調整が、プラント設計および生産の両段階において必要となるのである。」<sup>111</sup>

インテグラル型工程アーキテクチャが工程開発において「緊密な連携調整」を必要とすることはその概念定義から当然であるが、この引用文で藤本氏は、生産においても「緊密な連携調整」を必要とすると述べている。しかし、生産における「緊密な連携調整」の必要性は、工程アーキテクチャ概念から必然的に導出されるものではない。機能と工程の多対多の関係がある以上、工程開発では各工程の生産諸条件＝パラメータの決定に、技術者・技術部門の組織的な連携活動が必要だが、工程開発が完了した後の生産段階では、各工程にはすでに以上の調整過程を経て設計されたプロセスレシピが与えられている。各工程の生産を担当する現場組織は、これに従って、制御すべき工程パラメータを確実に実行・制御するのが基本である。狙った製品機能を作り込むために生産段階で必要なことは、異なる生産工程間で「緊密な連携調整」を行うことではない。<sup>112</sup>製品機能を作り込むための諸工程の相互連関は、工程開発を経て確定された各工程のパラメータそのものに埋め込まれている。各工程は工程パラメータを正確に管理することによって（他工程と調整を行うことによってではなく）、製品機能が製品に作り込まれるのである。

藤本氏らの議論は、以上の点に混乱が見られる。たとえば藤本氏らは、典型的なインテグラル型工程アーキテクチャの事例として高級鋼をとりあげ、次のように論じる。

「BH 鋼板や合金化溶融亜鉛メッキ鋼板はインテグラル型工程アーキテクチャの特徴をはっきり見ることのできる例である。インテグラル型の場合、顧客（自動車メーカー）からの多様な機能要求は、生産工程で制御されるべき工程パラメータの数を増幅させ、またそれらパラメータ間の相互依存関係は複雑である。こうした複雑性は、生産工程における高度な調整・統合能力を必要とする……。」<sup>113</sup>

本来、上記引用文の傍点箇所は、「工程開発における高度な調整・統合能力」でなく

111 藤本隆宏（2003）「日本型プロセス産業」の可能性に関する試論－そのアーキテクチャと競争力－ 東京大学ものづくり経営研究センター，MMRC Discussion Paper Series, 12 ページ。傍点は引用者。

112 工程結果が管理目標範囲を外れる異常時の場合はどうであろう。問題が何らかの原因による工程管理異常であれば、異常処理＝復旧も当該工程内で行われ、他工程は関係ない。原因がパラメータの修正、標準の変更を要する場合は、工程開発そのものであり、工程再設計は現場組織ではなく生産技術部門の業務に戻る。異常時に組織間調整を生産現場そのもので行うと考えるのはかなり無理がある。

113 傍点は引用者。藤本隆宏・葛東昇・呉在烜，前掲論文，31-32 ページ。同趣旨の叙述は、次にも見られる。Fujimoto, Dongsheng and Jewheon, *op. cit.*, pp. 22-23.

ればならない。しかしここでは、工程アーキテクチャ概念が生産活動の領域へ移され、インテグラル型工程アーキテクチャである高級鋼の生産工程において調整・統合の組織能力が要求される、と主張されている。果たして、インテグラル型工程アーキテクチャ製品である高級鉄鋼製品の生産活動で求められる組織能力は、「調整・統合能力」なのであろうか。

## (2) 鉄鋼生産現場の実態

今日の鉄鋼業の生産管理は1960年代末の八幡製鐵（現在は新日鐵）君津製鐵所から開始されたオンライン・プロセス・コントロールを特徴としており、成分情報等前工程の工程結果はプロセス・コンピュータ（プロコン）に取り込まれ、これに各工程の現況を織り込んで、プロコンから下流工程に対して作業指示情報が出される。つまり工程間の生産管理情報は、前工程の工程結果と、各工程の現状情報がプロコンに取り込まれ、オンラインで瞬時に処理され、これを通じて各工程が管理される。現場の人的組織が工程間の情報をやりとりし、共有・調整・擦り合わせをするような、組織間の調整・統合が問題となる世界ではない。<sup>114</sup>

鉄鋼業の生産管理がコンピューター・オンライン・システムによって管理調整されるという以上の発展方向は、高度のピンポイント工程管理が必要な高級鋼の工程管理においても同様である。たとえば、連続焼鈍工程は高級鋼の品質を作り込む最重要工程の1つであるが、製品ごとの要求材質にそくして、わずか10分の高速処理の中で「所要の機械的特性、表面性状を得るために定められた種々の焼鈍パターンと調湿条件をダイナミックに制御する」。各工程のピンポイントの精密制御を全工程にわたって繋いでいくことではじめて要求仕様を満たす自動車用高級鋼板の生産に、コンピューター・オンライン・システムは不可欠である。諸工程の実績をトラッキングし、次工程へ瞬時に渡していくのはコンピューター・オンライン・システムならではである。<sup>115</sup>

それでは生産現場の作業組織は何をするか。正常な生産状況においては、自動運転によって生産が進む。必要な情報はコンピューター・オンライン・システムを通じてリアルタイムに収集・処理・指示され、設備が自動運転する。作業者は異常時の処理、プロコンダウン時の運転以外、正常状態では監視業務に終始する。<sup>116</sup>

ただし、今日の鉄鋼業においても、工程状況・工程結果のすべてがセンサ等によって自動収集され、プロコンに組み込まれた膨大なソフトウェア（プロセスレシピ）が状況を的確に判断し完全に自動運転する、というわけではないようである。新日鐵広畑製鐵所で聞いたところによると、高級鋼の一種である電磁鋼板の場合、製造ラインは6つの

114 夏目大介 (2005) 『鉄鋼業における生産管理の展開』同文館, 126-129 ページ。

115 同上書, 181, 205 ページ。

116 同上書, 131 ページ。

ラインが連結され、約 10 人のわずかな作業員でこれら 6 ラインの運転が監視されており (ラインあたり 1 名ないし 2 名)、自動化の水準は高度である。しかし、作業員は監視業務と異常時対処だけでなく、製品のキズの有無などをセンサではなく肉眼でチェックするという。経験ある作業員の肉眼がセンサにまさる場合が残っている、ということである。作業員が確認した工程結果によっては、必要な場合は問題の後処理を下流工程に「FAX で連絡する」。たとえば、酸洗の結果を圧延工程に伝えて圧延で補完処理を<sup>117</sup>してもらおう。

また、高炉操業においても、多数の高炉センサが収集する情報を総合してどう操業コントロールするかの判断がすべて自動運転に取り込まれているわけではなく、ベテランオペレータほど、センサの示す状況を総合し、何をすべきかを的確に判断できる<sup>118</sup>というのが実情であるという。

また、異常時対処のノウハウは、長い経験によって培われるものであり、現場長である係長がもっとも豊富に持っている。現場長は通常 10 年以上の経験を積んでいる。今日の鉄鋼業では、作業員は広い生産現場に点在し、数人で大規模な工程を監視しているのが典型的な状況であり、その数人の中に 1 人、豊富な経験を持つ現場長がいて、異常時には的確な指示を出す<sup>119</sup>。

このように、属人的ノウハウに依存する領域が鉄鋼業になお残っていることは間違いない。しかしまた、今日のコンピュータ・プロセス管理はこうした長年の現場経験から生まれたノウハウを絶えず取り込みながら、徐々にその自動運転の領域を拡大してきたのであり、今日もその途上にある。

日本鉄鋼業のコンピュータ・プロセス管理は導入当初から次のような特質を持っていた。第 1 に、現場経験の知恵を取り入れ、それに近づくことがシステム開発において重視された。システム開発過程で、熟練した生産調整スタッフや現場作業員にとって違和感のあるアウトプットが出た場合は、システム設計・開発者に差し戻し、現場経験からみても納得できるようにシステムを改善した。第 2 の特徴は、システムは想定外の結果にも対応するように生まれ、異常処理のすべてを現場にゆだねる方向は取らず、可能な限りシステムで解決する方向を追求したことである。現場作業の複雑で錯綜する流れの考え得る限りのケースがプログラムに組み込まれた。そのため、初期プログラムの 6~7 割はこの種の異常対応のためのものであった。第 3 に、以上の結果、システムでどうしても処理できないものに限っては、積極的に現場の経験と熟練を<sup>120</sup>仰ぐこととし、このようにして効率的なマン・マシン・システムの構築を目指した。

117 新日鐵広畑製鉄所での聞き取り (2008 年 5 月)。

118 新日鐵君津製鉄所での聞き取り (2008 年 1 月)。

119 新日鐵広畑製鉄所、君津製鉄所での聞き取り。

120 夏目大介、前掲書、135-136 ページ。

生産現場経験との調和を図りつつ、コンピュータ・プロセス管理システムに現場ノウハウを取り込んで自動運転の領域を拡大していくという考え方は、今日も継続して追求されている。

### (3) 生産現場に求められる組織能力は調整・統合能力か

鉄鋼業生産現場の表象を参考に、インテグラル型工程アーキテクチャと生産現場の間にはどのような関係があり、また関係がないか、以下3点にまとめてみよう。

(i) 高級鋼のようなインテグラル型工程アーキテクチャの製品で、製品機能を生産において作り込むには、複数工程の工程パラメータが工程ごとに厳密に管理されることが不可欠である。製品機能の作り込みに関係する複数工程の各々が、与えられた工程パラメータの許容範囲内で厳密に管理されることで、狙った製品機能が製品に作り込まれる。これが、多数の工程を通ずる品質の「一貫管理」ということの現実的な意味である。工程間で組織的調整が行われるわけではない。まず、この点をはっきり認識する必要がある。

この厳しい工程管理のほとんどは、鉄鋼業ではコンピュータ自動運転に委ねられている。しかし、人的作業組織への依存度が残る場合でも、問題の本質は変わらない。厳しい工程管理は、工程ごとに行われ、多数工程の連携ではない。連携は、工程開発の結果としてすでに工程パラメータに埋め込まれている。各工程がパラメータを守ることで工程間連携は達成され、狙った製品機能が実現する。

この厳しい工程管理に必要な組織能力とは何か。それは、異なる組織間の調整・統合能力ではない。生産現場に必要な組織能力は、標準作業・標準手続きを手抜きや間違いなく確実に・正確に実行する注意深さと高いモラル、工程結果や設備の問題徴候をいち早く認識して処置する能力、現場作業の多面的経験による異常対応能力、現場作業員間のチームワーク、などである。この生産現場の組織能力はインテグラル型工程アーキテクチャが工程開発に要求する調整・統合能力とは異なり、決められたことを的確に実行し、変化と異常に的確に処置を執ることができる組織能力であり、二つの組織能力は異なる。それゆえ、このような生産現場の組織能力を、工程開発における調整・統合の組織能力と区別せずに、ひとまとめに統合型組織能力として議論するのは誤りである。

(ii) 工程結果が管理限界を超えるなど異常値が出た場合、当該生産物の製造品質を確保するために後工程への工程間連絡が必要になることがある。この必要性は、インテグラルな工程アーキテクチャでは強くなる。なぜなら、製品機能は多数の工程の相乗によって作り込まれるからである。鉄鋼業では、このような工程間連絡のほとんどはシステムに取り込まれていて自動的に処理され、後工程へ指示される。つまり、組織的な連携は必要ない。しかし、上述したように作業組織に残されているものもある。その場合、作業結果は後工程に連絡され、後工程はこれに対応した適切な処置をとる。しか

し、この場合でも、そこに工程開発の場合のような組織間の複雑な統合的調整があるわけではなく、情報の流れは一方向でシンプルである。調整・統合型組織能力は必要ではない。

また、自工程の異常発生時のトラブル復旧は、工程内で処理され、復旧が他工程との調整を必要とするわけではない。そこでは、長年の多様な事例経験をもつ現場長が力を発揮する。その能力は長期雇用と幅広い経験によって培われるが、やはり調整・統合型組織能力とは異なる。

（iii）鉄鋼業では長年に亘り、現場作業者の経験とノウハウがコンピュータ管理システム、膨大なプロセスレシピに取り込まれてきた。この過程は今日も不断に継続しており、現場の経験的ノウハウがプロセスレシピの改善に貢献している。このようなシステム開発部門と生産現場との交流、プロセス改善過程を支える組織能力は2種類に分かれる。1つは、上記のi、iiに整理した生産現場の能力である。これがなければ現場からのシステム改善への貢献は困難である。2点目は、開発活動と同様の調整・統合型の組織能力である。なぜなら、現場作業者の経験とノウハウがコンピュータ管理システム、プロセスレシピに取り込まれる過程は、本質的に生産活動ではなく工程開発活動だからである。生産現場の知識や利害と、工程開発部門の利害、これら異なる組織間の突き合わせ、意見交換、目的共有、協調が本質である。企業として効率的な生産管理システムを構築することへの目的共有意識、相互の信頼と尊重、これらの組織能力がなければ、現場作業者の経験とノウハウのシステムへの効果的な取り込みはできない。

しかし、生産現場と生産技術部門の間にこのような調整・統合型組織能力が求められるのは、鉄鋼製品がインテグラル型工程アーキテクチャであるからではない。生産現場と生産技術との往復による工程改善は、生産現場の工程観察や経験が生産工程の改善に貢献する何らかの条件がある製品や産業であれば、必ず観察される事象である。その条件とは、アーキテクチャの型に依存するものではなく、生産現場の工程条件と工程結果との対応関係が作業者の現場観察と経験を通じてこそ効果的に認識されうるような生産現場の諸条件である。「インテグラル型工程アーキテクチャの製品だからこそ、生産現場と生産技術との往復による工程改善が活きる」ということはいえない。インテグラル型アーキテクチャの場合は生産現場と生産技術部門の統合的組織能力が活き、モジュラー型アーキテクチャの場合はそのような（日本的）組織能力が活きない、という議論は成り立たない。前者の場合でも活きないことがあり、後者の場合でも活きることもありうる。

以上要するに、①生産現場それ自体を支える日本的組織能力とは、統合型の組織能力ではない。②統合型の組織能力が活きるのは、インテグラル型アーキテクチャにおける開発過程であって生産過程ではない。③そして、工程改善との関係では、生産技術への

生産現場の貢献には両組織間の統合的組織能力が求められるが、そのような事情はアーキテクチャの型とは関係がない。

藤本氏は、以下の引用文のように、開発と生産現場の組織能力を同じものとみなし、これらをひとまとめに「統合型ものづくりの組織能力」と名付けている。しかし、生産現場の組織能力がどのような意味で「統合型」なのか、生産現場における「擦り合わせ」とは何と何を擦り合わせるのか、なぜ特定のアーキテクチャの場合に生産現場の組織能力が活き、他の場合は活きないといえるのか、不明である。開発過程の組織能力と生産現場の組織能力が区別されず、ひとまとめに議論されていることには驚かざるをえない。

「(高級鉄鋼製品のようなインテグラル型工程アーキテクチャの場合) ……パラメータ間の相互依存関係は複雑である。こうした複雑性は、生産工程における高度な調整・統合能力を必要とするが、高速で流れる流動体の温度制御や、圧延の機械的制御、24時間連続操業での安定した品質保証などは、長い期間をかけて獲得される『統合型ものづくり組織能力』、すなわち多能工のチームワークを基礎とする組織ルーチンの体系によってはじめて可能になる。また、こうした組織能力は、しばしば、組織の中に埋め込まれた暗黙知に支えられている。日本の製鋼メーカーは終身雇用制やOJT、計画的なジョブローテーションによって、そのような『統合型ものづくり組織能力』の構築に成功しているのである。<sup>121</sup>」

「(戦後、日本企業は長期雇用・長期取引の道を選び、その結果) ……『濃密なコミュニケーション』『緊密なコーディネーション』『幅広い情報共有』といったものに関して、強い組織能力を共有するようになったわけです。こうした『チームワーク重視』の組織能力を持つ現場システムのことを、本書では『統合型もの造りシステム』と呼ぶことにします。……企業が『統合型もの造りの組織能力』を最大限に活かして競争優位に結びつけることができるのは、まさに、開発・生産現場での相互調整を必要とする製品、つまり『擦り合わせ型アーキテクチャ』の製品なのです。<sup>122</sup>」

#### 4. 半導体産業の工程アーキテクチャーアーキテクチャ論の限界一

〈生産現場の組織論〉と〈工程開発の組織論〉とを同一視してアーキテクチャ論として一括してしまえば、今度は逆に、〈生産現場の組織論〉からその産業の工程アーキテクチャを推断するという誤りを犯すまでには、あと一步、ということになる。以下の引用文に見られるように、工程アーキテクチャ論は、半導体産業論においてまさにこれを

121 藤本隆宏・葛東昇・呉在烜、前掲論文、32ページ、傍点および括弧内は引用者による。次の箇所も同趣旨である。Fujimoto, Dongsheng and Jewheon, *op. cit.*, p. 23. 「統合型ものづくりの組織能力」については、次にも述べられている。

122 藤本隆宏『日本のもの造り哲学』前掲書、24ページ、傍点・括弧内は引用者による。

行っている。

「DRAMの生産工程を見た場合、製造装置の中に技術が埋め込まれているため、出来合いの製造装置の寄せ集めでも狙った機能の半導体がほぼできるといわれています。だとすれば、装置の間で微妙な相互調整を行うというような、日本企業が得意なチームワーク型もの造りの技があまり活きてきません。その点で、かなりモジュラー的な工程アーキテクチャといえます。<sup>123</sup>」

ここでは、DRAMの工程アーキテクチャそのものの検討は行われていない。つまり、製品機能と製造工程との関係、工程間相互関係については何も検討されていない。それでも、半導体はモジュラー型工程アーキテクチャであるとされている。上の引用文では、何を根拠に半導体がモジュラー型であるとされているのか。「DRAMの生産工程を見た場合」の「装置の間で微妙な相互調整を行うというような、日本企業が得意なチームワーク型もの造りの技」が活きるかどうか、その有無である。しかし、すでに論じてきたように、そのような生産工程間の「微妙な相互調整」は、鉄鋼業の生産現場にもほとんど見られない。下流工程への連絡はあるが、それを「装置の間で微妙な相互調整を行うというような、日本企業が得意なチームワーク型もの造りの技」ということは困難である。そこには組織間調整の複雑さはない。もちろん、半導体産業の生産現場にも、このような組織間調整はほとんど見られない。これがないから半導体の工程アーキテクチャはモジュラー型だというなら、鉄鋼業もモジュラー型だということになる。しかし、事實は、鉄鋼業（高級鋼）も、半導体も、その工程アーキテクチャはインテグラル型である。これは何らパラドックスではない。鉄鋼業と半導体産業の工程アーキテクチャがインテグラル型であることは、工程開発の組織過程を見れば明瞭である。インテグラル型工程アーキテクチャが組織間調整を要求するのは開発組織に対してであり、生産現場の組織に対してではない。

インテグラル型工程アーキテクチャは、工程管理において、生産現場の作業組織に組織間の統合的調整は要求しない。工程アーキテクチャがインテグラル型であるということが生産現場の組織に要求する可能性があるのは、次の点のみである。すなわち、製品機能と工程との対応関係が多対多であるため、各工程で管理すべき工程パラメータの許容範囲が狭くなる傾向があり、すべての工程が的確にこれを実行しないと狙った製品機能（及び半導体の場合は歩留まり）が達成できない、したがって厳しい工程管理が必要となる、ということである。諸工程の相乗作用が結果を左右し、厳しい工程管理が必要となる点で、鉄鋼と半導体は類似性が高い。工程管理要求の厳しさで、半導体が高級鋼に劣るということはない。たとえば、500工程の各工程で歩留まりを0.1%下げる工程管理の甘さがあるだけで（工程単位の歩留まり99.9%）、最終的な歩留まりは60%まで

123 同上書、146ページ。傍点は引用者。



下がってしまう。さらに、わずか1工程が歩留まり0となれば、その仕掛りウエハはもはや取り返しは出来ず、最終歩留まりが0となる。厳しい工程管理が必要な場合に現場作業組織に求められものは、標準作業・標準手続きを手抜きや間違いなく確実に実行する注意深さと高いモラル、工程結果や設備の問題徴候をいち早く認識して処置する経験的能力、現場作業の多面的経験による異常対応能力、現場作業者間のチームワーク、などである。こうした現場組織能力が、厳しい工程パラメータの着実な実行を可能にする。

このようにインテグラル型工程アーキテクチャは、工程管理において、生産現場の作業組織に組織間の統合的調整は要求しないが、厳しい工程パラメータの着実な実行のための上に述べたような現場組織能力の発揮を要求する可能性はある。しかし、厳しい工程パラメータの着実な実行には生産現場の日本的な組織能力が必要不可欠というわけではない。なぜなら、厳しいパラメータのコントロールが装置と装置運転を支配するソフトウェアに担われるようになる程度に応じて、現場作業組織の日本的な注意深さや経験への依存度は徐々に低下するからである。厳しいコントロールは、現場の直接作業者の注意深さ、モラル、経験とノウハウから、装置能力、プロセスレシピを取り込んだソフトウェア、装置状態をモニターし適切な状態に保つ現場の装置エンジニアの能力に、次第に移行する。この移行は、鉄鋼業でも高度に進行していることはすでに述べたとおりである。<sup>124</sup>

アーキテクチャの型と生産現場の組織能力との間に必然的対応関係はない。インテグラル型であっても、日本的な生産現場の組織能力が必要とされなくなることはありうるという、上に述べた点は、その1つの根拠を示すものである。しかし、アーキテクチャの型と生産現場の組織能力との必然的対応関係を否定するより重要な論点は、生産現場の日本的な組織能力が必要とされる事情は多様である、という点である。まず、問題を製造品質に限っても、厳しい工程管理水準を要求する事情はインテグラル型工程アーキテクチャだけではない。第1に、たとえば、部品点数・工程数の多い産業、顧客の品質要

124 この進行が極限にまで達すれば、日本鉄鋼業の高級鋼における優位性の根拠としては現場の組織能力は後退し、①蓄積された膨大な工程レシピと装置技術のブラックボックス化、②複雑な工程を開発する開発技術陣の組織能力、③高度の製品機能を要求し続ける自動車・家電・その他の顧客企業との緊密な関係、などが残るであろう。

なお、先の引用文が示すように、藤本隆宏氏は（そしておそらく他の多くの産業研究者も）、鉄鋼業よりも半導体産業の方が工程自動化は高度であり、したがってまた日本的な現場作業組織の強みは鉄鋼業には認められるが半導体には殆どない、と見なしているように思われる。しかし、鉄鋼業の自動化水準は現実には極めて高度であり、他方、半導体産業は労働対象物のハンドリング、工程ごとの工程結果の厳密な検査、デリケートな装置の運用など、依然として現場作業者に多くを依存しているのが実情である。いずれの産業のほうが「製造装置の中に技術が埋め込まれている」程度が高いかは、軽々には判断できない。また、IV章各所で言及したように、半導体産業において、生産現場の長期経験を有する現場作業者が装置トラブル等の原因を的確に推定し生産技術者に助言するケースは珍しくない。この点でも、鉄鋼業にはそうした事情があるが半導体にはない、という認識は危うい。

求が厳しい製品・産業、安全性やその他の製品使用条件の厳しさゆえに厳しい品質管理が必要な製品などでは、アーキテクチャの型に関係なく高い工程管理水準が要求され、そしてその管理実行の成否が生産現場の作業組織に依存する程度が高ければ、日本的作業組織が強みを発揮するであろう。第2に、生産技術に対する科学的知識の解明度の相対的に低い産業、工程結果と生産諸条件との対応関係が作業者の観察・経験で認識しやすい産業、生産技術の製造設備への客体化水準が低い産業では、アーキテクチャの型に関係なく、長期雇用をベースとする日本的作業組織が強みを発揮する傾向が強い。

さらにいえば、生産現場の組織能力が産業・製品の競争力を左右するルートは、以上に述べたような製造品質だけではないことにも目を向けなければならない。産業・製品の競争力への影響の次元には、製造品質のほかにも、現場作業の労働効率、在庫水準、生産リードタイムなどがある。これら製造品質以外の面で日本的な生産現場の組織能力が強みを発揮するかどうかを左右する事情は、部品点数・工程数の多い産業、工程結果と生産諸条件との因果関係が作業者の観察で認識しやすい産業、生産現場に作業者が相対的に多く残っている産業、などである。これらの諸条件が当てはまる産業では、現場作業の労働効率、在庫水準、生産リードタイムなどにおいて、日本的な生産現場の組織能力が強みを発揮する傾向がある<sup>125</sup>。そして、これらの諸条件は、アーキテクチャの型とは必然的關係がない。

工程アーキテクチャ論が半導体産業をモジュラー型だと誤認したのはなぜか。多くの論者が「半導体は装置を購入して並べれば製造できる」としているのを無批判に受け入れたことは理由の1つではあるが、むしろ真因は工程アーキテクチャ概念の混乱にある。工程アーキテクチャ論が半導体産業をモジュラー型とした根拠は、半導体製造が装置に大きく依存し現場作業組織の組織能力が競争力として生きていないとみたところにある。つまり、工程アーキテクチャ論は、生産現場組織の状況から半導体の工程アーキテクチャを判断したのである。しかし、生産現場の組織能力とアーキテクチャの型との間には必然的対応関係がない。必然的対応関係がない以上、生産現場の組織能力からその産業の工程アーキテクチャは判断できない。生産現場から工程アーキテクチャを判断<sup>126</sup>するところに、工程アーキテクチャ論の深刻な概念的混乱がある。

## む す び

本論文の主要な目的は、「半導体産業は、製造装置を購入して並べれば製造すること

125 鈴木良始（1994）『日本の生産システムと企業社会』北海道大学図書刊行会，124-125 ページ。

126 この混乱は、工程アーキテクチャ論にとどまらず、製品アーキテクチャ論の生産現場論にも見られるが、それを論ずることは本稿の課題範囲を超えているので、他の機会に譲る。

ができる産業である」という広く定着した認識が正しくないことを示すことにあった。本稿は、Ⅲ、Ⅳ、Ⅴ章を通じて、この課題を達成した。半導体装置メーカーが装置とともに提供するプロセスレシピは「基本プロセス」にすぎず、実際に半導体を製造できる「最適プロセス」ではない。半導体メーカーは、DRAMの場合で500工程以上に上る全ての工程の一つ一つについて、開発センターの4段階以上にわたる試作と、量産工場での複数回にわたる量産試作を経て、ようやく最適プロセスに到達するのである。本稿は、その具体的な筋道を示した。装置メーカーから提供される装置とプロセスレシピのままに試作を行っても、製品歩留まりは間違いなく0パーセントである。開発センターと量産工場における何段階にも及ぶ試作と工程フローの書き換えを経て、最終的に量産歩留まりが90パーセントに達するまでには、設計部門、インテグレーション技術者、要素技術諸部門、量産工場の諸部門の間で、新規工程開発のための組織的開発努力が積み重ねられなければならない。

半導体の製造工程間には多くの依存関係があり、設計において意図された特性を実現しつつ効率的なプロセスを開発するためには、工程間、要素技術間の統合的調整が不可欠である。その開発過程を取り仕切る工程開発のプロジェクト・マネージャに相当するのがインテグレーション技術者であることを本稿は示し、実際にインテグレーション技術者へのヒアリング内容を通じて、その役割の内容と重要性を具体的に示すことができた。

以上を明らかにした上で、われわれは、わが国の社会科学研究が半導体産業の製造技術の性格について、どのような認識水準にあるかを通覧した。半導体製造工程に関する先行研究の大多数は総じて個別工程単位の技術に関心を集中し、技術の装置への体化を過度に強調するものであった。半導体企業が装置を購入し基本プロセスレシピを入手したのちに、自前で成し遂げねばならない工程開発が如何なるものなのかについて、認識がない。経済的量産に至るためには、最適プロセス開発のための高度の要素技術能力とインテグレーションの組織能力を自前で保有しなければならない。しかし、これを理解する先行研究はほとんど皆無に近いことを確認した。

最後にわれわれは、半導体製造工程について一定の言及を行っている藤本隆宏氏の「工程アーキテクチャ」論を検討した。藤本氏のアーキテクチャ論は、今日、わが国における「ものづくり」論に大きな影響を与えている。半導体をモジュラー型工程アーキテクチャだとするその議論は、本稿でわれわれが明らかにした半導体産業の姿とは異なるものである。藤本氏のアーキテクチャ論の影響力が大きい以上、これへの批判は不可欠である。

工程アーキテクチャ論は、なぜ半導体をモジュラー型であると主張するのか。それは、工程アーキテクチャ論が本来論じるべき工程開発過程からではなく、生産過程の議

論からアーキテクチャの型を判断したからであった。工程アーキテクチャ論が、生産過程の特徴から工程アーキテクチャの型を判断してよいと考えたのは、なぜか。それは、生産現場の日本型組織能力を、工程開発における調整・統合型の組織能力と区別せずに、生産と開発をひとまとめにして「統合型組織能力」としたからである。〈生産現場の組織論〉と〈工程開発の組織論〉とを同一視してアーキテクチャ論として一括してしまえば、〈生産現場の組織論〉からその産業の工程アーキテクチャを推断するという誤りを犯すのは当然であった。

われわれはアーキテクチャ論の検討を通じて、生産現場の日本的組織能力が必要とされる産業・製品ごとの事情についても、アーキテクチャ論とは異なる立場から明らかにした。厳しい工程管理水準を生産現場に要求する事情はインテグラル型工程アーキテクチャだけではない。第1に、部品点数・工程数の多い産業、顧客の品質要求が厳しい製品や産業、安全性やその他の製品使用条件の厳しさゆえに厳しい品質管理が必要な製品などでは、アーキテクチャの型に関係なく高い工程管理水準が要求される。その管理実行の成否が生産現場の作業組織に依存する程度が高ければ、日本的作業組織が強みを発揮する。第2に、生産技術に対する科学的知識の解明度の低い産業、工程結果と生産諸条件との対応関係が作業者の観察・経験で認識しやすい産業、生産技術の製造設備への客体化水準が低い産業では、アーキテクチャの型に関係なく、長期雇用をベースとする日本的作業組織が強みを発揮する傾向が強い。

しかし、生産現場の組織能力が産業・製品の競争力に貢献するルートは、製造品質だけではないことにも目を向けなければならない。産業・製品の競争力への影響の次元には、製造品質のほかにも、現場作業の労働効率、在庫水準、生産リードタイムなどがある。これら製造品質以外の面で日本的な生産現場の組織能力が強みを発揮するかどうかを左右する事情は、部品点数・工程数の多い産業、工程結果と生産諸条件との因果関係が作業者の観察で認識しやすい産業、生産現場に作業者が相対的に多く残っている産業、などである。これらの諸条件が当てはまる産業では、現場作業の労働効率、在庫水準、生産リードタイムなどにおいて、日本的な生産現場の組織能力が強みを発揮する傾向があるといってよい。そして、これらの諸条件は、アーキテクチャの型とは必然的関係がない。

以上から次の結論を導くことができる。生産現場で日本的な組織能力が強みを発揮している産業・製品をみて、ただその事実から、その産業・製品のアーキテクチャをインテグラル型（擦り合わせ型）だと言明する感覚的な議論は誤りである。同様に、生産現場の日本的な組織能力がそれほど強みを発揮しているようには見えず、また産業・製品の国際競争力も強くないからといって、それだけでその産業・製品のアーキテクチャをモジュラー型だとするのも、誤りである。半導体産業に関するアーキテクチャ論の誤り

は、この後者に属する。アーキテクチャの型と日本的組織能力が相呼応するのは開発過程のみである。生産現場の競争力を左右する事情は、アーキテクチャ論の強い思いこみにもかかわらず、アーキテクチャ論とはほとんど関係がない。

本研究は、平成18年度～平成20年度、科学研究費補助金（基盤研究B，課題番号18330090），研究課題名「半導体コンソーシアムおよび半導体合弁会社の研究」（研究代表者湯之上隆），平成17年度～平成19年度、科学研究費補助金（基盤研究C，課題番号17530309），研究課題名「デジタル情報家電産業における技術知識創造力の企業組織論的研究」（研究代表者鈴木良始），の研究成果の一部である。